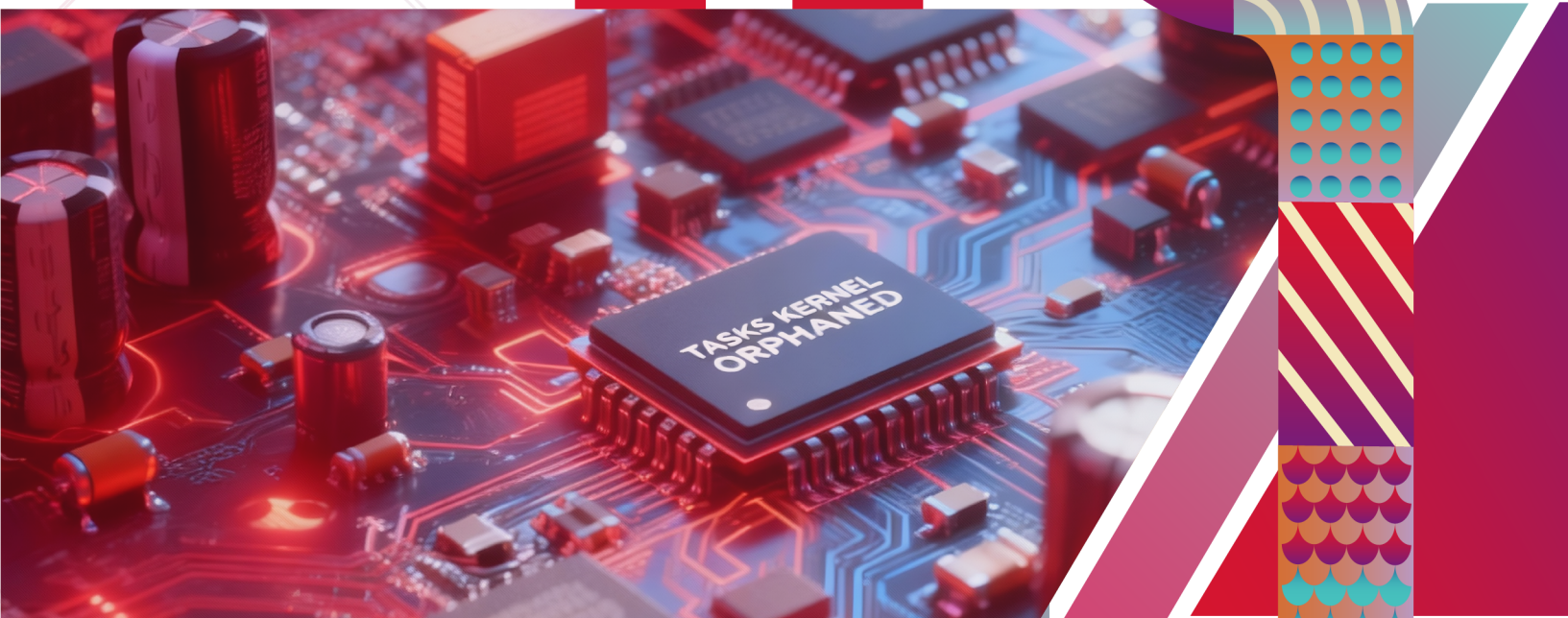


天堂之芯

INTEGRATED CIRCUIT NEWS

国家“芯火”双创基地（平台）
国家集成电路设计杭州产业化基地|孵化器
浙江省集成电路设计与测试产业创新服务综合体
浙江省集成电路设计公共技术平台
浙江省半导体行业协会



杭州国家芯火双创基地

National Xinhuo Platform of Hangzhou for Innovation and Entrepreneurship



杭州国家集成电路设计产业化基地有限公司
杭州国家集成电路设计企业孵化器有限公司

引领芯发展 助力芯腾飞

杭州国家“芯火”双创基地(平台)是由国家工信部于2018年3月批复,依托杭州国家集成电路设计产业化基地建设的国家“芯火”平台。平台以产业共性需求为牵引,以公共技术服务为核心,充分整合产业链资源,推动形成“芯片-软件-整机-系统-信息服务”的生态体系,着力提升区域集成电路产业的核心竞争力,推进我国集成电路核心关键技术的自主创新,引导电子信息产业向价值链高端发展。

1 平台服务



2 平台资质



目录

CONTENTS

• 芯动态

- ▲“知芯计划”—集成电路政策及业务专题培训班(第二期)顺利举办 — 01
- ▲广立微推出DFM高性能版图查看工具LayoutVision Lite, 免费畅用, 助力高效版图分析 — 03

• 芯企业

- ▲百盛光电:年产600万片高精密晶圆基板扩建项目举行奠基仪式 — 05
- ▲康盈半导体:存储芯片总部及产业化基地项目在衢州开工 — 06
- ▲天目先导电池:万吨硅碳负极材料生产基地项目签约舟山 — 08
- ▲科睿斯半导体:高端封装基板项目顺利连线 — 09
- ▲芯联集成:SiC晶圆开启量产交付 — 10
- ▲士兰微电子:12英寸芯片生产线项目签约落地 — 11
- ▲老鹰半导体:B+轮融资规模超7亿元 — 12
- ▲杭州仁芯科技:完成超1亿元A+轮融资 — 13
- ▲中昊芯英:刹那TPU AI芯片适配百度文心开源大模型ERNIE-4.5-VL, 加速多模态运算 — 15
- ▲长电科技:AI浪潮下存储芯片封测领航者 — 17

• 芯资讯

- ▲机构:Q3全球个人电脑出货量同比增长8.1% — 19
- ▲IDTechEX:车用SiC、GaN功率半导体市场规模十年内将增长两倍至420亿美元 — 20
- ▲GaN功率器件市场排名,中国厂商第一 — 21
- ▲我国成功研制出全球首款亚埃米级快照光谱成像芯片 — 23
- ▲中科院半导体所在高速光通信光频梳研究方面取得新进展 — 24
- ▲湿法刻蚀与干法刻蚀应用及常见异常 — 25
- ▲中美日刻蚀设备技术路线与未来格局研判,从单项突破到平台布局 — 29
- ▲先进封装的产业逻辑,已经变了 — 32
- ▲先进封装设备市场,风云再起 — 36
- ▲晶体管,100周年 — 43
- ▲何为集成电路相变存储(PCM)技术 — 44
- ▲全球首颗,二维-硅基混合架构闪存芯片问世 — 49

• 芯政策

- ▲浙江省人民政府办公厅关于进一步深化产教融合的实施意见 — 51
- ▲杭州市人民政府办公厅关于印发《财政金融协同支持科技创新产业创新高质量融合发展若干措施》的通知 — 54
- ▲杭州市人民政府办公厅关于印发《杭州市优化创新生态持续加大科技创新投入实施方案》的通知 — 57

• 芯观点

- ▲科技部长阴和俊:全链条推动集成电路等决定性突破 — 59
- ▲吴志强院士:构建AI+VR深度融合的“城元宇宙” — 60
- ▲杨旭东:云计算助力夯实坚实数字底座,加快发展新质生产力、赋能产业转型升级 — 63

• 芯伙伴

- 浙江省半导体行业协会 — 65

*免责声明:

《天堂之芯》杂志转载的文章内容系作者个人观点,仅为传达不同的观点,不代表本杂志对该观点的态度。

“知芯计划”——集成电路政策及业务专题培训班（第二期）顺利举办

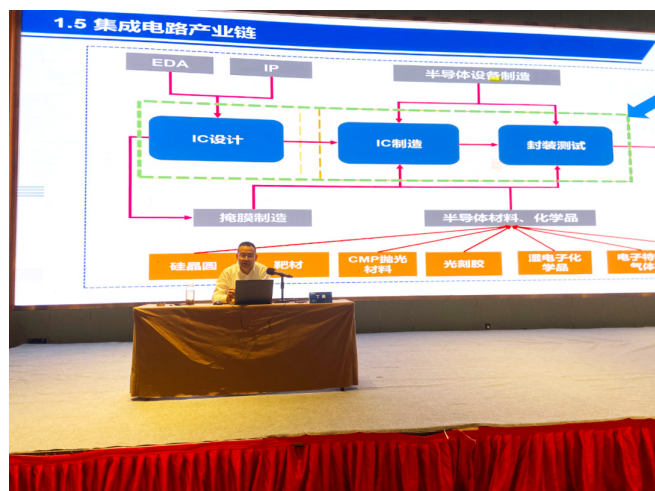
知芯计划

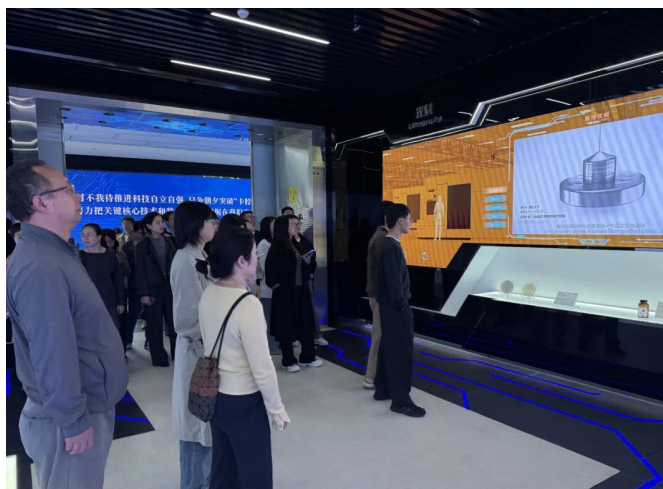
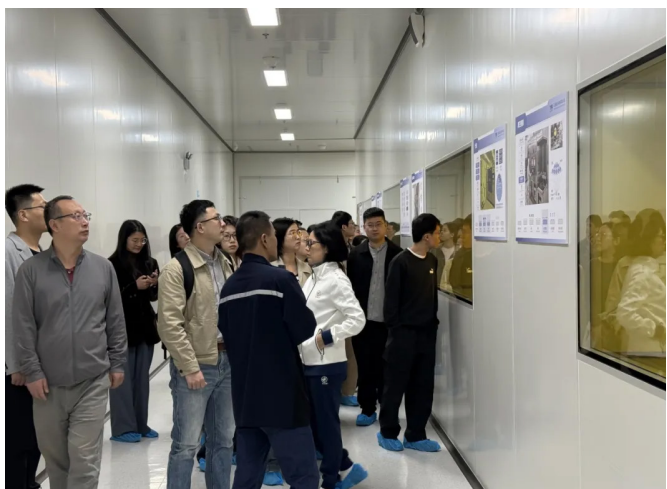
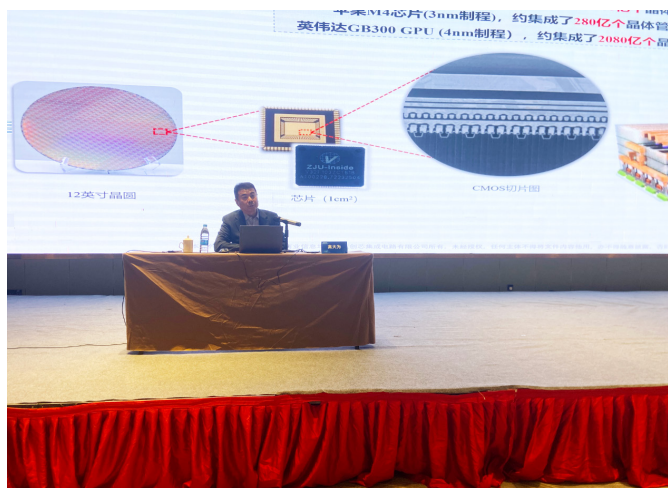
集成电路政策及业务专题培训班

指导单位：浙江省发展和改革委员会 浙江省经济和信息化厅

主办单位：浙江省半导体行业协会 杭州国家“芯火”双创基地（平台） 海宁市经济和信息化局

为贯彻落实省委省政府关于集成电路产业发展的决策部署和工作要求，提升我省集成电路产业相关业务部门干部专业能力和管理水平，助推政府的高水平决策部署和精准招商引智，10月22日至10月24日，由浙江省发展和改革委员会、浙江省经济和信息化厅指导，浙江省半导体行业协会、杭州国家“芯火”双创基地（平台）和海宁市经济和信息化局主办的“知芯计划”——集成电路政策及业务专题培训班（第二期）在海宁顺利举办。省发改委集成电路发展处二级调研员杨军出席开班仪式并发表致辞，来自我省各设区市、县（市、区）发改和经信部门的170余位干部参加培训。





本次培训班从产业政策宣贯、行业知识讲座、产线实地参观等多维度出发,共设置10节课程,课程内容详实、形式新颖、注重实效。在产业政策方面,由行业主管部门,从全省一盘棋的角度出发,解读我省集成电路产业链协同发展情况、集成电路产线及人才等政策;在行业知识讲座方面,邀请了多位产业链各环节专家、学者和企业家,介绍集成电路发展环境、全球产业格局和发展前景,并从设计、制造、封测、材料、设备及零部件等五个业态分析产业关键技术和发展趋势;在实地考察学习方面,组织培训人员赴海宁泛半导体产业园及多家优秀集成电路企业参观实训。此外,活动主办方还为各学员准备了《国内外集成电路产业链发展报告》、《集成电路科普读本》等培训资料,供学员深入学习。

本次培训班不仅是知识的深化、视野的开拓,更是一次凝聚共识、汇聚力量的动员,各学员将以此次学习

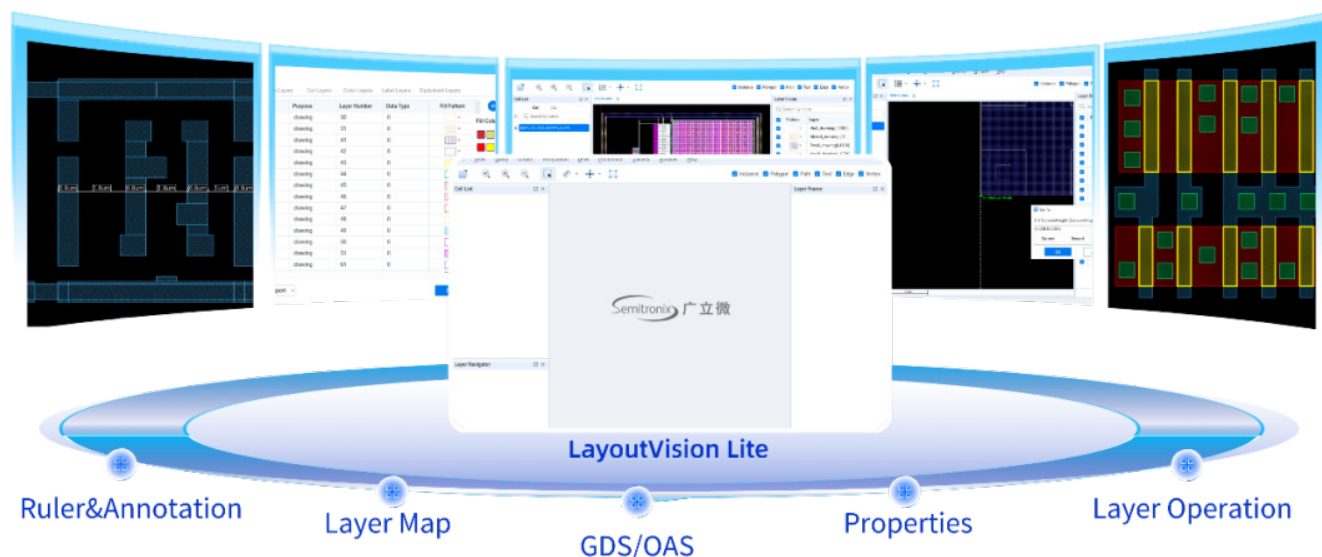
为新起点,将培训成果转化为工作动力,以更前瞻的视野、更专业的素养、更务实的举措,积极投身于我省集成电路产业的创新与发展中,为构筑现代产业体系的核心竞争力贡献智慧与力量。

广立微推出DFM高性能版图查看工具LayoutVision Lite，免费畅用，助力高效版图分析

杭州国家“芯火”双创基地（平台）会员企业广立微自主研发的 LayoutVision DFM 平台，依托领先的大版图处理与分析技术，为集成电路行业提供卓越的版图可制造性验证与分析方案，广受客户好评。

广立微在用心对待客户需求的同时，也看到更广泛用户群体的普遍需求。在集成电路设计流程中，版图查看是工程师频繁进行的基础操作。当前市场中许多开源工具在性能和体验上存在显著局限，影响工程师的设计和验证效率。

针对这一痛点，广立微近日正式宣布推出免费版图查看工具 LayoutVision Lite，聚焦版图查看核心需求，以高性能解析渲染与实用基础功能，精准解决版图查看痛点。LayoutVision Lite 既可作为初阶用户的入门工具，也可成为资深工程师快速查验设计的得力助手。



LayoutVision Lite 主要功能

01 高性能的版图解析与渲染

依托高效的版图解析和渲染引擎，支持多种版图数据格式的解析，轻松应对超大规模版图的渲染。

02 丰富的版图查看与量测功能

支持图层定义管理、图形量测标记、图形查找与属性查看等功能，满足各类版图查看的场景需求。

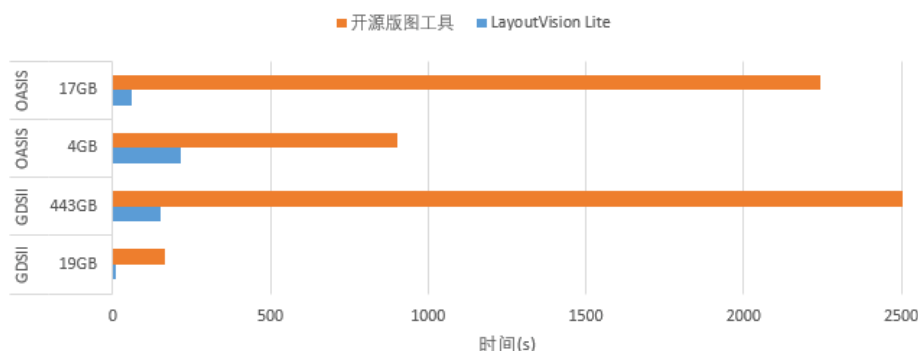
03 基础图形逻辑运算功能

内置 AND、OR、XOR、NOT、SIZE、COPY 等图形逻辑运算，覆盖各类图形处理基础需求。

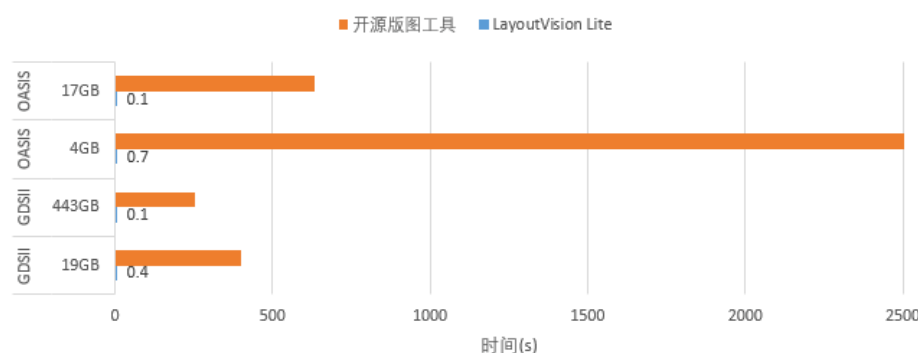
性能表现

与开源版图工具相比，LayoutVision Lite 展现出显著的性能优势，版图加载耗时平均较开源工具减少了约 94%，而版图渲染耗时控制在 1 秒以内，相比开源工具提升超 1000 倍。

版图加载时间对比



版图渲染时间对比



即日起，用户可通过广立微官方网站或指定渠道免费下载 LayoutVision Lite，亲身体验高性能版图查看带来的效率提升。对于有更高级别验证与分析需求的用户，可进一步了解 LayoutVision 全功能平台，获取从版图验证到工艺优化的完整 DFM 解决方案。

广立微始终致力于通过技术创新推动行业进步，LayoutVision Lite 的发布不仅是我们产品矩阵的重要延伸，也是公司回应市场需求、赋能设计生态的又一关键举措。未来，我们将继续围绕客户需求，以技术创新为基石，持续拓展和丰富产品品类，为客户提供更全面、更高效的解决方案，与业界伙伴共同推动集成电路产业生态的繁荣发展。

获取试用资格

有意体验 LayoutVision Lite 的专业用户可通过如下步骤申请：

01：复制链接

浏览器访问免费试用版官方链接 <https://www.semitronix.com/dfm-software/layoutvision-lite>

02：填写基本信息

点击以下图标，在弹出信息窗口填写 昵称 + 邮箱 + 用途 后即可开始下载

试用下载

当前 LayoutVision Lite 开放免费下载，适用于对超大规模版图有查看需求的用户；若需版图物理验证、DFM 分析等高阶功能，可进一步了解 LayoutVision，获取全流程解决方案。

立即下载



更多的工具试用，请联系我们

试用反馈

03：操作指南

可查看安装包 doc 目录下的 manual 文档

百盛光电：年产600万片高精密晶圆基板扩建项目举行奠基仪式



化硅晶片、手机摄像头滤光片、半导体封装用晶圆片，更延伸至元宇宙 AR 眼镜片、车载人体红外影像、医疗测温探测光学片及自动化设备等前沿领域，从消费电子到高端制造，从数字经济到智慧医疗，处处可见其技术身影。



侧、空地南侧、文龙路西侧，总投资达 10 亿元，总用地面积 48.3 亩，将新建 5.2 万平方米高标准建筑，涵盖生产厂房、仓储中心及研发中心，构建“研发 + 生产 + 仓储”一体化的产业空间。



10 月 11 日上午，嘉兴市南湖区余新镇第三十届“渔里之谣”文化季系列活动现场，掌声与烟花震耳声交织——浙江百盛光电股份有限公司年产 600 万片高精密晶圆基板扩建项目正式举行培土奠基仪式，这颗半导体产业的“明珠”落地余新，将为区域高质量发展注入强劲动能。

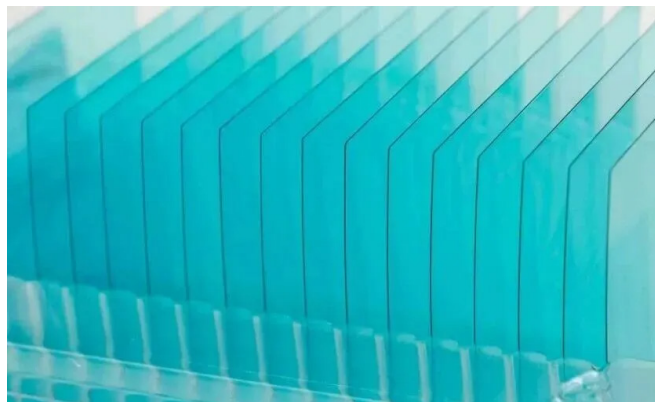
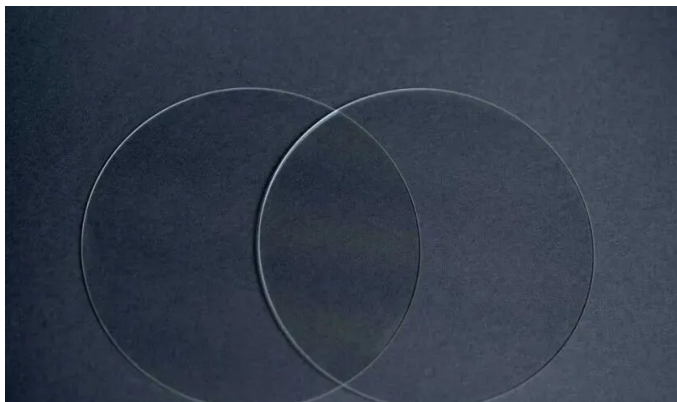
作为 2001 年起步的本土企业，百盛光电早已成长为国家重点“小巨人”企业，深耕光学与半导体领域二十余载。如今，企业产品矩阵覆盖通讯基站用二氧化

尤为亮眼的是，企业研制的 12 寸晶圆凭借“面积优势 + 成本降低 + 性能提升”的双重加成，已成为市场主流产品，出货面积占比持续攀升，彰显出强大的研发创新与市场竞争力。“百盛光电是喝南湖水、踏余新土成长起来的企业！”董事长褚叶文在奠基仪式上动情发言，言语间满是对地方培育的感恩，更透露出持续深耕的决心。

此次奠基的扩建项目，是百盛光电布局半导体关键材料领域的重要一步。项目选址余新镇余沈公路东

项目建成后，将形成年产 600 万片高精密晶圆基板的产能，而高精密晶圆基板作为芯片封装的关键材料，将进一步填补区域半导体产业链关键环节空白，达产后预计年产值达 10.8 亿元，为半导体产业高质量发展提供“余新供给”。

“半导体产业是国家重点发展方向，项目启动后，我们将集结最优研发资源，全力突破关键技术壁垒！”褚叶文在仪式上的表态，背后是余新镇“最大诚意、最强保障、最优环境”的坚实支撑。



此次百盛光电项目的推进，正是余新镇“项目为王”理念的生动实践，镇政府始终主动靠前，在政策支持、要素保障、行政审批上全程“护航”。余新镇相关负责人表示，后续将持续强化服务倾斜，把问题解决在企业需求之前，以“帮办服务高质量”助推项目建设“加速度”，确保项目全程“零障碍”推进。

(来源：今日半导体)

康盈半导体：存储芯片总部及产业化基地项目在衢州开工



9月29日上午，浙江康盈半导体科技有限公司（以下简称：康盈半导体）存储芯片总部及产业化基地项目在智造新城东港片区正式开工，将建设集先进存储芯片设计、研发、封测于一体的综合性生产基地，为衢州“工业强市、产业兴市”战略注入新动能。

智造新城党工委书记、管委会常务副主任巫建民，康盈半导体董事长、CEO冯若昊，智造新城党工委委员、管委会副主任许旭伟，康盈半导体CFO李艳明等参加。

据了解，该项目计划总投资约 23 亿元，总建筑面积达 25 万平方米，覆盖从晶圆研磨切割、高端封测到模组产品生产等环节，致力于打造全产业链一体化制造基地。项目一期预计在 2026 年第四季度试生产，届时将形成高端存储芯片的规模化产能。二期将聚焦新一代存储技术的产业化应用，建设先进存储产品及高端测试设备研发制造基地，助力中国存储芯片在全球市场占据重要位置。



康盈半导体是国家高新技术企业、国家级专精特新“小巨人”企业。公司专注于嵌入式存储芯片、模组、移动存储等产品的研发、设计和销售，产品广泛应用于智能终端、物联网等多个前沿领域，市场前景广阔。项目的落地，是智造新城聚力发展，推进“五链”融合的又一硕果，对衢州市完善集成电路产业链条、提升产业能级、构建现代化产业体系具有重要意义。

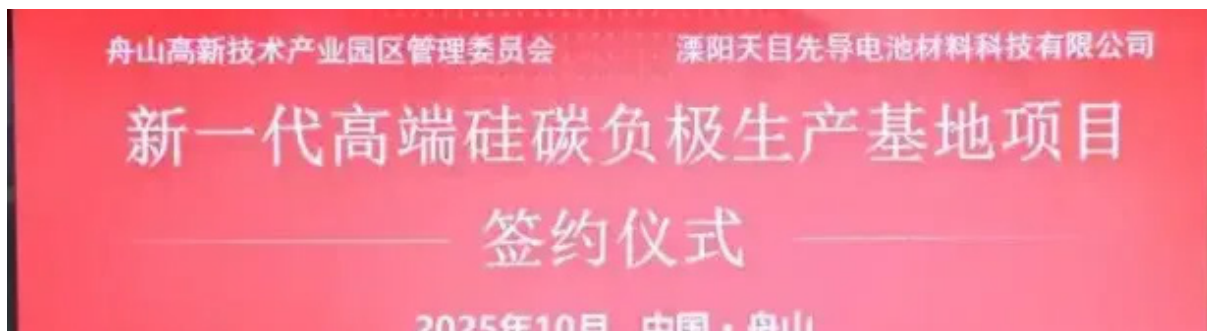
“智造新城务实高效的作风给我们留下了深刻的印象，高配的产业生态和高效的落地服务最终让我们选择了智造新城。”康盈半导体负责人冯若昊介绍。冯若昊在致辞中表示：“我们将继续深化与衢州的合作，吸引更多优秀人才扎根建设衢州，努力带动上下游企业向衢州集聚，为衢州经济高质量发展注入新动能。”

优质项目是智造新城高质量发展的根本支撑。今年以来，智造新城已累计签约项目 79 个，协议总投资 731.98 亿元，含百亿级以上项目 2 个、亿元以上项目 68 个。下一步，智造新城将持续强化项目全生命周期服务保障，积极协调解决项目推进中的各类问题，奋力推动项目快建设、早投产。

（来源：衢州智造新城）

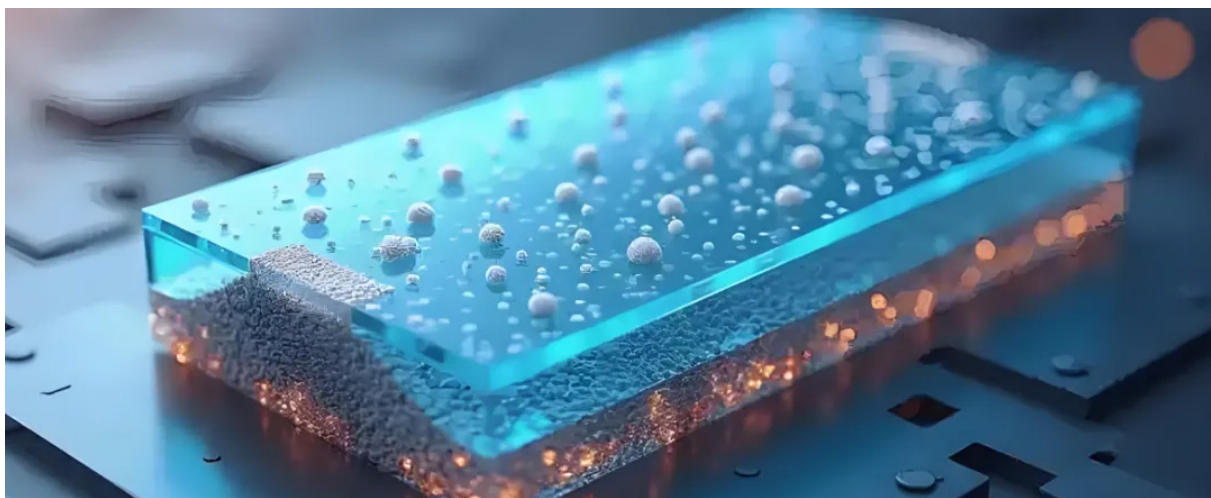
天目先导电池：万吨硅碳负极材料生产基地项目签约舟山

近日，天目先导电池材料科技有限公司与舟山高新技术产业园区正式签署协议。建设新一代高端硅碳负极生产基地项目，规划建设年产 1 万吨硅碳负极材料生产线，预计全面达产以后年产值约 20 亿元，年税收约 1 亿元。



据了解，此次签约项目计划总投资 40 亿元，主要建设新一代高端硅碳负极材料生产基地 / 研发中心。其中，一期项目投资 10 亿元，主要建设年产 1 万吨高端硅碳负极材料一体化项目生产线。

天目先导已进入宁德时代（CATL）、比亚迪、三星、LG 等国内外头部电池企业的供应链。该项目落户舟山后，将与园区内的电子级特气项目形成上下游产业链协同，增强整个区域的产业韧性和竞争力。据硅碳负极的理论克容量是传统石墨负极的十倍以上，能从根本上提升锂电池的能量密度，解决电动汽车、消费电子等产品的续航痛点。



天目先导此次在舟山投建的万吨级硅碳负极项目，代表了高端硅碳负极材料产业化进程的重要突破。它凭借中科院深厚的技术底蕴和成熟的客户体系，有望显著提升舟山乃至全国在新能源材料领域的产业竞争力。

（来源：能慧）

科睿斯半导体：高端封装基板项目顺利连线



近日，一场备受瞩目的连线仪式在新材料“万亩千亿”产业平台的新厂区盛大举行，主角正是科睿斯半导体科技（东阳）有限公司 FCBGA 封装基板项目（一期）。此次连线仪式标志着该项目正式迈入新的发展阶段，也为半导体产业的发展注入了新的活力。

科睿斯半导体科技（东阳）有限公司是一家在半导体领域深耕细作的科技公司。据今日半导体媒体了解，该公司专注于高端封装基板的研发、设计、生产及销售，始终怀揣着成为全球领先的封装基板合作伙伴的宏伟愿景。其主营产品 FCBGA 封装基板，在半导体行业中占据着重要地位。

获悉，FCBGA 封装基板主要应用于 CPU、GPU、AI 及车载等高算力芯片的封装。随着科技的飞速发展，高算力芯片在各个领域的需求与日俱增，这也凸显了 FCBGA 封装基板的重要性。科睿斯的产品凭借其卓越的性能和品质，有望在市场上获得广泛认可。

此次项目的规模十分宏大。项目整体占地 200 亩，

将分三期进行建设，总投资逾 50 亿元人民币。如此大规模的投资，彰显了科睿斯对该项目的坚定信心和长远规划。根据规划，三期项目预计达产后可形成年产 56 万片封装基板的生产能力。

值得一提的是，该项目的一个重要目标是实现 ABF 基板国产替代化。长期以来，ABF 基板在高端半导体封装领域依赖进口，科睿斯半导体科技（东阳）有限公司的这一项目将打破这一局面。这不仅有助于提升我国半导体产业的自主可控能力，还将推动国内封装基板产业向高端化发展。

据相关人士透露，科睿斯半导体科技（东阳）有限公司将以此次项目为契机，打造国内 FCBGA（ABF）高端基板生产示范基地。这将为我国半导体产业的发展树立新的标杆，吸引更多的资源和人才集聚，进一步推动半导体产业的创新和发展。未来，我们有理由期待科睿斯在半导体领域创造更多的辉煌。

（来源：东阳发布）

芯联集成：SiC 晶圆开启量产交付



10月13日，芯联集成在其官方微信公众号宣布，近日该公司与理想汽车举办了理想 & 芯联集成合作伙伴交流会暨 BAREDIE 晶圆下线仪式。这一活动标志着双方在碳化硅产品领域的深度合作取得了重大阶段性成果，在半导体与汽车产业合作方面迈出了重要一步。

出席本次活动的有芯联集成董事长、总经理赵奇，理想汽车供应链高级副总裁孟庆鹏等双方公司高层。高层的共同参与，体现了两家企业对此次合作的高度重视，也为双方后续的深入协作奠定了坚实基础。

自2024年3月芯联集成与理想汽车正式签署战略合作框架协议以来，两家公司便在碳化硅技术领域展开了全面且深入的合作。经过一年多的紧密协作，由理想汽车设计开发、芯联集成代工量产的碳化硅产品现已开启量产交付阶段。这一成果是双方团队共同努力的结晶，也是合作模式成功的有力证明。

此次量产交付的碳化硅产品意义重大，它不仅标志着双方战略协同迈入了新的阶段，更是理想纯电战略落

地的关键一环。碳化硅产品在性能上具有显著优势，将为理想汽车的纯电车型带来更好的表现。

理想汽车在今年推出了全新纯电 SUV 系列——“i 系列”，该系列与“L 系列”、“MEGA 系列”并序。目前，“i 系列”已推出 i8、i6 两款车型，未来此次量产的碳化硅产品将搭载在理想 i 系列纯电车型上，有望进一步提升该系列车型的市场竞争力。

芯联集成与理想汽车在碳化硅产品领域的合作成功，为半导体与汽车产业的跨界合作提供了优秀范例。随着碳化硅产品在理想 i 系列车型上的应用，有望推动新能源汽车行业在技术和性能上实现新的突破，也为双方企业带来更广阔的发展空间。

(来源：今日半导体)

士兰微电子：12 英寸芯片生产线项目签约落地



10月18日，厦门市人民政府、厦门市海沧区人民政府、杭州士兰微电子股份有限公司在厦门签署《12英寸高端模拟集成电路芯片制造生产线项目战略合作协议》，在厦门市海沧区投资建设一条对标国际领先水平、以IDM模式运营、拥有完全自主知识产权的12英寸高端模拟集成电路芯片生产线。

厦门半导体、厦门新翼科技与士兰微电子同步签署了《12英寸高端模拟集成电路芯片制造生产线项目投资合作协议》。国家开发银行厦门市分行与厦门士兰微签署了《银企战略合作协议》。

该项目规划总投资200亿元，计划分两期建设：一期投资规模100亿元，计划于2025年年底前开工建设，于2027年四季度初步通线并投产，2030年达产，形成年产24万片12英寸模拟集成电路芯片的生产能力。二期规划将在一期的基础上再投资100亿元。两期建设完成后，将在厦门市海沧区形成年产54万片12英寸高端模拟集成电路芯片的生产能力，培育一家具有国际化经营能力的半导体公司，填补国内汽车、工业、

大型服务器、机器人、通讯等产业领域关键芯片的空白，同时支撑带动产业链上下游企业在厦门集聚，为厦门市在集成电路芯片领域的产业链聚集作出贡献。

士兰微已在功率半导体领域确立了国内领先地位，并在汽车、白电、风光储、传感器等关键应用市场取得了显著成效。未来，随着厦门新12英寸芯片生产线的建成投产，士兰微将进一步向高性能模拟电路等高端领域拓展，使产品矩阵更加丰富完备，核心竞争力进一步增强。

（来源：今日半导体）

老鹰半导体：B+轮融资规模超7亿元

近日，浙江老鹰半导体技术有限公司（简称老鹰半导体）宣布 B+ 轮融资顺利收官，本次单轮融资规模超 7 亿，创下国内 VCSEL（垂直腔面发射激光器）领域创业公司单轮融资最高纪录。

今年 3 月，老鹰半导体旗下子公司开幕光子科技有限公司与浙江大学杭州国际科创中心（简称科创中心）签约共建智能光子创新研究院，旨在围绕先进半导体前沿技术，聚焦人工智能、车规级感知芯片、3D 感知算法等领域，打造杭州湾智能光子技术高地与产业创新引擎，并赋能上下游产业链，形成产业链集聚效应。

如今，在 AI 算力需求驱动下，光子芯片正以其独特优势，解锁高速数据传输的瓶颈，点燃 AI 算力的黄金赛道。

01 什么是 VCSEL 芯片？

VCSEL 芯片，中文名叫“垂直腔面发射激光器”，是一种性能优异的半导体激光芯片。作为许多高端科技领域的精密“光源”，尤其是在人工智能和算力中心内部，VCSEL 芯片构成了高速信息通道的“开关”，是实现海量数据光速传输与交互的关键。

02 为什么要研发 VCSEL 芯片？

研发 VCSEL 芯片不仅是技术发展的必然方向，更是构建中国自主算力体系的关键环节。老鹰半导体创始人、智能光子创新研究院院长边迪斐指出，当前国际地缘政治格局正在重塑，人工智能已成为全球科技竞争的核心领域。在传统芯片逐步逼近物理极限的背景下，光子技术因其超高带宽、超低功耗的特性，被视为下一代算力体系的关键支撑。

算力集群的规模与性能，直接决定了人工智能发展的基础能力。以华为为代表的企业已提出“超节点 + 集群”的算力架构，将智能计算与通用计算能力推向新高度。而实现这一架构的关键，在于高可靠、全光互联、高带宽、低时延的互联技术支持。VCSEL 芯片正是支撑高速光互连的核心器件，也是实现大规模算力集群自主可控的重要一环。

边迪斐强调，对中国而言，这不仅是技术突破的关键窗口，更是实现产业链自主可控、构建中国算力方案的战略机遇。



03 为什么是科创中心 × 老鹰半导体？

在“两新”融合的时代背景下,科创中心 × 老鹰半导体的携手合作是顶尖科研资源与全链条产业能力的战略协同。

作为支撑区域创新发展的高能级科创平台,科创中心始终立足产业变革前沿,在集成电路、仪器装备等关键领域进行系统性前瞻布局。近年来,科创中心深度融通泛浙大创新创业圈的智力网络与生态资源,构建起一套成熟贯通的产学研融合体系,为智能光子技术的源头创新提供持续支撑。



老鹰半导体核心技术团队由全球 VCSEL 产业的顶尖专家与资深工程师领衔,目前已打造出全球唯一同时具备高速、多结、偏振、二维可寻址、倒装五大核心技术的 VCSEL 平台,并建成了国内唯一的 6 英寸高端 VCSEL 芯片全制程量产线,实现了技术自主与供应链安全。

业界普遍认为,“过去二十年是信息化的时代,而未来二十年将属于智能化”。在这一进程中,光互连技术如同智算中心的“光神经”,奠定了千卡万卡高效互联的基础,开启了万物智能的新纪元。

目前,位于水博园区的开幕光子技术有限公司,已全面投入高速光通信、激光雷达及 3D 感测等 VCSEL 芯片的研发。接下来,科创中心将与研究院、企业携手助力老鹰半导体在算力时代中承担“超快光神经系统”的关键角色,共同为推进大规模算力的光互连中国方案贡献力量。

(来源:浙大杭州国际科创中心)

杭州仁芯科技：完成超 1 亿元 A + 轮融资

2025 年 10 月 20 日,车载芯片领域传来重磅消息——仁芯致远(杭州)半导体科技有限公司(简称“仁芯科技”)正式宣布完成超 1 亿元 A + 轮融资,本轮融资由老股东德赛西威持续加码,金浦投资等机构共同参与,所募资金将重点投向产品研发创新、量产项目供应链运营及市场推广三大核心方向。这一融资动态不仅彰显了资本市场对车载

芯片赛道的坚定信心,更印证了仁芯科技在车载高速通信芯片领域的技术实力与发展潜力。

作为 2022 年 2 月成立的车载芯片研发商,仁芯科技始终聚焦汽车电子芯片研发销售、软件服务和模组解决方案,其核心布局的车载 SerDes

仁芯科技完成超1亿元A+轮融资 [交通运输](#) [智能硬件](#)

2025年10月20日,车载芯片研发商仁芯科技(仁芯致远(杭州)半导体科技有限公司)完成超1亿元A+轮融资,投资方为德赛西威、金浦投资。产品研发创新、量产项目供应链运营以及市场推广。来源:相关新闻

融资金额 超1亿元		融资轮次 A+轮	企业估值 未披露
序号	投资方		关联机构
1	德赛西威		德赛西威
2	金浦投资		金浦投资



芯片被誉为智能汽车的“神经网络”，专门负责汽车传感器到域控制器、域控制器到显示屏的高速视频图像信号传输，广泛应用于 360 环视、智能座舱及 ADAS 等关键场景，已成为新能源汽车与中大型燃油车的标准配置。QYResearch 数据显示，2024 年全球车载 SerDes 芯片市场规模达 5.54 亿美元，预计 2030 年将突破 19.49 亿美元，其中中国市场增长最为迅猛，而这一赛道长期由 ADI、TI 等国际巨头垄断，仁芯科技的崛起正加速推动国产替代进程。

能在激烈的市场竞争中持续获得资本青睐，离不开仁芯科技硬核的团队实力。创始人兼 CEO 党伟光拥有超过 20 年半导体行业经验，曾任职于高通、诺基亚、新思科技等国际头部企业，长期主导中国区汽车芯片市场开发与技术推广，同时还是汽标委相关标准制定的顾问专家。联合创始人兼 CTO 梁远军领衔的核心技术团队则多来自高通、Synopsys、通用汽车等全球顶尖企业，平均具备 15 年以上芯片设计和汽车电子商业化经验，曾开发过多颗工业级高可靠性高速 SerDes 芯片，累计量产出货超 1000 万颗。如今公司已在杭州、上海、成都设立运营与研发中心，130 余名员工中研发与工程技术人员占比极高，为技术创新提供了坚实支撑。

从 2022 年成立至今，仁芯科技的 8 轮融资历程堪称国产芯片企业的成长范本。2022 年 6 月，成立仅 4 个月的公司便斩获天使轮融资，投资方涵盖产业资本、A 股上市公司及政府资金，为初创期发展

序号	融资日期	融资轮次	融资金额	投资方	关联机构
1	2025-10-20	A+轮	超1亿元	德赛西威 金浦投资	德赛西威 金浦投资
2	2025-08-25	股权转让	-	党伟光 梁远军	- -
3	2025-07-23	A轮	-	杭州金投鑫合股权投资合伙企业(有限合伙) 海德威科技集团(青岛)有限公司	杭鑫投资基金 海德威科技
4	2025-04-22	A轮	数亿元	杭州金投睿创创业投资合伙企业(有限合伙) 杭州金投鑫业股权投资合伙企业(有限合伙) 上海移为通信技术股份有限公司 陕西德创智能汽车创业投资基金合伙企业(有限合伙) 杭州临空股权投资有限公司 浙江大华投资发展有限公司 浙江长汇智能科技有限公司	杭鑫投资基金 杭鑫投资基金 移为通信 鸿德源创 - - -
5	2024-04-24	Pre-A+轮	约亿元	长江中大西威(杭州)股权投资合伙企业(有限合伙) 毅德 睿亿投资 深圳市电连晟德私募创业投资基金合伙企业(有限合伙)	长创产投基金 睿亿投资 康晨投资
6	2023-09-04	Pre-A+轮	约亿元	海望资本 常州云策股权投资中心(有限合伙) 湖南云启湘江创业投资合伙企业(有限合伙) 海南三亚航鼎企业咨询合伙企业(有限合伙) 常州以革创业投资中心(有限合伙)	海望资本 云启资本 云启资本 航鼎正 华山资本
7	2023-03-15	Pre-A轮	超5000万元	海南太一光子股权投资私募基金合伙企业(有限合伙) 中小海望(上海)私募基金合伙企业(有限合伙) 厦门豫信创业投资基金合伙企业(有限合伙) 杭州睿鹏二号创业投资合伙企业(有限合伙) 南京创耀地平线海松创业投资基金合伙企业(有限合伙)	光合海南私募基金 海望资本 红杉中国 睿亿投资 海松资本
8	2022-06-24	天使轮	超2000万元	南京创耀一旗力合新技术创业投资基金合伙企业(有限合伙) 南京清科乐创创业投资基金合伙企业(有限合伙) 上海移为通信技术股份有限公司 深圳星睿壹号创业投资基金合伙企业(有限合伙) 南京创耀家和万兴创业投资中心(有限合伙) 南京浦高产业投资基金合伙企业(有限合伙) 苏州海松硬科技股权投资合伙企业(有限合伙)	力合资本 清科产投 移为通信 星睿资本 江苏华睿投资 江苏华睿投资 海松资本

奠定基础。2023 年是加速期，2 月完成 Pre-A 轮融资，容亿、海望、地平线等头部机构纷纷入局；9 月再获近亿元 Pre-A+ 轮融资，同月首颗芯片回片一次性点亮，年底更新获车规级芯片创新奖项。2024 年进入爆发期，4 月接连完成 Pre-A++ 轮融资与 16Gbps 芯片发布，长江中大西威、电连晟德等产业资本的加入，推动产品快速实现量产交付。2025 年 4 月，数亿元 A 轮融资落地，陕汽集团、浙江大华等产业方的入局构建起更完善的生态协同；短短半年后，A+ 轮融资的完成更让本年度累计融资额逼近 3 亿元。值得一提的是，容亿投资等老股东从早期便持续加注，彰显

对团队的深度信任。

值得关注的是，本轮投资方的战略协同价值尤为显著。作为汽车电子领域的龙头企业，德赛西威凭借与高通、英伟达的深度绑定及自身研发壁垒形成了显著行业护城河，其持续跟投正是看中仁芯科技在性能、稳定性等核心指标上的突出表现，以及系统化降本能力带来的客户价值提升，双方将进一步深化协同打造更具竞争力的解决方案。新股东金浦投资则经过长期考察，认可其战略前瞻性与执行力，认为公司产品直击客户痛点，未来将在高速 SerDes 领域释放更大成长势能。

目前，仁芯科技已实现从高速到低速、Camera 至 Display 的全系列产品布局，16Gbps Camera SerDes

芯片已于 2024 年量产交付，最新研发的 32Gbps Display SerDes 芯片可支持舱驾一体架构下的高带宽需求，驱动多达 8 个显示屏。凭借速率和工艺领先同行 1-2 代的产品优势，以及国内首张车载高速 SerDes 产品功能安全证书的加持，公司已在多家头部车企实现量产落地，并进入国内外主流 SOC 厂家的官方推荐名录。

在智能汽车向域控化、中央集成演进的浪潮中，仁芯科技正以技术创新为帆，以资本助力为桨，在车载芯片国产替代的赛道上加速前行。随着本轮融资资金的逐步投入，这家年轻的芯片企业有望进一步巩固行业地位，为中国智能汽车产业高质量发展注入更多芯动力。

（来源：创投）

中昊芯英：刹那TPU AI 芯片适配百度文心开源大模型 ERNIE-4.5-VL，加速多模态运算

近日，中昊芯英「刹那®」TPU 架构 AI 芯片完成对百度开源多模态混合专家大模型 ERNIE-4.5-VL-28B-A3B 的适配与性能实测。此次适配验证了国产 TPU 架构算力基座对前沿 MoE 模型的高效支撑能力，更开创了「国产创新芯片架构 + 国产开源大模型」的生态范式。

中昊芯英成立于 2018 年，由前谷歌 TPU 芯片核心研发者杨龚轶凡携一批来自谷歌、微软、三星等海外科技巨头公司的 AI 软硬件设计专家组建。公司核心团队掌握从 28nm 到 7nm 各代制程工艺下大芯片设计与优化完整方法论，全栈式的技术梯队覆盖芯片设计、电路设计、软件栈研发、系统架构、大模型算法等各类技术领域，研发人员占比 70% 以上。

历经近 5 年的研发，中昊芯英推出的「刹那®」TPU 架构高性能 AI 专用算力芯片，拥有完全自主可控的 IP 核、全自研指令集与计算平台。该芯片采用专为 AI/ML 而生的 TPU 芯片架构，在 AI 大模型计算场景中，算力性能超越海外著名 GPU 产品近 1.5 倍，能耗降低 30%。同时，通过采用 Chiplet 技术与 2.5D 封装，实现了同等制程工艺下的性能跃升，并支持 1024 片芯片间互联，实现千卡集群线性扩容，支撑超千亿参数大模型运算需求。

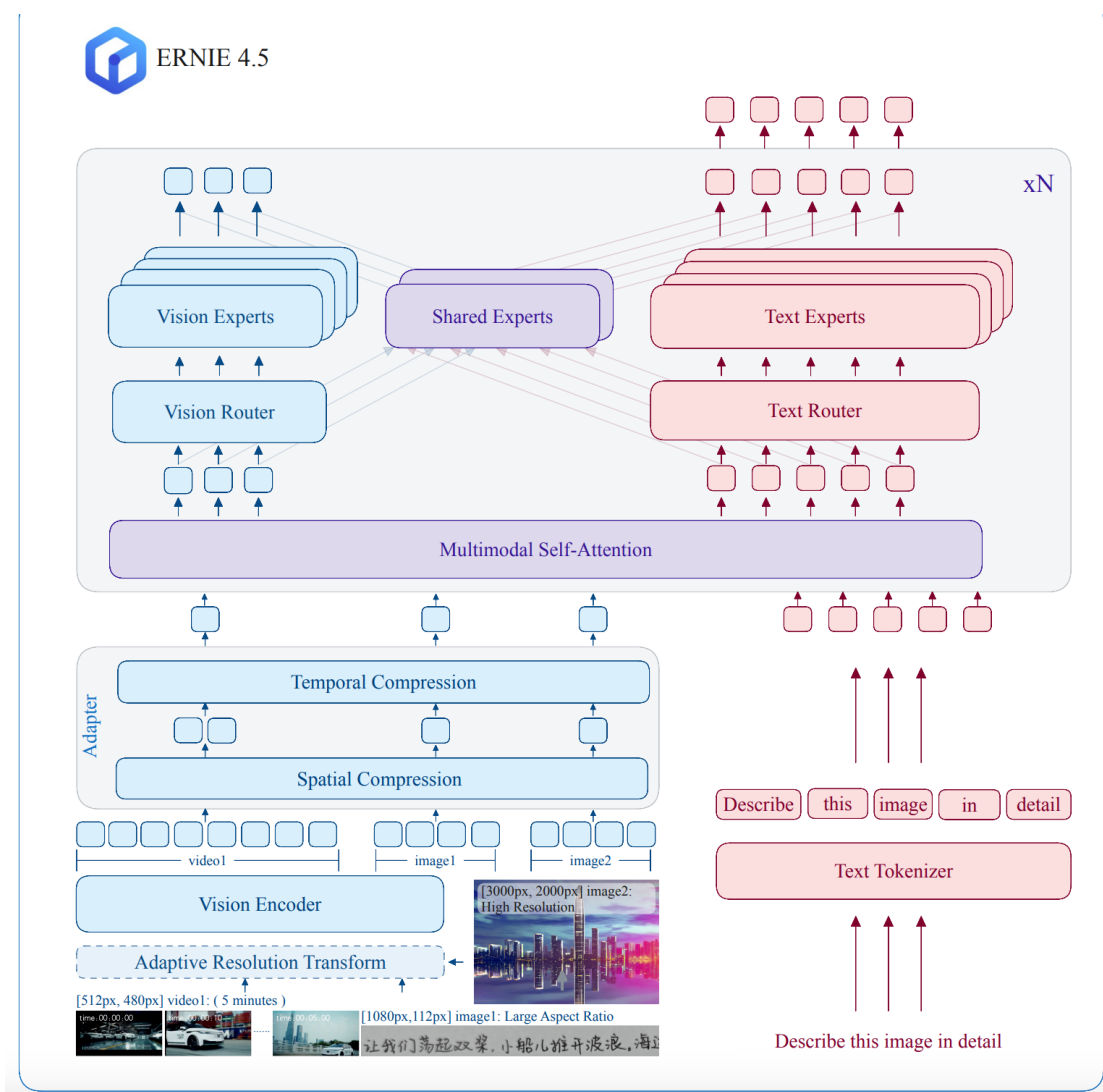


此次中昊芯英「刹那®」TPU AI 芯片适配的百度开源的 ERNIE-4.5-VL-28B-A3B 模型（以下简称 ERNIE-4.5-VL）是

百度文心开源大模型 ERNIE-4.5 系列中的一款多模态 MoE 大模型，于 2025 年 6 月 30 日随文心 4.5 系列一同开源。该模型总参数数量为 28B，激活参数数量为 3B，采用异构混合专家架构（MoE），在跨模态理解与生成、长文本处理等领域表现卓越，适用于智能导览、视觉客服等多种场景。

文心 4.5 系列模型均基于飞桨深度学习框架进行高效训练、推理和部署，在大语言模型的预训练中，模型 FLOPs 利用率（MFU）达到 47%。实验结果显示，该系列模型在多个文本和多模态基准测试中达到 SOTA 水平，在指令遵循、世界知识记忆、视觉理解和多模态推理任务上效果尤为突出。

在此次的技术适配方面，中昊芯英凭借「刹那®」TPU AI 芯片强大的并行处理能力，与 ERNIE-4.5-VL 的架构设计实现了深度融合。芯片的可重构多级存储、近存运算设计以及流水线式的时空映射，有效提升了大模型计算速度和精度，为模型在复杂任务中的运行提供了高效支持。同时，针对 ERNIE-4.5-VL 的多模态特性，「刹那®」TPU 芯片在处理视觉、文本等多模态数据时，展现出了出色的兼容性和运算性能。



ERNIE 4.5 模型架构图，来源：ERNIE 4.5 Technical Report 5

根据实际运行效果表明，在基于「刹那®」TPU AI 芯片构建的「泰则®」AI 服务器上驱动运行 ERNIE-4.5-VL 模型时，性能表现与海外著名 GPU 产品齐平。这一数据有力地证明，「刹那®」TPU AI 芯片不仅在技术架构上具有先进性，在实际应用中同样拥有强大的性能表现和商业价值。

测试平台	测试模型	输入吞吐性能	输出吞吐性能	芯片显存	框架版本
NVIDIA A100 GPU	百度 ERNIE4.5-VL-28B-A3B	144 tokens/s	26 tokens/s	80GB	vLLM(v0.9.2)
中昊芯英「刹那」 TPU	百度 ERNIE4.5-VL-28B-A3B	144.5 tokens/s	23-27.5 tokens/s	64GB	vLLM(v0.9.2)

中昊芯英「刹那」芯片与海外著名 GPU 产品对标测试表格

```
INFO 86-15 02:18:24 [loggers.py:45] Received request chatcmpl-05c49e30774758b6c28ba5eaf745e. prompt: <begin_of_sentence>user: 请描述一下这张图中 Picture 1: [[IMAGE_START]]~[[IMAGE_END]]</assistant> <think>, params: SamplingParams(n=1, presence_penalty=0.0, frequency_penalty=0.0, repetition_penalty=1.0, temperature=0.2, top_p=0.0, top_k=0, min_p=0.0, seed=None, stop=[], stop_token_ids=[], bad_words=[], include_stop_str_in_output=False, ignore_eos=False, max_tokens=1024, min_tokens=0, logprobs=None, prompt_logprobs=None, skip_special_tokens=True, spaces_between_special_tokens=True, truncate_prompt_tokens=None, guided_decoding=None, extra_args=None), prompt.token_ids: None, prompt_embeds shape: None, lora_request: None, prompt_adapter_request: None.
INFO 86-15 02:18:24 [serving_llm.py:230] Added request chatcmpl-05c49e30774758b6c28ba5eaf745e.
DEBG 86-15 02:18:24 [core.py:553] EngineCore loop active.
DEBG 86-15 02:18:29 [loggers.py:118] Engine 000: Avg prompt throughput: 0.0 tokens/s, Avg generation throughput: 0.0 tokens/s, Running: 0 reqs, Waiting: 0 reqs, GPU KV cache usage: 0.1%, Prefix cache hit rate: 0.0%
INFO 86-15 02:18:39 [loggers.py:118] Engine 000: Avg prompt throughput: 144.5 tokens/s, Avg generation throughput: 23.0 tokens/s, Running: 1 reqs, Waiting: 0 reqs, GPU KV cache usage: 0.5%, Prefix cache hit rate: 44.9%
INFO 86-15 02:18:49 [loggers.py:118] Engine 000: Avg prompt throughput: 0.0 tokens/s, Avg generation throughput: 27.5 tokens/s, Running: 1 reqs, Waiting: 0 reqs, GPU KV cache usage: 1.0%, Prefix cache hit rate: 44.9%
DEBG 86-15 02:18:56 [core.py:547] EngineCore waiting for work.
INFO: 127.0.0.1:52868 - "POST /v1/chat/completions HTTP/1.1" 200 OK
```

中昊芯英「刹那」测试截图

```
INFO 86-15 02:18:56 [loggers.py:118] Engine 000: Avg prompt throughput: 144.5 tokens/s, Avg generation throughput: 17.1 tokens/s, Running: 1 reqs, Waiting: 0 reqs, GPU KV cache usage: 0.2%, Prefix cache hit rate: 49.8%
INFO 86-15 02:18:56 [loggers.py:118] Engine 000: Avg prompt throughput: 0.0 tokens/s, Avg generation throughput: 26.7 tokens/s, Running: 1 reqs, Waiting: 0 reqs, GPU KV cache usage: 0.2%, Prefix cache hit rate: 49.8%
INFO 86-15 02:18:56 [core.py:547] EngineCore waiting for work.
INFO: 127.0.0.1:52868 - "POST /v1/chat/completions HTTP/1.1" 200 OK
```

英伟达 A100 测试截图

除了性能数据方面，中昊芯英技术团队还成功基于「刹那」TPU AI 芯片运行了 ERNIE-4.5-VL 的多项复杂多模态任务。例如，在古文识别任务中，模型能够精准理解古文字体并给出相应出处典故，整个过程流畅运行，无缝衔接。这进一步佐证了在针对大模型方面，中昊芯英「刹那」TPU AI 芯片能够为 ERNIE-4.5-VL 提供稳定且强大的算力基础。无论是大规模的模型训练，还是实时性要求较高的推理任务，「刹那」TPU AI 芯片都能满足需求。此外，通过与百度飞桨框架的紧密配合，进一步优化模型在芯片上的运行性能，可以更好的为开发者提供更加便捷、高效的开发环境，有助于推动大模型技术在更多领域的应用和创新。

中昊芯英创始人及 CEO 杨龚轶凡表示：“此次适配验证了国产算力与模型协同创新的可行性。「刹那」TPU AI 芯片作为专为大模型设计的算力引擎，与 ERNIE-4.5-VL 的异构 MoE 架构形成完美互补。接下来我们将持续深化与百度的技术共研，推动从 3B 到 424B 全系列模型的硬件加速方案落地，为产业提供更高效可靠的国产自主 AI 基础设施。”

(来源：中昊芯英)

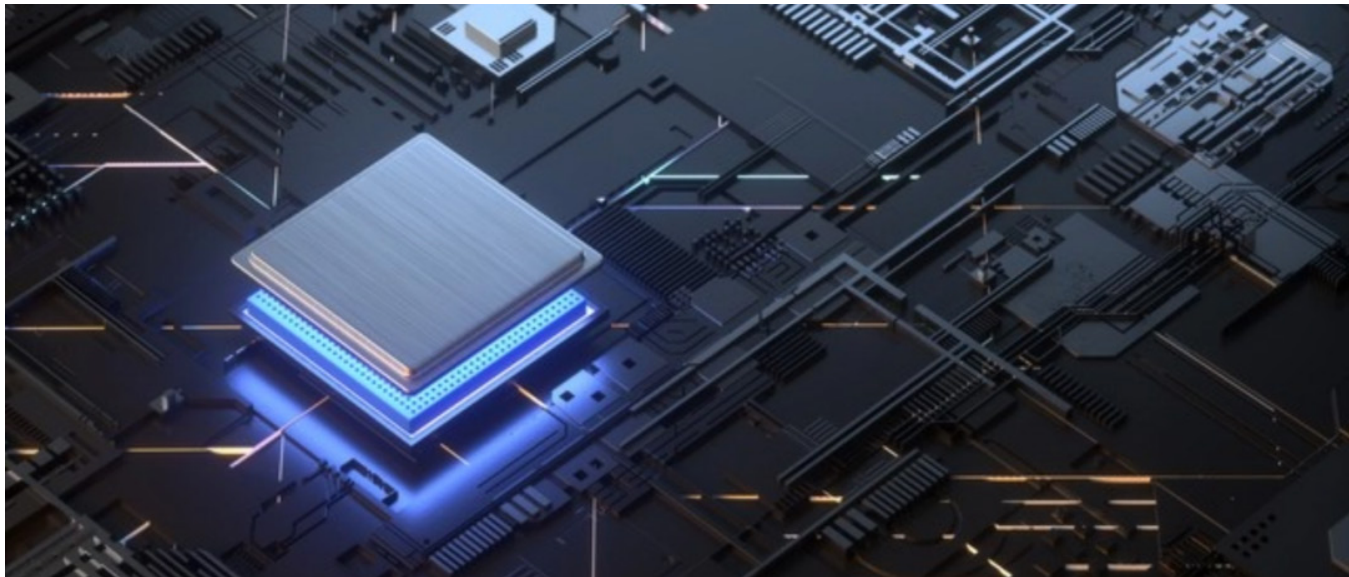
长电科技：AI 浪潮下存储芯片封测领航者

在全球人工智能浪潮的持续推动下，高算力基础设施的密集建设和端侧设备对本地化 AI 处理能力的需求爆发，催生了海量需求的高密度、高性能存储芯片。这一趋势导致 SSD 和 DRAM 供应紧张，多家存储原厂启动涨价。摩根士丹利研报指出，AI 驱动下存储行业供需失衡加剧，预计将开启持续数年的“超级周期”。

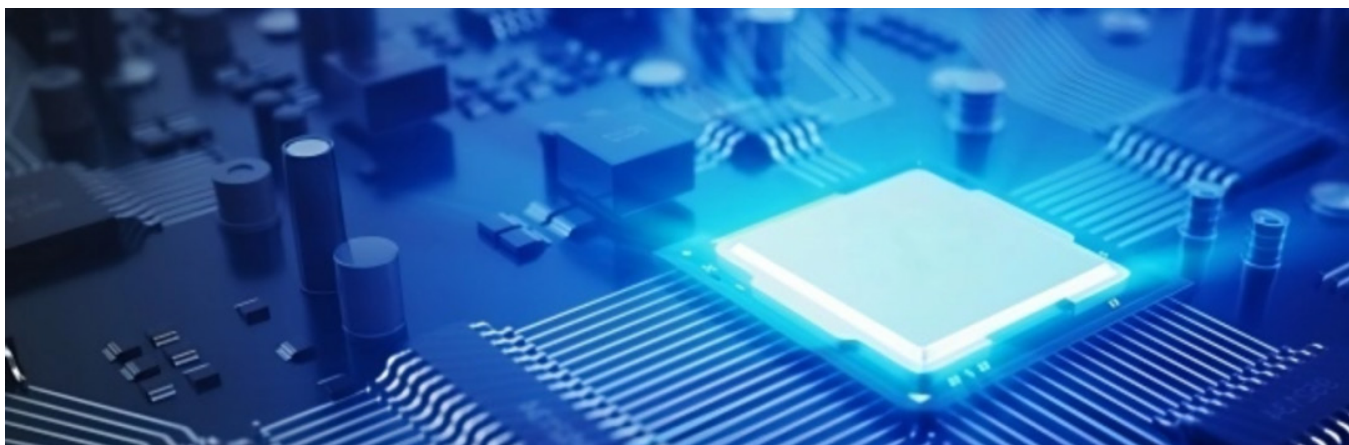
在此背景下，长电科技作为全球领先的集成电路封测企业，凭借在存储芯片封测领域的深厚积累与前瞻性战略布局，展现出强大的竞争优势与广阔的发展前景。2025 年上半年，公司存储业务收入同比增长超过 150%。

长电科技在半导体存储市场领域，封测服务覆盖 DRAM、Flash 等各种存储芯片产品，拥有 20 多年存储封装量产经验。其 32 层闪存堆叠、25um 超薄芯片制程能力，高密度 3D 封装和控制芯片自主测试等技术处于国内和国际行业领先地位。面对智能时代对存储芯片“更高密度、更高带宽、更低延迟”的苛刻要求，长电科技的 XDFOI

Chiplet 先进封装平台和系统级封装（SiP）等技术，能够有效满足高端芯片对先进存储器的集成需求，实现芯片内部互联密度更高、信号传输更快，相关技术已实现稳定量产和全球交付能力。



2024 年 9 月，长电科技收购晟碟半导体（上海）有限公司 80% 股权，进一步提升了其在先进闪存存储产品封装和测试领域的实力。晟碟半导体的技术积累、垂直整合能力及高度自动化的“灯塔工厂”确保了极高的生产效率和品质一致性，其产品广泛应用于智能终端、移动通信、工业物联网、汽车电子等高增长领域。



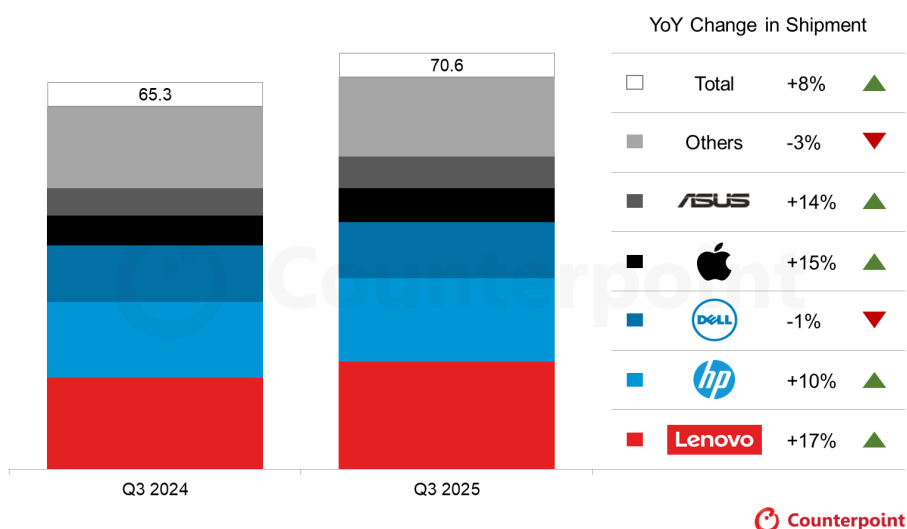
展望未来，存储芯片市场增长动力强劲。Yole Group 数据显示，2025 年全球存储芯片市场销售额预计将由 2023 年的 960 亿美元增长到超 2340 亿美元，年复合增长率达 16%。长电科技将凭借其先进技术优势、量产经验、稳固的全球客户资源及前瞻性布局，持续释放强大的发展韧性与增长潜力。

长电科技作为全球领先的集成电路制造与技术服务提供商，向全球半导体客户提供全方位、一站式芯片成品制造解决方案，涵盖微系统集成、设计仿真、晶圆中测、芯片及器件封装、成品测试、产品认证以及全球直运等服务。公司在中国、韩国和新加坡拥有八大生产基地和两大研发中心，并在全球设有 20 多个业务机构，为客户提供紧密的技术合作与高效的产业链支持。其先进和全面的芯片成品制造技术，包括晶圆级封装（WLP）、2.5D/3D 封装、系统级封装（SiP）、倒装芯片封装、引线键合封装及主流封装先进化解决方案，广泛应用于汽车电子、人工智能、高性能计算、高密度存储、网络通信、智能终端、工业与医疗、功率与能源等领域。

（来源：长电科技）

机构：Q3 全球个人电脑出货量同比增长 8.1%

10月22日，市调机构 Counterpoint Research 在报告中指出，2025 年第三季度全球个人电脑出货量同比增长 8.1%。这一增长主要得益于微软 Windows 10 的支持即将于 2025 年 10 月终止，以及与美国进口关税政策变化相关的战略库存调整。



从厂商排名上看，联想保持市场领先地位，2025 年第三季度出货量同比增长 17.4%，是前六大供应商中年增长率最高的。惠普巩固了其第二的位置，出货量同比增长 10.3%，凸显了其在商业领域的强大渗透力。戴尔依然保持韧性，但年度业绩略有下滑。尽管其出货量环比增长

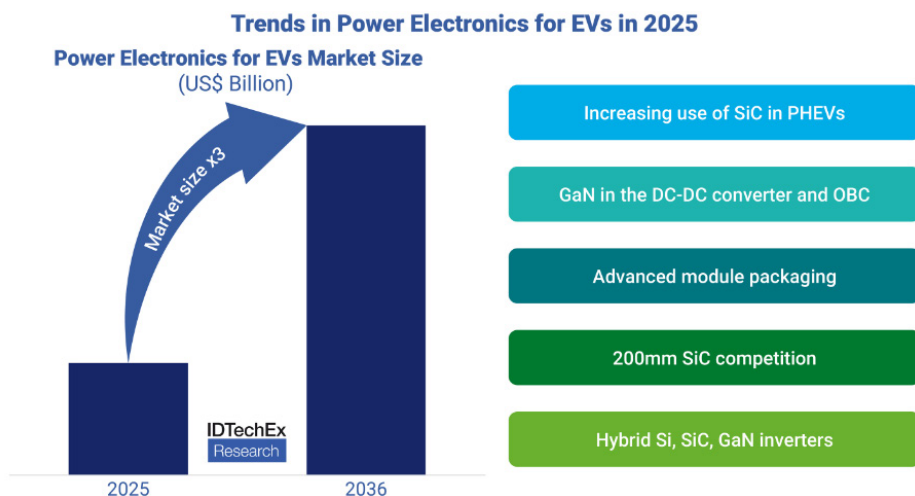
2.7%，但同比小幅下降 0.9%，反映出其核心业务领域的企业采购趋于谨慎。得益于新款 MacBook 的流行和企业的采用，苹果的出货量在 2025 年第三季度同比增长 14.9%。华硕的季度环比增长最为强劲，飙升 22.5%，同时在强劲的消费者笔记本电脑需求的推动下，实现了 14.1% 的同比增长。

展望未来，该机构认为业界的注意力正转向下一个重大催化剂——人工智能 PC 的崛起。2025 年，PC 制造商开始大力宣传搭载设备内置 AI 加速功能的新款机型，例如，能够在本地运行生成式 AI 助手和大型语言模型（而非依赖云端）的笔记本电脑。然而，到目前为止，这些以 AI 为导向的功能尚未转化为整体 PC 市场的主要销售驱动力。在购买决策中，买家仍然优先考虑基础升级（例如操作系统兼容性、性能和电池续航），而非尖端的 AI 功能。预计人工智能 PC 出货量的大幅增长将在 2026 年后真正加速，届时新一代芯片和平台将上市。

（来源：爱集微）

IDTechEX: 车用SiC、GaN功率半导体市场规模十年内将增长两倍至420亿美元

2025 年是电力电子行业的转折点。尽管电动汽车（EV）销量放缓，但 IDTechEx 预测，到 2036 年，电动汽车电力电子市场的规模将增长两倍，达到 420 亿美元。



IDTechEx 指出，尽管全球电池电动汽车（BEV）的销量有所放缓，但其市场渗透率仍在不断增长。IDTechEx 研究机构认为，SiC MOSFET 的增长潜力依然显著。全球 BEV 增长放缓的态势被插电式混合动力电动汽车（PHEV）中牵引逆变器对 SiC MOSFET 的增部署所抵消。包括丰田和舍弗勒在内的主要原始设备制造商（OEM）和一级供应商已经宣布

或发布了使用 SiC MOSFET 的 PHEV 驱动系统的详细信息。

IDTechEx 称，尽管今年像 Wolfspeed 这样的设备供应商收入减少，且 SiC 逆变器需要重新设计，但 SiC MOSFET 如今已成为比一年前更为主流的电动汽车选择。

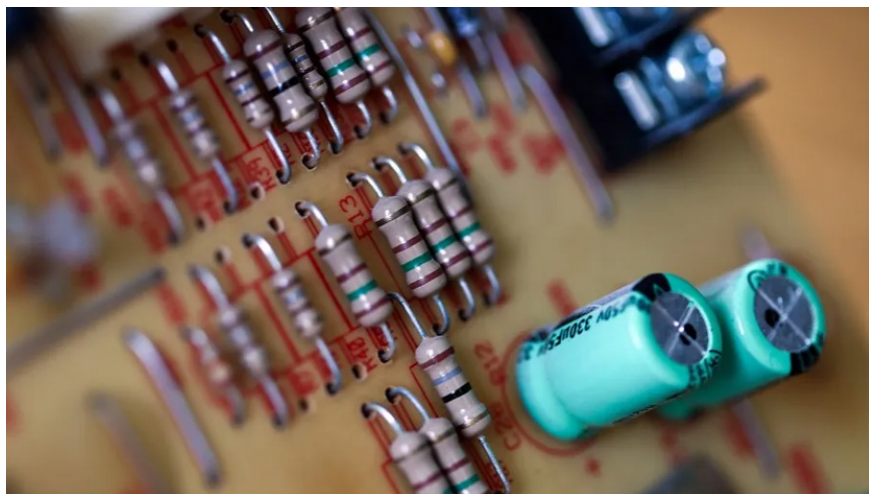
推动 SiC MOSFETs 整体成本下降的主要因素是 SiC 晶圆供应商之间的竞争加剧。许多公司正在扩大 SiC 晶圆的生产规模，多数为 200mm 晶圆。SiC 晶圆的成本远高于硅产品，可达 SiC MOSFET 芯片总成本的一半。两年前，只有 Wolfspeed 和 Coherent 能够大规模生产 200mm SiC 晶圆。到 2025 年，Wolfspeed 将其 200mm SiC 晶圆开放给更广泛的市场，英飞凌也扩大了 200mm SiC 晶圆的生产，并在今年早些时候基于其 200mm SiC 平台交付了首批产品。与此同时，中国公司也验证并扩大了 SiC 晶圆的生产，加强了小米、理想等国内 OEM 的供应链。

此外，多年来，GaN（氮化镓）的材料特性被预测将彻底改变功率转换领域。除了在数据中心电源单元中备受关注外，汽车行业也不应被忽视，作为 GaN 的高增长潜力市场。GaN 已被用于 LiDAR 和低压 DC-DC 转换器，IDTechEx 指出，我们即将见证 GaN 在长安启源 E07 车载充电器（OBC）中的首次部署。预计该车型将在 2026 年上市，其 GaN 器件由 Navitas 供应，标称功率密度为 6kW/L，远高于 IDTechEx 研究中现有 OBC 的标准功率密度 2kW/L。

此外，还有多家公司正在研发使用 GaN 的牵引逆变器的设计、控制和功率半导体，包括 VisiC Technologies、NXP 和 Cambridge GaN Devices。尽管 IDTechEx 认为这些技术的商业化部署将晚于 OBC 和 DC-DC 转换器，但使用 GaN 所带来的性能提升和潜在成本节约将推动技术成熟和市场活跃度，在未来十年内发挥重要作用。

（来源：IDTechEX）

GaN 功率器件市场排名，中国厂商第一



据法国市场研究公司 Yole Group 预测，氮化镓（GaN）功率器件市场预计将在 2024 年至 2030 年间以 42% 的复合年增长率（CAGR）增长，达到约 30 亿美元。

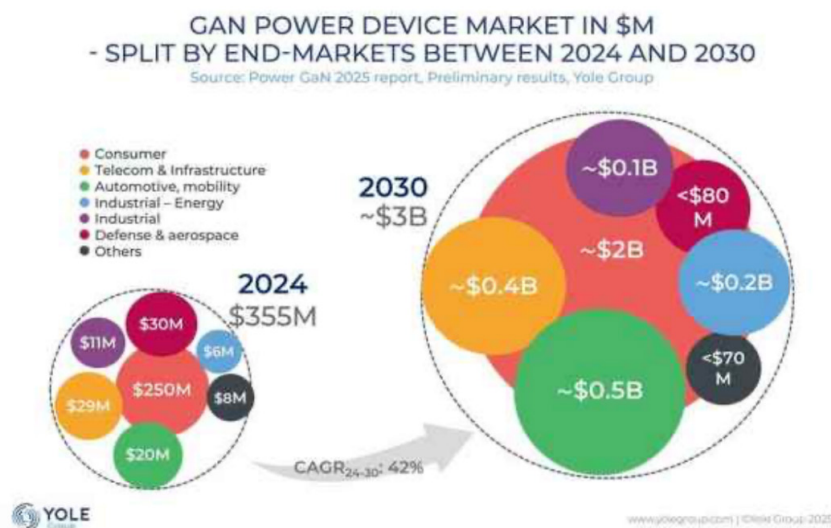
消费领域将继续引领市场增长，而电动汽车（xEV）和人工智能数据中心领域的快速发展预计将加速市场增长。到 2024 年，中国企业英诺赛科占据市场份额榜首，前五名中没有日本企业。

人工智能数据中心和汽车领域的快

速增长

Yole 于 2025 年 10 月发布了最新的研究成果。研究显示，氮化镓（GaN）功率器件市场预计将从 2024 年的 3.55 亿美元快速增长至 2030 年的约 30 亿美元。

从行业领域来看，消费电子领域将成为最大的市场，预计到 2030 年将达到约 20 亿美元，这将加速 GaN 功率器件量产和生态系统的成熟。特别是，高达 300W 的快速充电器、过充保护（OVP）以及家用电器等新兴应用领域将成为推动市场增长的主要动力。预计到 2030 年，消费电子（包括移动设备）领域将占整个市场的 52%。



2024 年 GaN 功率器件市场及 2030 年预测

预计到 2030 年，汽车行业将成为第二大行业。Yole 解释说：“尽管由于 xEV 市场增速放缓导致短期内增长有所延迟，但预计该行业在 2024 年至 2030 年间的复合年增长率将达到 73%。”

报告预测，该市场规模将从 2024 年的 2000 万美元增长到 2030 年的约 5 亿美元，约占市场份额的 19%。具体应用包括用于高级驾驶辅助系统（ADAS）的激光雷达系统（目前已得到广泛应用）、功率低于 11kW 的车载充电器（OBC）、直流-直流转换器、

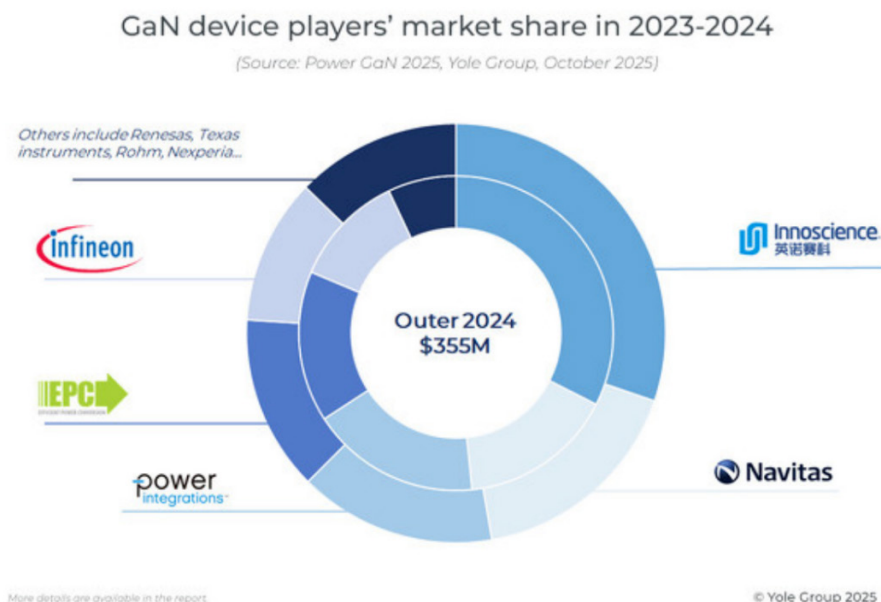
音频设备和高端电动出行设备。关于车载充电器，中国长安汽车宣布推出首款基于氮化镓（GaN）的车载充电器。

第三大行业是通信 / 基础设施行业，预计 2024 年至 2030 年将以 53% 的复合年增长率增长，从 2024 年的 2900 万美元增长到超过 3.8 亿美元，占整个市场的 13%。

Yole 特别指出，NVIDIA 近期宣布与多家主要功率半导体制造商合作，将 GaN 器件集成到 800V 直流电源系统中，并强调“2025 年将是人工智能发展显著加速的一年，这将推动数据中心和通信基础设施对高效电源的需求增长。” NVIDIA 已宣布与德州仪器、Navitas、英飞凌、Innoscence、ROHM 和瑞萨开展合作。Yole 预测，这些合作将促成首批商业部署，预计在 2027 年左右实现。

GaN 功率器件市场前 5 名

Yole 还公布了各公司在 2024 年 GaN 功率器件市场的份额。市场份额最高的是英诺赛科，为 30%，其次是 Navitas (17%)、Power Integrations (15.2%)、EPC (13.5%) 和 Infineon (11.2%)。



2024 年各公司 GaN 功率器件市场份额

Yole 强调，从 2023 年起，氮化镓功率器件行业将进入整合阶段，这主要受英飞凌收购 GaN Systems 和瑞萨收购 Transphorm 等大规模并购事件的推动。该公司指出，过去几年该行业已获得超过 12.5 亿美元的投资，而像 Wise Integration 这样的初创公司也筹集了 1640 万美元，这“证实了市场的强劲发展势头”。

Yole 还提到，意法半导体正在建设一条 8 英寸 GaN 晶圆厂，Nexperia 正在扩展其 e-mode 平台，ROHM 也发布了 EcoGaN 器

件。Yole 评论道：“三星电子正准备在 2026 年推出 GaN 产品。安森美半导体一直保持沉默，但其 2024 年发布的 GaN 技术论文以及在硅 / 碳化硅领域的强大地位，使其进军 GaN 市场似乎不可避免。”

Yole 强调：“随着三星电子和安森美半导体等新进入者的加入，竞争将更加激烈，GaN 将成为下一代功率电子产品的核心组件。” Yole 还指出，虽然该行业蓬勃发展，但 EPC 与 Infineon 和 Innoscence 之间的专利纠纷“有可能减缓其普及速度”。

台积电退出公告：生态系统将何去何从？

2025 年 7 月，大型晶圆代工厂台积电宣布将于 2027 年 7 月退出氮化镓 (GaN) 业务，此举在业内引起轩然大波。然而，Yole 解释说，“晶圆代工厂仍然扮演着重要角色”。

Yole 指出，X-Fab、GlobalFoundries、PSMC 和 Polar Semi 等新进入者正在扩大产能。Yole 还指出，外延晶圆制造商（如 IQE 和 X-Fab）与集成设计制造商 (IDM) 之间的合作正在增强供应链的韧性，并表示：“功率 GaN 市场正在向一个由整合、IDM 主导的商业模式以及晶圆代工厂与外延晶圆制造商之间的战略合作所塑造的市场演变。”

在制造技术方面，虽然 6 英寸 GaN-on-Si 仍是主流（以台积电为主导），但业界正快速向 8 英寸晶圆转型，预计到 2030 年，8 英寸晶圆将满足超过 80% 的需求。

此外，英飞凌已发布了其 300 毫米 GaN-on-Si 晶圆技术，英特尔也将在 2024 年第四季度公布其 12 英寸 GaN-on-TRSOI 晶圆的初步成果。英飞凌已宣布提供样品，但 Yole 表示“预计在目前的预测期内不会实现量产”。

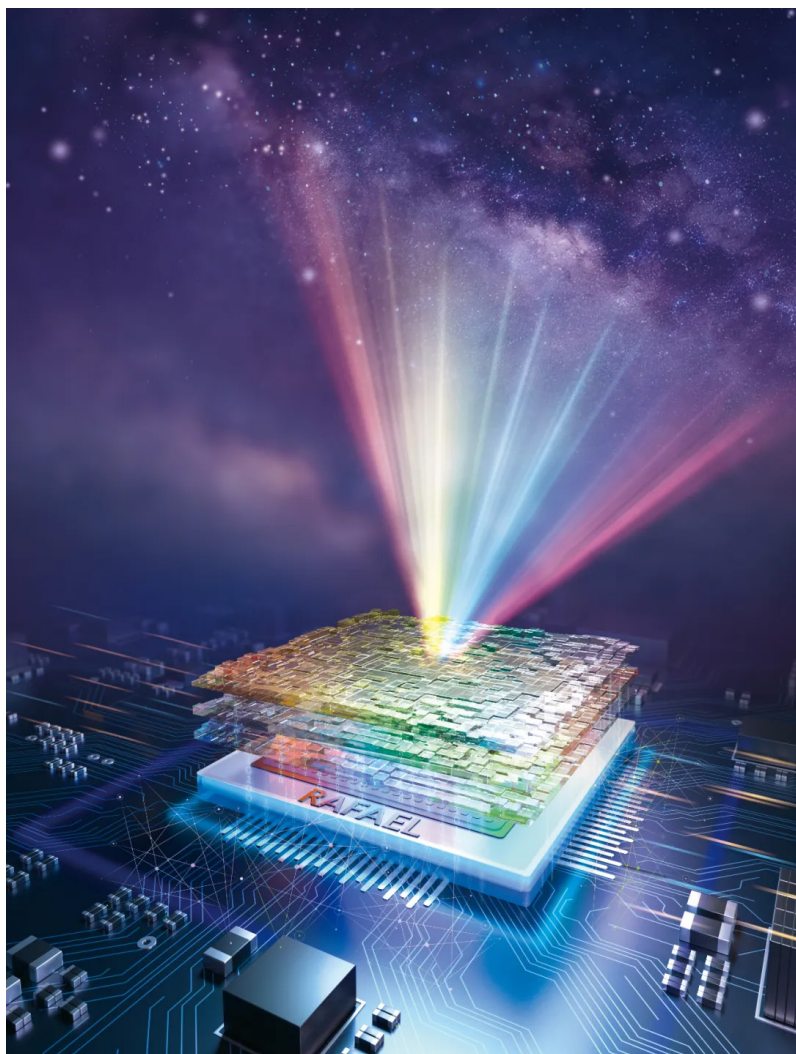
Yole 还指出，GaN 外延生长是 GaN HEMT 制造中最昂贵的步骤，也是优化工作的重点。Aixtron 的 G10

MOCVD 平台有望降低外延成本，VIS 通过使用 Qromis 衬底实现了良率提升和成本降低，并于 2024 年在 QST 衬底上实现了 8 英寸 GaN 器件的量产。此外，Imec 最近启动的 300mm GaN 项目（在 Si 和 QST 衬底上）有望进一步降低 GaN 器件的制造成本。

在器件层面，Yole 列举了多项技术进步，例如采用蓝宝石和 QST 衬底的 1200V 以上 GaN 器件，以及 Navitas 和英飞凌发布的 600-650V 双向器件。这些双向器件将被 Enphase 的下一代微型逆变器采用。Yole 认为：“这些器件通过取代两个背靠背开关来降低物料清单（BOM）成本。然而，GaN 集成并非即插即用。EMI 管理和系统级设计调整对于部署仍然至关重要。”

（来源：半导纵横）

我国成功研制出全球首款亚埃米级快照光谱成像芯片



“玉衡”光谱成像芯片概念图

近日，清华大学电子工程系方璐教授团队在智能光子领域取得重大突破，成功研制出全球首款亚埃米级快照光谱成像芯片“玉衡”，标志着我国智能光子技术在高精度成像测量领域迈上新台阶。相关研究成果在线发表于学术期刊《自然》。

科研团队基于智能光子原理，创新提出可重构计算光学成像架构，将传统物理分光限制转化为光子调制与计算重建过程。通过挖掘随机干涉掩膜与铌酸锂材料的电光重构特性，团队实现高维光谱调制与高通量解调的协同计算，最终研制出“玉衡”芯片。

“玉衡”芯片仅约 2 厘米 × 2 厘米 × 0.5 厘米，却可在 400—1000 纳米的宽光谱范围内，实现亚埃米级光谱分辨率、千万像素级空间分辨率的快照光谱成像，能在单次快照中同步获取全光谱与全空间信息，其快照光谱成像的分辨能力提升两个数量级，突破了光谱分辨率与成像通量无法兼得的长期瓶颈，为高分辨光谱成像开辟了新路径。

方璐表示，“玉衡”攻克了光谱成像系统的分辨率、效率与集成度难题，可广泛应用于机器智能、机载遥感、天文观测等领域，

以天文观测为例，“玉衡”的快照式成像每秒可获取近万颗恒星的完整光谱，有望将银河系千亿颗恒星的光谱巡天周期从数千年缩短至十年以内，凭借微型化设计，它还可搭载于卫星，有望在数年内绘制出人类前所未有的宇宙光谱图景。

(来源：清华大学)

中科院半导体所在高速光通信光频梳研究方面取得新进展

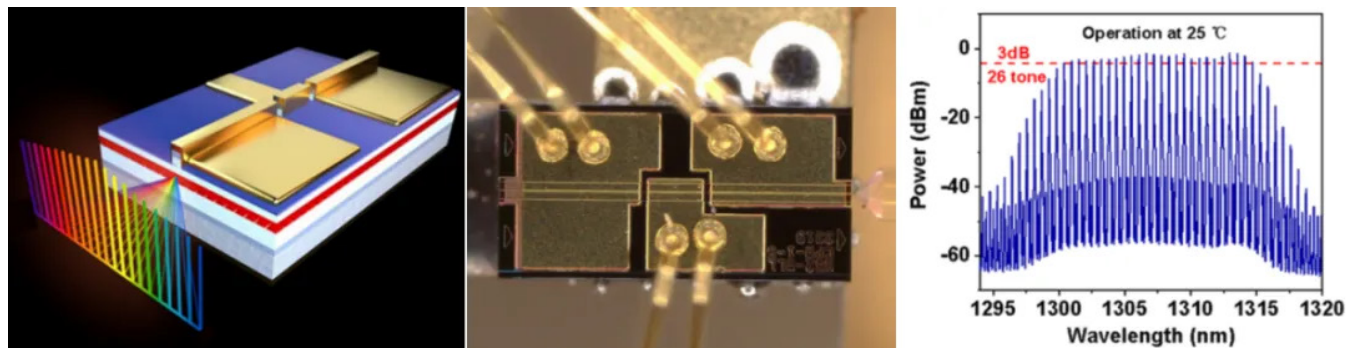
随着人工智能与高性能计算的飞速发展，全球数据流量正经历爆炸式增长，这对数据中心内部的信息传输速度与能效提出了前所未有的挑战。传统光通信技术正面临带宽瓶颈与功耗墙，亟需开发新一代高速、高效、高度集成的光互连技术。光学频率梳能够同时产生多个相位锁定的波长，实现并行数据传输，被认为是应对挑战的颠覆性解决方案。然而，实现兼具超宽带宽、超高温稳定性和超长工作寿命的实用化光频梳光源，一直是业界面临的重大挑战。

近日，中国科学院半导体研究所陈思铭研究员团队联合湖南汇思光电科技有限公司、深圳技术大学和国家信息光电子创新中心，在高速光通信量子点锁模光频梳的研究中取得新突破。团队通过创新的半导体量子点材料共掺杂技术与碰撞脉冲锁模方案，成功研制出可在高达 140°C 的极端温度下稳定工作的 100 GHz 量子点光频梳激光器。该器件在工作温度、传输容量和可靠性方面均取得突破，为未来 Tbps 量级的光互连提供了关键的光源解决方案。

该研究成果展现了优越的综合性能指标：在室温 (25°C) 下，激光器实现了 14.312 nm 的 3dB 光学带宽，能够产生 26 个信道。每个信道均可承载 128 Gb/s 的 PAM-4 调制信号；此器件在高达 140°C 的温度下仍保持稳定锁模；在 85°C 的工业级标准高温下，其关键性能指标几乎没有衰减，仍可达到 22 个信道稳定工作，支持总量 2.816 Tb/s 的数据传输；同时，其传输每比特数据的能耗在 25°C 和 85°C 下分别低至 0.394 pJ 和 0.532 pJ；通过在 85°C 高温下进行的超过 1500 小时的加速老化实验，推算出该器件的平均无故障时间 (MTTF) 长达 207 年，充分满足了严苛的商业应用要求。

该项工作不仅在实验上验证了在单一芯片上同时实现超高宽带、超高温、超长寿命和高集成度量子点光频梳的可能性，更为下一代数据中心、人工智能算力集群的光互连系统提供了性能强大、高经济效益的光源实现路径。

该研究成果以 “Highly Reliable, Ultra-Wideband 100 GHz Quantum-Dot Mode-Locked Frequency



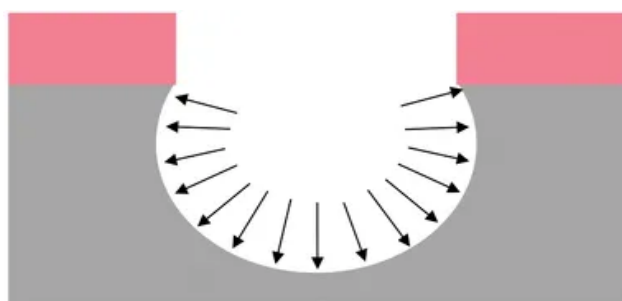
(左) 锁模光频梳示意图；(中) 光频梳器件结构图；(右) 室温下 26 个通道的光谱图

Combs for O-Band Terabit Optical Interconnects”为题，发表于《激光与光子学评论》（Laser & Photonics Reviews）。半导体所博士后潘淑洁为该论文的第一作者，半导体所陈思铭研究员和国家信息光电子创新中心肖希博士为论文的共同通讯作者。论文合作者还包括半导体所赵超研究员、刘丽杰副研究员、硕士冯羲恒，深圳技术大学曹维亚博士，国家信息光电子创新中心严杰、吴定益，湖南汇思光电科技有限公司杨骏捷博士。该研究得到了国家重点研发计划、国家自然科学基金等项目的支持。

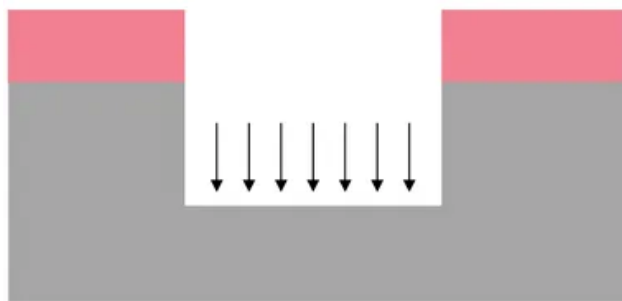
（来源：中国科学院半导体研究所）

湿法刻蚀与干法刻蚀应用及常见异常

在半导体加工领域，刻蚀技术主要分为两种类型：湿法刻蚀和干法刻蚀。



wet etching



dry etching

一、湿法刻蚀

湿法刻蚀（Wet Etching）通常涉及利用化学溶液来去除材料表面的物质，而干法刻蚀（Dry Etching），则依赖于等离子体或激光等物理手段实现精确的材料去

除过程。

这两种方法各自具有特定的应用场景和优势，在集成电路制造、微纳结构加工以及其它精密电子器件生产中扮演着关键角色。

湿法刻蚀技术以其显著的高刻蚀速率和卓越的选择比著称，这一特性主要得益于其纯化学作用机制，而非依赖于物理力，从而实现了高效且精确的材料去除。然而，该过程受限于仅能实现等向性刻蚀这一固有限制。

若将晶圆浸入特定液体中，液体将因物理扩散作用而与晶圆材料接触并可能引发化学反应。尤其值得注意的是，光刻胶覆盖层未被掩护的部分会与此液体发生化学交互作用，导致该区域加速溶解与腐蚀，从而显著影响工艺精确度。因此，在当前的半导体核心技术层制造过程中，普遍避免使用湿法刻蚀技术。



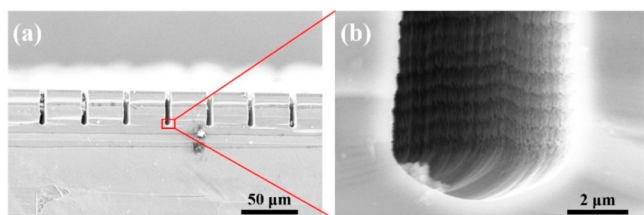
二、干法刻蚀

干法刻蚀是一种基于等离子体物理轰击与化学反应协同作用的微纳加工工艺，通过高能离子和活性自由基

对材料表面进行高精度选择性去除，实现复杂微结构的图形转移。

其核心原理是：在真空反应腔中注入特定气体（如CF₄、SF₆等），通过射频或微波能量激发形成等离子体，其中离子通过电场加速垂直轰击晶圆表面引发物理溅射，而自由基则与材料发生化学反应生成挥发性产物，二者协同作用实现各向异性和高深宽比刻蚀。

干法刻蚀则泛指采用气体进行刻蚀的所有工艺，可

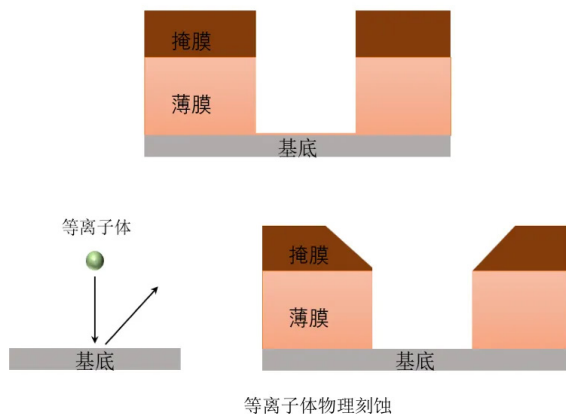


分为化学刻蚀、溅射刻蚀和反应性离子刻蚀。

等离子体刻蚀法包括物理刻蚀和化学刻蚀两种。

物理刻蚀其过程是通过射频放电产生等离子体，并通过对等离子体进行加速，使用高能离子轰击原子表面来实现能量转移，该过程为纯物理过程。

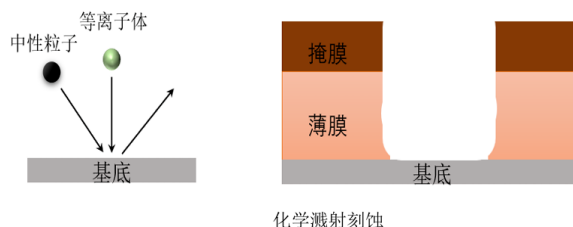
物理刻蚀过程表现出良好的刻蚀的各向异性，刻蚀图案的垂直性较好，但是由于物理刻蚀无选择性，离子轰击过程会导致较严重的侧壁掩膜损伤问题，如下图。



化学刻蚀主要通过等离子体的化学反应来传递能量，蚀刻原子或分子在表面发生反应并形成挥发性副产物，该过程为缓慢的化学反应过程。化学刻蚀主要包括化学溅射 (Chemical Sputtering) 和等离子增强抑制刻蚀 (Ion Enhanced Inhibitor Etching)。

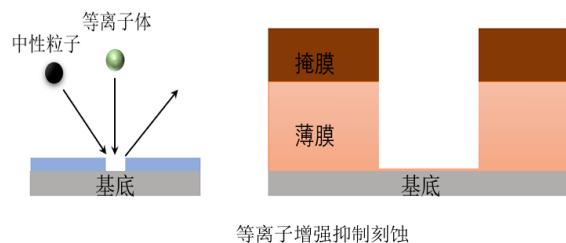
化学溅射刻蚀具有良好的选择性，刻蚀时对掩膜刻

蚀作用较弱，可以减小物理刻蚀带来的侧壁损伤问题；但是也表现出刻蚀的各向同性问题，表现为刻蚀侧壁的垂直性一般，刻蚀效果如下图所示：



化学溅射刻蚀

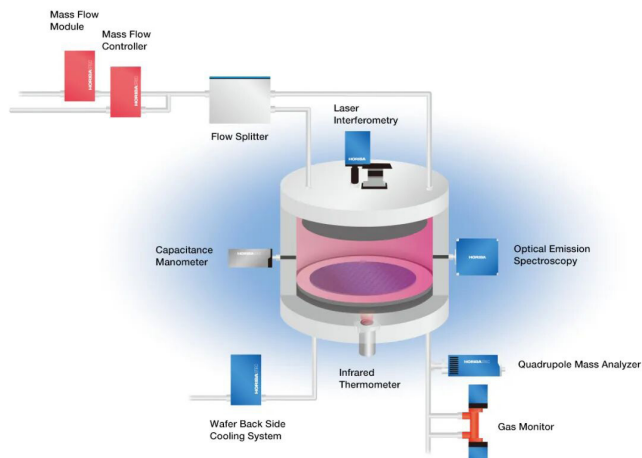
等离子增强抑制刻蚀相比于物理刻蚀，表现出良好的刻蚀选择比，相比于化学刻蚀表现出更加优良的各向异性，在该刻蚀方式中，刻蚀图案的侧壁垂直性表现好，同时，也未出现刻蚀掩膜的异常消耗问题，是刻蚀工艺中的优先选择，如下图所示：



等离子增强抑制刻蚀

干法刻蚀产生等离子体的方式中，电感耦合等离子体刻蚀 (ICP) 作为该领域的重要分支，ICP 源因其独特的优势，包括简单的设备结构、低温和低压条件下的高等离子体密度以及高离子通量，在半导体、材料加工、环境科学等多个行业得到了广泛应用。

在半导体制造行业，伴随集成电路技术的迅猛进步以及对更大晶圆尺寸（例如 12 英寸）需求的持续增长，市场对等离子体源展现出更为严苛的要求，不仅需要其

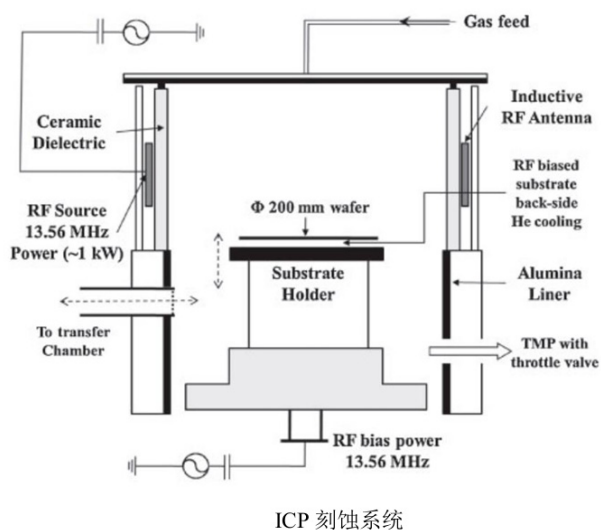


具备卓越的均匀性，还需确保稳定的性能以满足高质量大规模生产的需求。

在干法刻蚀中，常见的等离子刻蚀系统包括反应离子刻蚀（Reactive Ion Etching, RIE）和电感耦合等离子（Inductively Coupled Plasma, ICP）刻蚀系统。

RIE 是一种使用化学和物理反应，通过在高真空反应腔内产生等离子体去除薄膜沉积物的刻蚀方式。由于其出色高刻蚀速率特性，RIE 又被称为离子增加刻蚀技术。利用产生的高密度的高能等离子体轰击晶圆表面，可以有效打破材料表面的化学键，降低刻蚀反应所需要的活化能，从而加速了刻蚀反应速率。因此，该技术在半导体制造中被大量使用。

另一种反应离子刻蚀系统是电感耦合等离子反应离子刻蚀（ICP）系统，如下图所示：



ICP 刻蚀系统

其原理是利用射频电磁线圈来产生高密度的等离子体，高密度的离子源可以有效地提高刻蚀速率。但该方案的等离子体刻蚀，表现为刻蚀的各向异性，对工艺的控制效果较差。因此，在衬底上施加一个独立的射频偏置装置，产生一个靠近衬底的垂直方向的偏置（Bias）电场来控制等离子体的运动方向，从而保证刻蚀过程的同向异性和各向异性。由于此系统利用电感耦合来产生高能等离子体，因此该系统被称为 ICP 刻蚀系统。

在 ICP 刻蚀系统中，射频频率选择为高频 13.56 MHz，功率选择为几百瓦到几千瓦之间，通过在上下极板间产生高频、高功率的电磁场，可以有效地产生反应

所需要的等离子体，通过控制极间电场，可以调节反应速率、改变刻蚀效果。

该刻蚀系统可以精确控制反应腔内的气体流量、反应功率、刻蚀温度和反应压力，可以做到高精度地对刻蚀图案进行调整。



因此，ICP 刻蚀系统作为一种高效、高精度的微纳加工设备，在工业和科研领域都有广泛的应用，可以实现高速率、低损伤的刻蚀效果。

ICP 技术因其能够在低气压下产生大面积均匀的等离子体，成为满足这一需求的关键解决方案。

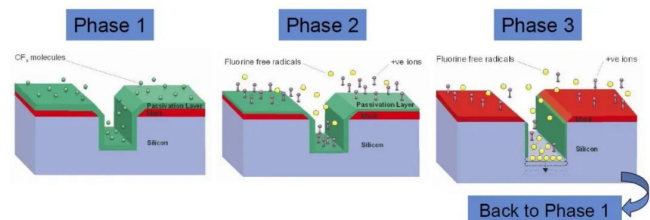
其技术原理可分解为三个核心环节：

首先，通过高频电磁场（通常为 13.56MHz）在真空反应腔内激发气体产生高密度等离子体；

其次，采用双射频电源独立控制架构——ICP 源功率通过螺旋线圈耦合能量维持等离子体密度，而偏置射频（RFBias）则调控离子轰击能量（50-500eV），实现物理溅射与化学反应的协同作用；

最后，通过气体化学与工艺参数的精确匹配，在低气压（1-50mTorr）下形成各向异性刻蚀，侧壁垂直度可达 88°以上，同时抑制表面粗糙度。

以硅基刻蚀为例，CF₄/O₂ 混合气体的 ICP 放电可高效生成氟自由基，其与硅反应生成挥发性 SiF₄（反



应式： $\text{Si} + 4\text{F} \rightarrow \text{SiF}_4 \uparrow$ ），同时 O_2 的加入通过氧化反应（ $\text{CF}_3 + \text{O} \rightarrow \text{COF}_2 + \text{F}$ ）抑制碳聚合物沉积，确保刻蚀表面清洁。

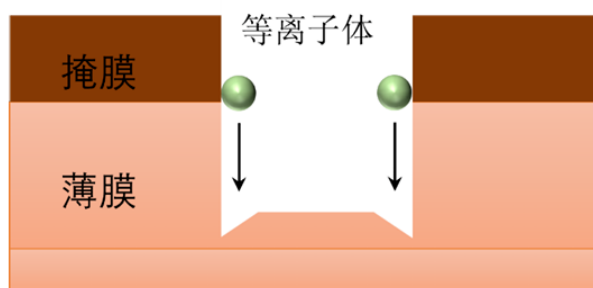
三、刻蚀中的典型问题

在高深宽比刻蚀中，由于刻蚀难度增加，刻蚀缺陷也会更加明显。

常见的缺陷包括：刻蚀沟槽（Trenching）、横向刻蚀（Undercut）、刻蚀图案锥型化（Taper）和刻蚀侧壁的驻脚（Foot）等。

3.1 刻蚀沟槽

沟槽是指刻蚀过程中，由于底部刻蚀不均匀而导致的刻蚀沟槽，其表现为底部边缘的刻蚀深度更深，中间刻蚀深度浅，从而形成了一道道沟槽（Trenching），如下图所示：



刻蚀沟槽效应

刻蚀沟槽产生的原因在于等离子体更容易沿着侧壁累积和向下“滑行”，导致沿侧壁的等离子体浓度更高，平均能量更高，对薄膜的刻蚀速率也更快。

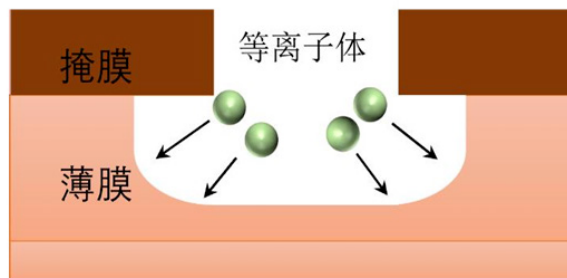
减小刻蚀沟槽效应，方法包括：通过调节合适的射频功率来调节等离子体的密度；减小反应腔内的压力，来降低离子碰撞的几率；调节等离子体轰击时的辅助气体，如 Ar 、 N_2 流量等。

3.2 横向刻蚀

横向刻蚀是指刻蚀过程中，由于对顶部侧壁的保护作用不够，导致掩膜层下方的薄膜被刻蚀过多，出现了横向刻蚀（Undercut）的问题，如下图所示。

Undercut 的原因在于侧壁的保护作用过弱，导致刻蚀时底部刻蚀较少，侧壁刻蚀较多，整体的刻蚀方向从底部移向侧壁。

减缓 Undercut 现象，可以通过调节刻蚀掩膜，增

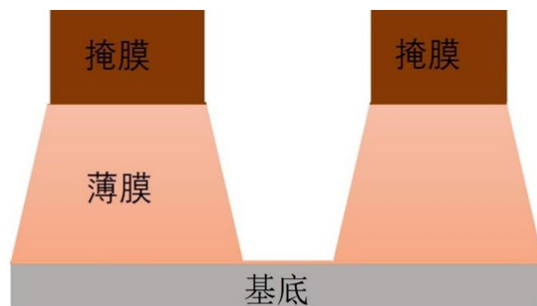


横向刻蚀效应

加掩膜对侧壁的保护作用，也可以选择调节刻蚀气体的种类和比例来改变刻蚀的刻蚀选择比，从而改善刻蚀的各向异性问题。

3.3 刻蚀图案锥型化

刻蚀图案锥型化（Taper）效应指刻蚀图案达不到理想的垂直图案，刻蚀形貌整体呈现上宽下窄的梯形态，如下图所示。

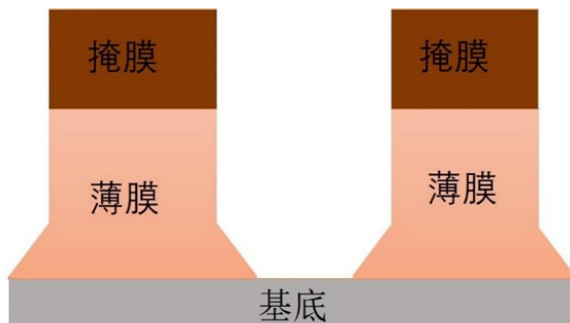


刻蚀锥型化效应

Taper 现象的产生主要源于掩膜在顶部的保护作用不够，同时侧壁的保护作用过强，可以通过在垂直方向增减 Bias 电场以及调节刻蚀气体种类和比例来改变刻蚀选择比改善刻蚀图案 Taper 的问题。

3.4 刻蚀侧壁的驻脚

刻蚀侧壁的驻脚（Foot）效应与 Taper 效应类似，



刻蚀驻脚效应

Taper 图案整体呈现为梯形，而 Foot 效应表现为最底部刻蚀强度不够，如下图。改善 Foot 效应的方法也与 Taper 效应类似，主要方式为调节 Bias 电场、改变刻蚀气体种类和比例。

当刻蚀深度较大时，由于刻蚀沟槽效应，刻蚀底部出现 Trenching 现象，引发刻蚀图案的坍塌问题；由于刻蚀的同向异性，纵向刻蚀达不到刻蚀深度的要求，产

生了刻蚀图案 Taper、Foot 效应和刻蚀残留等现象；而横向刻蚀又超过了设定的宽度，造成 Undercut 现象，导致了刻蚀图案与理想图案的进一步偏差，造成刻蚀形貌的扭曲、摇摆（Wiggling），最终影响到器件和结构和性能。

（来源：半导体全解）

中美日刻蚀设备技术路线与未来格局研判，从单项突破到平台布局



刻蚀技术作为半导体制造的核心工艺，承担着将光刻胶上的图形精确转移到晶圆表面薄膜的关键任务。随着芯片制程进入 5nm、3nm 及以下节点，以及 FinFET、GAA 等三维器件结构的普及，刻蚀技术的复杂性和重要性愈发凸显。在这一背景下，谁掌握了先进的刻蚀技术并构建了有效的专利壁垒，谁就能在全球半导体产业链中占据战略制高点。本文将从核心技术路径出发，系统分析中国、日本、美国三国在刻蚀设备领域的产业格局与专利布局。

技术路径	技术分类	简述
主流干法刻蚀技术	电容耦合等离子体 (CCP)	主要用于需要高深宽比、高方向性的刻蚀，如刻蚀氧化硅、氮化硅等和 3D NAND 中的通道孔和阶梯刻蚀
	电感耦合等离子体 (ICP)	主要用于导体刻蚀和单晶硅刻蚀（如 FinFET 的鳍片成形），在精细图形刻蚀中具有优势
前沿与下一代刻蚀技术	原子层刻蚀 (ALE)	在 5nm 以下最先进制程中至关重要，用于 FinFET 的鳍片精修、GAA 纳米片的通道释放、EUV 光掩模修复等最高精度的工艺
	选择性刻蚀 (Selective Etching)	在 3D NAND 的堆叠结构和逻辑芯片的多重曝光工艺中不可或缺，可以简化工艺流程，提高良率
	磁场增强刻蚀 (MERIE)	曾是重要技术，但随着 ICP 等技术的发展，其应用在某些领域被替代，但仍存在特定应用场景

从技术路径来看，刻蚀工艺主要分为湿法刻蚀与干法刻蚀两大路线。随着半导体制造向 7nm 及更先进节点发展，芯片集成度不断提高，器件结构日益复杂，对刻蚀工艺的精度、选择性和一致性提出了前所未有的要求。在这一趋

势下，干法刻蚀凭借其卓越的技术适配性与工艺控制能力，已在逻辑芯片、存储芯片等高端制程中占据绝对主导地位，成为推动半导体技术迭代的关键工艺。

在全球竞争格局中，美国始终保持着刻蚀设备领域的技术引领者和专利主导者地位。应用材料（Applied Materials）和泛林集团（Lam Research）两大巨头已在美国、欧洲、中国、日本、韩国等核心半导体产区构建起规模庞大、质量顶尖的专利矩阵。应用材料在 CCP 与 ICP 两大技术路线上均展现出强劲实力，产品线覆盖全面，尤其在导体刻蚀与介质刻蚀领域保持领先；而泛林集团则在 CCP 技术领域，特别是高深宽比刻蚀方面具有绝对统治力，其设备已成为 3D NAND 制造过程中不可或缺的核心环节，堪称该领域的“命脉级”企业。

与此同时，日本东京电子（Tokyo Electron）作为全球第三大刻蚀设备供应商，在 CCP 和 ICP 领域都展现出强大的竞争力，特别是在介质刻蚀领域与美系企业并驾齐驱。与美国企业追求全面专利压制不同，东京电子的专利布局更注重深度，在其优势领域——如特定介质材料的刻蚀工艺、反应器内部件设计等方面构建了深厚而坚固的专利壁垒。这些专利与 3D NAND、DRAM 等具体器件制造工艺紧密结合，展现出极强的实用性。

相比之下，中国刻蚀设备企业的专利申请量近年来呈现爆发式增长，展现出强劲的发展势头。然而，在等离子体源基础原理、核心材料、关键子系统等方面的基础性、原创性专利仍然偏少，专利组合的深度和广度与美国相比存在显著差距。这种差距也体现在各家设备厂商的技术定位和市场策略上。

中国刻蚀设备企业差异化发展格局

国内主要刻蚀设备公司	主要应用设备	设备概况	优势	缺点
中微公司	CCP设备	对28纳米以上的绝大部分CCP刻蚀应用和28纳米及以下的大部分CCP刻蚀应用形成较为全面的覆盖	3D NAND芯片的高深宽比刻蚀和用于逻辑芯片的前端刻蚀方面，技术已达到7nm、5nm甚至更先进的工艺节点，被全球顶级芯片制造商所采用。	平台化能力稍弱，还不能提供全流程解决方案
	ICP设备	涵盖逻辑、DRAM、3D NAND、功率和电源管理等50个客户的生产线	在MEMS（微机电系统）和先进封装（如TSV硅通孔）所需的深硅刻蚀方面表现出色	要进入最复杂、最关键的ICP刻蚀步骤，需要经历更长、更严苛的验证周期。
北方华创	CCP设备	在8英寸产线上，其CCP设备在硅刻蚀、介质刻蚀等应用上已占据主导地位；在12英寸产线上，也成功应用于诸如硬掩模刻蚀、铝垫刻蚀等非最核心但至关重要的步骤中，表现稳定	作为国内唯一的平台型设备商，北方华创可以向客户（晶圆厂）提供“刻蚀+薄膜沉积+热处理+清洗”等多种设备，这种捆绑销售或组合方案对于正在快速扩建的国内晶圆厂（特别是成熟制程产线）具有巨大吸引力，能简化采购流程、优化售后服务并可能获得更优的商业条款。	其CCP设备尚未像中微公司那样，被台积电、三星等全球最顶尖的芯片制造商大规模应用于其最先进的量产线上。
	ICP设备	ICP设备发展更为强劲，市场认可度更高		在用于先进逻辑芯片（7nm及以下）的高精度栅极刻蚀、鳍片刻蚀，以及用于128层以上3D NAND芯片的极高深宽比接触孔刻蚀等最顶尖、最苛刻的应用上，北方华创CCP设备的技术成熟度、工艺均匀性、稳定性和良率表
盛美上海	CCP设备	主要瞄准化合物半导体（如碳化硅SiC、氮化镓GaN）的刻蚀，以及先进封装领域中的应用	在先进封装中，刻蚀和清洗工艺常常紧密相连，盛美可以凭借其在清洗领域的强大客户基础，推广其刻蚀设备，提	与庞大的硅基逻辑和存储芯片市场相比，化合物半导体和先进封装领域的刻蚀设备市场容量较小。
	ICP设备	ICP设备重点聚焦于金属互连层的刻蚀，特别是铝和铜的刻蚀，这是逻辑芯片和存储芯片制造中的关键步骤	盛美的ICP设备集成了其标志性的TEBO™刻蚀技术，其基于TEBO技术的Ultra ECP MAP设备已成功进入一家全球顶级存储芯片制造商的生产线并用于量产。	尽管已进入一家顶级客户，但还需要在更多客户、更广泛的产线上证明其技术的长期稳定性和普适性。
屹唐股份	CCP设备	主要聚焦于8英寸及部分12英寸成熟制程，以及功率半导体、MEMS、先进封装等特色工艺领域	对于不需要最尖端性能的产线来说，屹唐的CCP设备提供了经过验证的、稳定的解决方案，并且通常具备较好的性价比。	在用于先进逻辑芯片（如7nm及以下）和高端3D NAND（如128层以上）的极高深宽比、高精度CCP刻蚀方面，屹唐缺乏竞争力。
	ICP设备	在硅刻蚀、深硅刻蚀方面有特定的应用，例如MEMS制造和先进封装中的TSV（硅通孔）工艺	在MEMS和先进封装这类对刻蚀的深宽比、剖面形状有特殊要求，但未必需要最前沿制程的领域，屹唐的ICP设备是一个经过验证的、可靠的选择	屹唐的ICP设备在性能参数上难以与这些头部产品正面抗衡

具体来看，中国刻蚀设备企业已形成差异化发展格局。中微公司作为技术突破的领军者，其 CCP 设备已实现对 28 纳米以上绝大部分应用的全面覆盖，并在 28 纳米及以下节点取得重要进展。在 3D NAND 芯片的高深宽比刻蚀和逻辑芯片的前端刻蚀方面，中微的技术已达到 7nm、5nm 等先进节点，被全球顶级芯片制造商所采用。然而，其平台化能力相对较弱，尚不能提供全流程解决方案。在 ICP 设备方面，中微的产品已进入逻辑、DRAM、3D NAND 等 50 条客户生产线，在 MEMS 和先进封装的深硅刻蚀领域表现优异，但要进入最复杂的关键工艺步骤，仍需经历更严苛的验证周期。

北方华创凭借其平台型企业的独特定位，形成了差异化竞争优势。该公司能够向晶圆厂提供“刻蚀+薄膜沉积+热处理+清洗”等多种设备的组合方案，这种一站式服务模式对快速扩建的国内晶圆厂具有强大吸引力。在技术层面，北方华创的 CCP 设备在 8 英寸产线的硅刻蚀、介质刻蚀应用中已占据主导地位，在 12 英寸产线也成功应用于硬掩模刻蚀、铝垫刻蚀等关键非核心步骤。值得注意的是，其 ICP 设备的发展势头更为强劲，市场认可度持续提升。

然而，在最先进的逻辑芯片制造和 128 层以上 3D NAND 芯片的极高深宽比接触孔刻蚀等尖端应用领域，北方华创设备的技术成熟度、工艺均匀性和稳定性仍有提升空间，尚未进入全球顶尖芯片制造商的最先进量产线。

盛美上海则选择了特色化发展路径。其 CCP 设备主要聚焦于化合物半导体和先进封装领域，凭借在清洗设备领域的客户基础，提供刻蚀与清洗的组合工艺解决方案。尽管化合物半导体和先进封装的市场规模相对有限，但盛美上海的 ICP 设备通过集成独特的 TEBO™刻蚀技术，实现了重要突破——其 Ultra ECP MAP 设备已进入一家全球顶级存储芯片制造商的生产线并用于量产。不过，该技术仍需在更多客户和更广泛产线上证明其长期稳定性和普适性。

此外，屹唐股份在成熟制程和特色工艺领域占据重要生态位。对于不需要最尖端性能的产线来说，屹唐的 CCP 和 ICP 设备提供了经过验证、稳定可靠的解决方案，且具备良好的性价比。其设备主要服务于 8 英寸及部分 12 英寸成熟制程，以及在功率半导体、MEMS、先进封装等特色工艺领域。然而，在性能参数上，其 ICP 设备仍难以与头部企业的产品正面竞争。

刻蚀设备核心演进方向

基于全球半导体技术发展趋势和各厂商的战略布局，刻蚀设备未来将向两个核心方向演进。

首先，平台化布局将成为必然选择。芯片制造商希望减少供应商数量、简化供应链管理，更倾向于能够提供“交钥匙”解决方案的合作伙伴。应用材料的“Endura”平台是这一趋势的典范，它将 PVD、CVD、刻蚀、表面处理等工艺集成在单一真空环境中。在这一方向上，北方华创凭借其广泛的设备产品线天然具备平台化优势；中微公司也通过投资和合作，向“刻蚀+薄膜沉积”的复合目标迈进。未来，平台化将不再是“可选项”而是“必选项”，竞争将升级为平台与平台、生态系统与生态系统之间的较量。

其次，面对极致精度与新材料、新结构的挑战，原子级制造成为必然方向。随着芯片结构从纳米尺度走向原子尺度，从二维平面走向三维立体，从 FinFET 到 GAA 再到未来的 CFET，这些变革对刻蚀技术提出了前所未有的要求。新型二维材料、金属栅、High-K 介质等新材料的引入，要求刻蚀技术实现原子级的选择性。这意味着刻蚀设备将逐渐演变为能够进行“原子级手术”的精密仪器。

在这一趋势下，中微公司作为国内在尖端刻蚀技术研发上投入最大、进展最快的企业，正聚焦最具挑战性的技术难关。据了解，其 CCP 和 ICP 设备在 5 纳米、3 纳米及以下工艺中，正在攻克高深宽比接触孔刻蚀、栅极刻蚀以及 GAA 结构中的纳米片沟道释放刻蚀等关键步骤。这些步骤要求刻蚀工艺具备极高的各向异性、原子级的选择比和极低的器件损伤。为此，中微已将原子层刻蚀（ALE）这一实现原子级精度去除的终极技术列为核心研发方向。

北方华创则采取了不同的技术策略，更注重发挥其平台化优势，在多个关键领域同步推进。虽然在最先进的 7nm 以下逻辑节点上可能稍显滞后，但该公司在功率半导体和 MEMS 传感器等特色工艺领域，其刻蚀设备的精度已达到国际先进水平。同时，北方华创也在积极研发 ALE 等先进技术，凭借其强大的资金实力和国家项目支持，确保在原子级制造这一长远技术方向上保持持续的研发投入和技术跟进。

总体而言，中国刻蚀设备产业正呈现出多元化、差异化的发展态势，在各细分领域都取得了显著进展。随着平台化布局和原子级制造两大趋势的深入推进，全球刻蚀设备市场的竞争格局将持续演变，而中国企业的技术突破和战略选择将在这一过程中扮演越来越重要的角色。

（来源：爱集微）

先进封装的产业逻辑，已经变了



先进封装巨头们的动作越来越大了。

8月28日，全球第二大OSAT（外包封测）企业安靠宣布，调整其在美国亚利桑那州建设的先进封测工厂选址。新选址的项目用地面积接近翻倍，总投资规模也从17亿美元扩大至20亿美元。

而在10月6日，安靠宣布再次扩大该项目投资规模，使总投资来到70亿美元。安靠与美国政府将在亚利桑那州建设一座全新的、最先进的外包半导体先进封装与测试园区，项目全部完工后，园区将拥有超过75万平方英尺的洁净室空间，并创造多达3000个高质量岗位。

安靠的扩建项目获得了特朗普政府的“美国芯片计划（CHIPS for America Program）”、先进制造业投资税收抵免政策，以及州与地方政府的支持。同时，该项目还获得了生态链上的巨大支持。台积电已与安靠签署谅解备忘录，将菲尼克斯晶圆厂的部分封装业务转移至安靠，以避免晶圆跨太平洋运送所需的数周周转时间。

事实上，安靠近期对于新封测厂计划的一系列动作，折射出了整个先进封装产业的现状。**随着先进封装的需求与日俱增，各国政府都在加码利好政策，相关巨头便不断进行扩产。同时，企业之间的合作也正在成为行业新常态。**

先进封装的产业逻辑，已经发生了改变。

01 市场、政策双重加持

先进封装产业的变化，首先来自于市场对先进封装需求的质变。

当前，全球半导体产业对先进封装的需求正以前所未有的速度增长。这一趋势的核心驱动力源于“后摩尔时代”下，传统制程微缩带来的性能提升与成本效益日益面临瓶颈。为延续芯片性能的增长曲线，产业界愈发依赖先进封装技术，通过微型化与集成化的创新路径，实现系统级性能的突破。

人工智能与高性能计算（HPC）的爆发式发展是需求的另一主要引擎。以大模型为代表的AI应用对算力基础设施提出了极高的要求，GPU、AI加速器等核心芯片需要通过CoWoS等先进封装技术，集成高带宽内存（HBM），以解决“内存墙”与功耗问题，满足海量数据吞吐和高速互联的需求。

此外，**Chiplet（芯粒）技术的日益成熟为产业带来了更高的设计灵活性与成本效益。**通过将大型芯片拆分为多个独立制造再集成的“小芯片”，Chiplet不仅能有效提升高端芯片的制造良率、降低成本，还能缩短产品上市周期，加速异构集成创新。市场普遍认为，这是应对先进制程高昂研发与制造成本挑战的最优解之一。因此，在技

术瓶颈突破、AI 算力爆发及成本效益等多重因素的推动下，先进封装已成为半导体产业链中价值日益凸显的关键环节。

市场数据方面，据 Coherent Market Insights 预测，全球先进芯片封装市场规模预计将从 2025 年的 503.8 亿美元增长至 2032 年的 798.5 亿美元，复合年增长率达 6.8%。Yole Group 的预测更为乐观，他们预计先进封装市场将在 2030 年超过 794 亿美元，2024-2030 年复合年增长率达 9.5%。

Yole Group 半导体封装领域市场与技术高级分析师 Bilal Hachemi 博士表示，“先进封装已经巩固了其在半导体价值链中的核心地位，不仅重塑了大众市场，也深入渗透到高度敏感的应用领域。其发展轨迹正反映出一个广泛赋能多产业的技术组合。”

由于市场对先进封装的需求与日俱增，各国政府对其的重视也日益加深。在地缘政治不确定性高涨的大环境下，先进封装能力正在成为一国半导体产业链稳定的重要保证。

以美国为例，其正通过一系列强有力的政策，积极推动先进封装产业的回流与发展。这一战略的核心是《芯片与科学法案》，该法案不仅为半导体制造提供总额 520 亿美元的巨额补贴，还专门划拨了约 25 亿美元用于支持先进封装技术的研发与产能建设，并通过发布资助机会通知（NOFO）等形式，引导资金流向关键技术领域，旨在构建一个自给自足的国内先进封装产业链。

这些政策出台的根本原因，在于美国想要补齐其半导体供应链中的关键短板。长期以来，美国在芯片设计领域占据优势，并通过政策吸引了大量前端晶圆制造厂的投资，但后端封装测试环节严重依赖亚洲。因此，美国政府将发展本土先进封装能力视为保障供应链安全、掌握未来技术主导权、并构建从设计、制造到封装的完整“端到端”产业生态的必然选择。

在市场、政策的双重加持下，先进封装产业的扩产潮便理所当然地来了。

02 巨头疯狂扩产

台积电

台积电正积极拓展先进封装业务。未来规划中，台积电已于今年 3 月宣布在美国追加 1000 亿美元的新投资项目，具体包括新建 3 座晶圆代工厂、2 座先进封装厂，以及一座大型研发中心。台积电的两座先进封装厂将落地在亚利桑那州，命名为 AP1 和 AP2。

据报道，AP1 将专注于扩展 SoIC（系统级集成芯片）和 CoW（晶圆上芯片）技术，而 AP2 将专注于 CoPoS（基板上面板上芯片），以满足当地对 AI 和 HPC 芯片封装的需求。

近日，台积电先进封装主管何军表示，**由于 AI 客户的产品上市周期越来越快，对先进封装的需求变得异常紧迫。**这种压力使得台积电已无法按照以往“按部就班”的传统流程来部署新产能。

他表示，产能建设的时程从原本的三年被大幅压缩到一年甚至九个月内，有时甚至需要在技术开发尚未完全成熟时，就提前安装生产设备，采取研发与建厂同步进行的方式。

据报道，台积电的 SoIC 很可能被苹果的下一代 M 系列芯片采用。AMD 的下一代 EPYC 处理器 Venice 也可能采用台积电的 2nm 工艺和 SoIC 封装。与此同时，NVIDIA 即将于明年发布的 Rubin 平台也将采用 SoIC 技术。

三星电子

三星电子最初曾计划在美国德州泰勒市投资 440 亿美元，其中包括一座价值 70 亿美元的先进封装工厂。然而，后因 2024 年底业绩不佳及未能确保稳定客户，该投资计划被缩减，其中 70 亿美元的先进封装设施项目被完全搁置。

情况在 2025 年 7 月底出现转折。7 月 28 日，三星宣布与特斯拉签署了一份价值超 165 亿美元的长期 AI 半导体供应合同。约十天后，三星又与苹果公司签署了图像传感器供应合同。在获得这两份重要订单后，**三星目前正计划重启此前被搁置的 70 亿美元先进封装工厂投资项目。**

据分析，三星的这一战略转向是基于多重关键因素的综合考量。最核心的驱动力在于，特斯拉和苹果的巨额订单解决了此前导致项目搁置的“客户不确定性”问题，为大规模投资提供了坚实的需求基础。其次，在地缘政治和“美国制造”的政策背景下，在美国本土建立从前端制造到后端封装的完整供应链，不仅能规避潜在关税壁垒，也成为其重要的战略筹码。。

日月光

8月12日，日月光宣布将斥资65亿新台币收购稳懋半导体位于高雄市路竹区南部科学园区的厂房及附属设施，旨在扩充先进封装产能。

作为全球最大的独立 OSAT 厂商，日月光一直没有停下布局的脚步。此前，日月光投控已投入2亿美元建置第一条600×600大尺寸扇出型面板封装（FOPLP）产线。该产线将于2025年第三季度装机，预计年底进行试产。若一切进展顺利，预计在2026年开始送样给客户认证。

在2023年底，日月光投控承租了中国台湾福雷电子楠梓厂房，用以扩充AI芯片先进封装产能。2024年8月，其收购了宏璟建设位于楠梓的K18厂房，用于建置晶圆凸块与复晶封装产线。同年10月，又启动了K28新厂动土工程，主攻CoWoS先进封测，预计该工程将在2026年完工。

10月3日，日月光在高雄为K18B新厂举行了动土典礼。据了解，该厂规划为地上八层、地下两层，总楼地板面积达6万平方公尺。K18B新厂预计在2028年第一季完工并投入运营，届时将创造近2000个就业岗位。

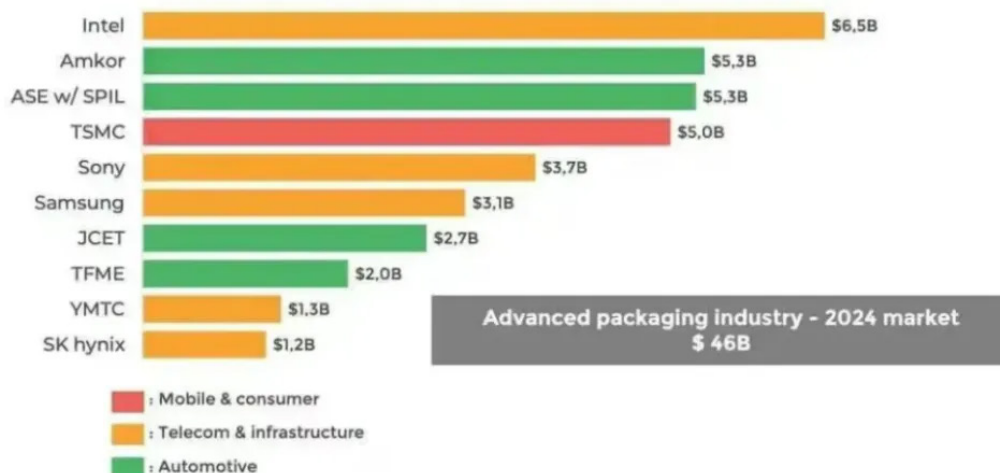
03 产业格局的深刻改变

在技术进步、产能扩张的同时，先进封装的市场格局也在变化。

首先是整合元件制造商（IDM）开始占据主导地位。前文已介绍过，以Chiplet、2.5D/3D集成为代表的先进封装，凭借其在提升互联带宽、降低功耗及实现异构集成方面的独特优势，已成为驱动AI、高性能计算等前沿应用发展的关键。这一战略地位的提升，直接导致了市场主导力量的变化：传统的OSAT厂商正面临来自IDM厂商如英特尔、三星，以及晶圆代工厂如台积电的激烈竞争，后者凭借其在设计和前端制造的协同优势，正在先进封装领域占据越来越重要的地位。

ADVANCED PACKAGING – RANKING OF THE TOP 10 PLAYERS BY BUSINESS MODEL IN 2024

Source: Status of the Advanced Packaging Industry 2025 report, Yole Group



其次，行业内的合作与竞争关系也呈现出新的范式。**旧有的线性、分立的供应链模式正在被一个更具协同性、网络化的生态系统所取代。**例如，面对CoWoS等高端封装产能的紧缺，台积电选择将其部分订单溢出给日月光、

安靠等专业封测伙伴，形成了“共同扩产、分担压力”的新型合作关系，以满足市场爆发式增长的需求。另一个变化则是“技术生态联盟”的兴起，如英特尔将其专有的 EMIB 技术授权给安靠进行生产，旨在通过共享创新，共同构建一个更强大、更多元化的供应链，而非单纯的客户 - 供应商关系。这种强有力的协作机制在面对如 CPO（共封装光学）等颠覆性技术的发展时，也能帮助突破材料与设备壁垒。

整体来看，先进封装供应链正在朝着更加韧性强、区域本地化、垂直整合的生态系统演进，以此减少对传统全球化、大批量集中采购模式的依赖。Bilal Hachemi 指出：“我们正在见证先进封装新一轮发展周期的开启。行业领导者通过重大投资与战略联盟重塑增长路径，覆盖消费电子、AI 与基础设施等关键领域。”

04 国产厂商在发力

面对先进封装产业的“大变局”，国内的封测企业也在发力。

长电科技

8 月 21 日下午，长电科技在 2025 年半年度业绩说明会上表示，公司在海外和国内研发中心对先进封装相关技术布局多年，目前正在加大投入并进行产能布局，今年资本支出维持 85 亿元计划不变，聚焦先进封装项目及技术突破，投向汽车电子等快速增长项目。

据介绍，长电科技已掌握从晶圆级封装（WLP）、2.5D/3D 封装、系统级封装（SiP），到倒装芯片、引线键合等全系列封装技术，还能提供传统封装的先进化解决方案，应用场景覆盖汽车电子、人工智能、高性能计算、网络通信等众多领域。

2025 年半年报显示，根据芯思想研究院（ChipInsights）发布的 2024 年全球委外封测（OSAT）榜单，长电科技在全球前十大 OSAT 厂商中排名第三，在中国内地位列第一。

通富微电

通富微电在 2025 年上半年实现营业收入 130.38 亿元，同比增长 17.67%；净利润 4.12 亿元，同比增长 27.72%。通富微电是 AMD 最大的封测供应商，占其订单超过 80%，双方形成了高度绑定的战略伙伴关系。

2015 年，通富微电买下 AMD 在苏州和槟城封测工厂各 85% 股权。直到 2025 年上半年末，公司账上还有并购所带来的 11.27 亿商誉。上半年，通富微电收购的两大 AMD 子公司的净利润已经达到 7.26 亿。

2025 年 6 月，AMD 推出了新一代的 Instinct MI350 系列产品。深度合作下，通富微电已经提前完成 MI350 系列 3D 封装工艺验证，预计 2025 年第四季度就能小批量生产。

据报道，2025 年上半年，通富微电已经实现了主流的先进封装技术——倒装（FCCSP、FCBGA 等）产品的规模量产，良率高达 98%。而应用于 AI 领域的顶尖 2.5D/3D 封装技术，公司的南通生产项目也顺利通过了备案。

华天科技

华天科技 2025 年上半年营收 77.8 亿元，同比增 15.81%，归母净利润 2.26 亿元，同比增 1.68%，二季度营收 42.11 亿元创历史新高。

据介绍，华天科技掌握 SiP、FC、TSV 等先进封装技术，FOPLP 项目（盘古半导体项目）已通过多客户验证，部分产线 2025 年投产；2.5D/3D 封装产线通线，还启动 CPO 技术研发。8 月，其设立南京华天先进封装子公司，聚焦 2.5D/3D 封装。

9 月 24 日，华天科技公告拟发行股份及支付现金，收购控股股东旗下华羿微电。分析认为，此次收购是华天科技向产业链上游延伸的关键一步，将增强对关键环节的掌控力。

（来源：半导纵横）

先进封装设备市场，风云再起

近日，光刻机巨头 ASML 在其最新财报中正式揭晓了其首款专注于 3D 集成领域的先进封装设备——TWINSKAN XT:260。

这一举动，不仅揭开了 ASML 进军先进封装市场的战略序幕，更释放出一个强烈的市场信号：在摩尔定律趋近物理极限的今天，标志着前沿的半导体光刻技术正以前所未有的力度，向先进封装领域渗透与延伸。

ASML 的强势入局，无疑为火热的先进封装赛道再添一把火，并促使我们重新审视先进封装设备赛道的竞赛浪潮、竞争态势与未来走向。可以说，一场围绕先进封装设备的全新竞赛正拉开序幕。

先进封装设备，成为“香饽饽”

事实上，ASML 的战略落子，恰是先进封装赛道持续升温的鲜明缩影。

近年来，随着 AI 芯片、高性能计算对芯片集成度、功耗效率的要求陡增，先进封装从“后端辅助工艺”跃升为

性能突破关键环节，市场热度持续攀升。台积电、三星、英特尔等头部晶圆厂纷纷加码 CoWoS、SolC、Foveros 等先进封装产能。据 IMARC Group 数据显示，2024 年全球先进封装市场规模为 457.3 亿美元，预计到 2033 年将达到 1133.3 亿美元，复合年增长率达 9.5%，增速和市场占比均远超传统封装赛道。

先进封装市场的火热也点燃了先进封装设备的发展浪潮。Yole Group 在报告中指出，2025 年后端设备总收入约 70 亿美元，预计到 2030 年将超过 90 亿美元，年复合增长率接近 6%。

随着芯片制造复杂性超越前道尺寸缩放，包括

固晶机 (Die Bonder)、倒装芯片贴片机 (Flip Chip Bonder)、热压键合 (TCB)、混合键合、引线键合、晶圆减薄、切割、计量与检测设备等的后道设备成为推动半导体创新的战略重点。

键合设备：随着先进封装的快速发展，热压键合与混合键合成为增长最快的设备领域，反映封装正向芯粒 (Chiplet) 与 HBM 架构转型。

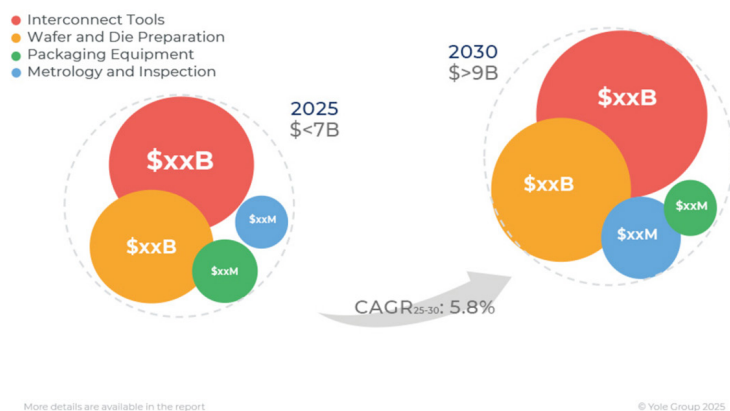
Yole Group 指出，热压键合 (TCB) 市场将在 2030 年达到 9.36 亿美元，将实现 11.6% 的年复合增长率，主要由内存与 AI 平台的集成需求推动。

混合键合设备市场将以 21.1% 的年复合增长率高速增长至 3.97 亿美元，其高密度、细间距互连对于先进 3D 集成至关重要。

此外，传统的芯片贴片机仍然不可或缺，并不

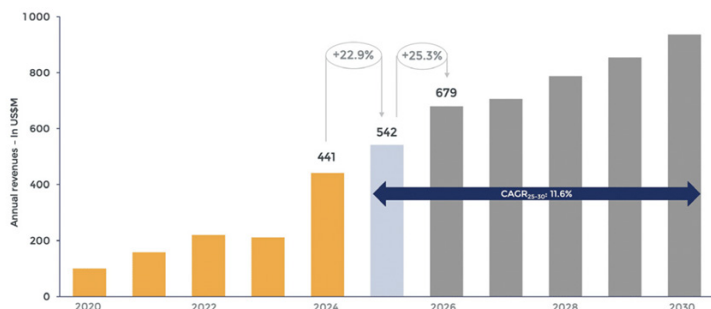
2025-2030 back-end equipment revenue, USDM

(Source: Status of the Back-End Equipment Industry 2025, Yole Group, July 2025)



DIE ATTACH EQUIPMENT
- TCB BONDER ANNUAL REVENUES, IN US\$M

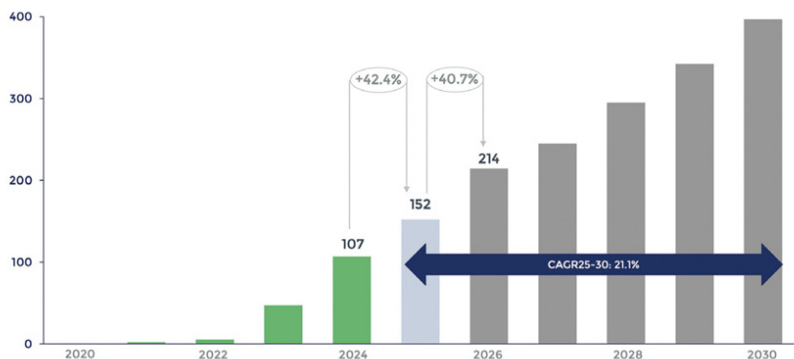
Source: Status of the Semiconductor Back-End Equipment Industry 2025 report, Yole Group



TCB 设备市场规模走势图

HYBRID BONDER ANNUAL REVENUES, IN US\$M

Source: Status of the Semiconductor Back-End Equipment Industry 2025 report, Yole Group



混合键合设备市场规模走势图

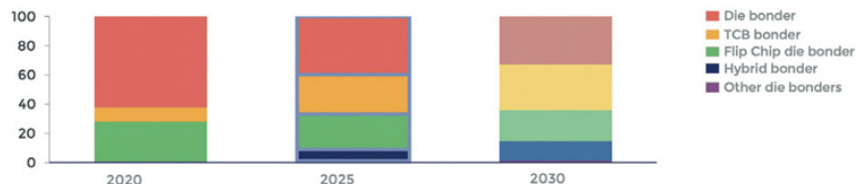
晶圆减薄和切割：随着设备外形尺寸的缩小和晶圆级封装的激增，减薄和切割技术的需求强劲。

得益于超薄研磨 (<50 μm)、化学机械研磨 (CMP) 和等离子辅助干法减薄技术，预计 2030 年晶圆减薄市场规模将增长至 8.9 亿美元以上。DISCO 和 ACCRETECH 等供应商正在均匀性和无损加工方面不断创新。

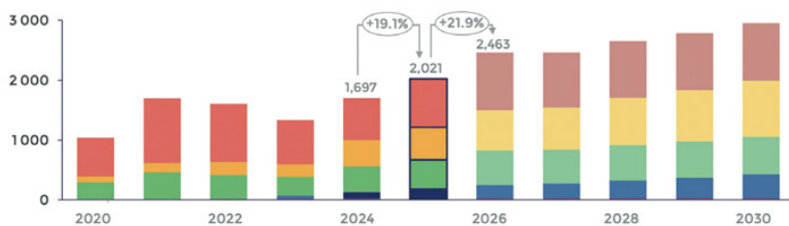
DIE ATTACH EQUIPMENT MARKET METRICS – BREAKDOWN BY TECHNOLOGY

Source: Status of the Semiconductor Back-End Equipment Industry 2025 report, Yole Group

Die attach by technology as a % of total



Die attach by technology revenues in US\$M



断发展。倒装芯片 (Flip Chip) 贴片机与包括固晶机 (Die Bonder) 仍然是高产量、多市场采用的核心设备；而引线键合则继续服务于成本敏感市场，在汽车、工业与传统消费类应用中实现稳定增长。

能看到，虽然引线键合等传统解决方案仍然具有市场潜力，但 TCB、混合键合等先进技术才是推动最重大变革的关键。这一演变反映了行业正向高性能计算 (HPC)、人工智能 (AI)、汽车和 5G 应用的广泛转型，这些应用对性能、密度和可靠性至关重要。

在切割和减薄领域，刀片、激光和等离子切割技术使制造商能够实现精细的切口宽度和低应力切割，这对于易碎器件至关重要，市场预计 2030 年市场规模将达到约 20 亿美元，并且该领域也在不断发展。DISCO 凭借先进的双主轴刀片系统和飞秒激光创新技术，在切割领域处于领先地位；在晶圆减薄方面，等离子辅助技术和超薄研磨技术可提高电气和热性能，满足行业对更小、更高效芯片的需求。

计量与检测：计量与检测设备确保良率、可靠性以及符合严格

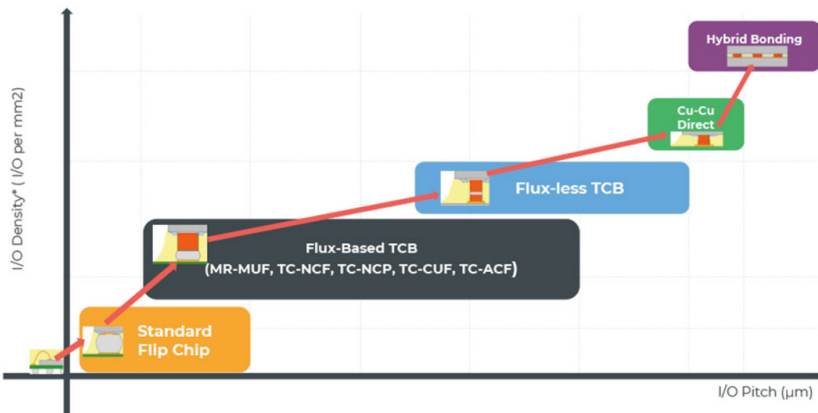
的质量标准，自动光学检测、人工智能驱动的缺陷检测和预测分析正在提升质量保证。随着先进封装不断突破精度和可靠性的极限，这些功能至关重要，尤其是在汽车和高性能计算领域。

预计到 2030 年，计量与检测设备市场规模将增长至约 8.5 亿美元，这得益于缺陷分类、高分辨率光学和人工智能驱动分析技术的进步。KLA 和 Nova 等多家供应商正引领该领域的创新。

综合来看，未来几年 TCB 和混合键合将成为关键的增长领域，而晶圆级工艺和检测技术将确保良率和可靠性。激光和等离子切割技术日益受到青睐，提高了半导体器件的精度并降低了机械应力，晶圆减薄技术不断发展，超薄研磨和化学机械抛光技术增强了晶圆的均匀性。随着后端设备成为半导体制造的核心，其在提供下一代电子系统所需的性能和集成度方面将发挥关键作用。

Die bonding roadmap by I/O density and I/O pitch

(Source: Status of the Back-End Equipment Industry 2025, Yole Group, July 2025)

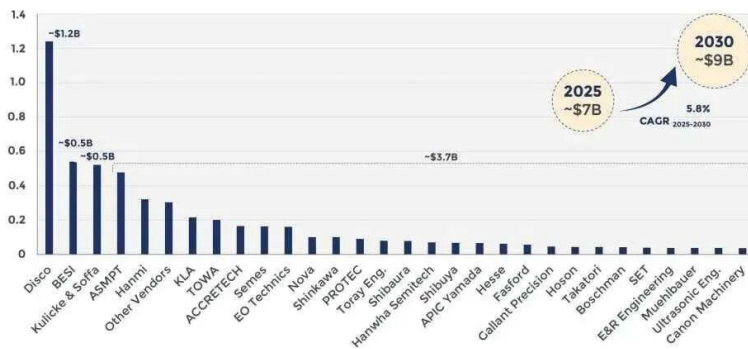


More details are available in the report

© Yole Group 2025

TOP 30 BACK-END EQUIPMENT VENDOR REVENUE, IN \$B

Source: Status of the Semiconductor Back-End Equipment Industry 2025 report, Yole Group

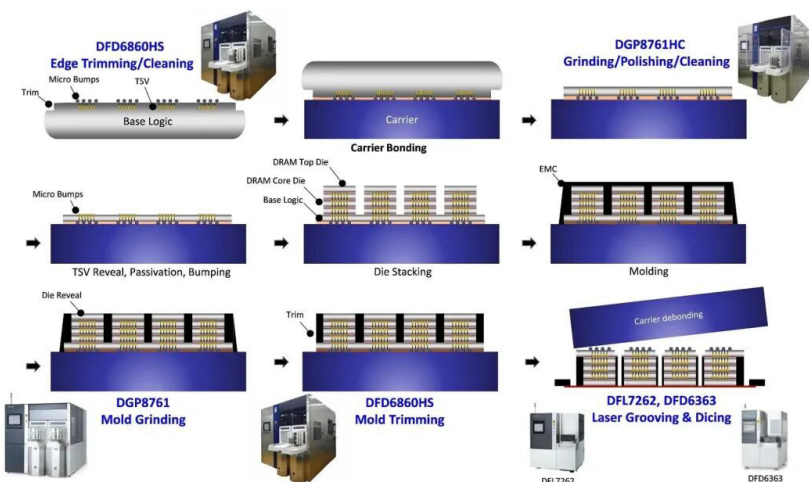


服务号: YoleGroup



Process Flow and KKM Solutions for HBM-PKG Manufacturing

We have been providing quite a lot of equipment since the HBM Gen.1 process



Global Memory Innovation Forum

19 / 31

©2024 DISCO CORPORATION All rights reserved

设备巨头，各擅胜场

在后道设备市场，DISCO、BESI、K&S、ASMPT、Hanmi 等厂商继续引领技术发展，是推动创新与扩产的关键力量。

其中，日本设备公司 DISCO 凭借其在晶圆减薄、切割和研磨技术方面的优势，站稳后道设备龙头的位置；得益于其对芯片贴装设备的高度关注以及在提供混合键合工具方面的领先地位，总部位于荷兰的 BESI 公司以位居第二。

美资企业库力索法 (K&S) 则凭借引线键合和芯片键合设备的优势位列第三；排名第四的 ASMPT 是一家在中国香港成立、成长，并在香港上市的中国公司，提供涵盖后道设备技术的解决方案，尤其注重大批量生产的自动化和集成。此外，该公司还涉足 TCB 和混合键合等关键先进封装技术；通过提供 HBM TCB 键合设备的 Hanmi 暂居第五。

DISCO：从其具体业务来看，DISCO 长期以来致力于提供最前沿的精密加工设备，广泛应用于晶圆切割、研磨、抛光和键合等环节。通过不断的技术创新，DISCO 在全球半导体制造领域保持了领导地位，并为推动 HBM、先进封装的进步提供了强有力的技术支持。

以 HBM 为例，在 HBM 技术中，TSV（硅通孔）工艺是核心，通过三维堆叠芯片来提升连接效率。DISCO 为 TSV 提供了全面的技术支持，包括晶圆切割、研磨和抛光等关键工艺，凭借其先进的 DBG（切割+研磨）技术和 SDBG 技术，能够成功解决在裸片制造过程中高精度和高效能的要求，确保芯片在堆叠过程中能够保持高精度和高效率，实现 HBM 等芯片的批量生产。

在混合键合技术领域，DISCO 的

W2W（晶圆对晶圆）和 D2W（裸片对裸片）键合技术，通过无凸块互连实现更高密度的集成和更低的能耗。这些技术特别适用于 HBM 和其他高性能封装的生产，能够大幅提升芯片的整体性能。

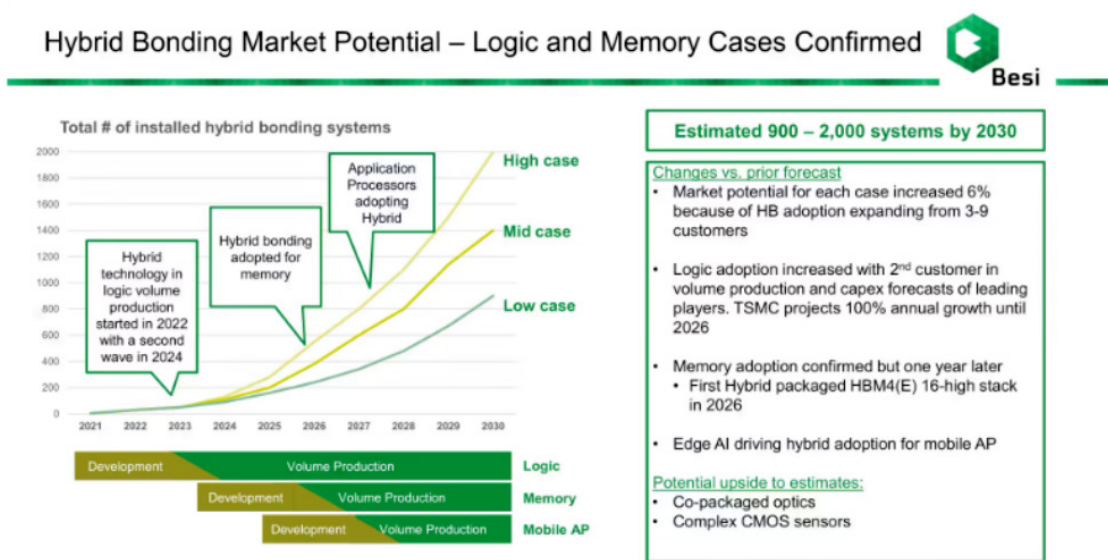
DISCO 还通过在极薄化处理、精密清洁和切割领域的技术突破，确保混合键合在先进封装工艺中顺利实施。

能看到，DISCO 的全流程支持涵盖了从前端晶圆处理到后端封装的多个环节，确保客户能够在高精度和高效能的生产中保持竞争优势。

BESI：总部位于荷兰的设备公司 Besi 凭借在混合键合设备领域的深厚积淀，成为行业的领军者。

Besi 主营业务是贴片机和固晶机，占据市场主导份额，但该设备主要是用在传统封装领域，因此 Besi 在过去的几年业绩并不算太好。而如今随着 AI 景气度的提升，Besi 迎来新的发展契机。

今年 4 月，Besi 公司收到两家领先存储芯片厂商针对 HBM4 应用的混合键合订单，以及一家亚洲领先晶圆代工工厂关于逻辑芯片的追加订单。当季订单量达 1.319 亿欧元，彰显出强劲的市场需求。



KBC 证券分析师表示，Besi 的新订单非常积极，即使短期内可能有波动，也凸显其长期增长潜力。

Besi 在财报中指出，尽管主流和中国封装设备市场面临阻力，但受益于先进封装产品组合的强劲增长，尤其在混合键合、光子学和其他 AI 应用领域。自 2021 年以来，混合键合订单总额超 100 个系统，凸显该技术对 3D AI 相关组装应用的重要性。

实际上，混合键合已成为全球半导体设备厂重点布局方向，包括应用材料、ASMPT、Shibaura、TEL、SUSS 等纷纷入局，国内大陆公司也包括拓荆科技、华卓精科等。

值得关注的是，应用材料公司在今年 4 月收购 Besi 9% 股份，成为其最大股东，积极布局混合键合。双方自 2020 年合作开发“全集成混合键合设备”，结合应用材料的前端晶圆处理技术与 Besi 的后端高精度封装能力，共建“卓越中心”加速技术商用。

此次股权合作被视为双方技术协同的深化：

- 技术互补：应用材料贡献其在晶圆加工、薄膜沉积及材料工程领域的核心能力，而 Besi 则提供高精度芯片贴装与组装设备技术。
- 量产突破：双方联合开发的混合键合系统已进入技术验证阶段，目标在未来 2-3 年内实现大批量生产，满足数据中心、人工智能及自动驾驶等高算力应用场景的需求。

随着先进制程逼近物理极限，芯片制造商正转向异构集成与 3D 封装技术以提升性能。混合键合凭借其高密度

互连与低功耗优势，被视为替代传统微凸点技术的关键方案。这将直接推动 Besi 在逻辑与内存应用领域的先进封装解决方案需求增长。

TCB 设备，多强争霸

上文提到，热压键合（TCB）设备因直接决定封装良率与成本，成为行业竞争焦点，催生了多强争霸的市场格局。

韩美半导体凭借先发优势稳居行业龙头，自 2017 年与 SK 海力士深度合作以来，伴随其成为英伟达独家 HBM 供应商而巩固地位。2024 年公司销售额同比增长 252%，营业利润激增 639%，并成功突破美光供应链，获其 50 台设备追加订单，供应美光的 TC-NCF 工艺设备单价较 SK 海力士采购价高出 30%-40%。作为首个推出 HBM4 专用设备“TC Bonder 4”的厂商，其设备可支持 16 层以上堆叠，2025 年下半年已启动量产供应，摩根大通预测其主导地位至少维持三年。

韩华 SemiTech 则以“搅局者”姿态崛起，背靠韩华集团资本支撑，2024 年向 SK 海力士交付 12 台 TCB 设备，总金额达 4200 亿韩元。其设备以自动化系统与维护便利性见长，可支持 8-16 层堆叠，精准匹配 SK 海力士需求。2025 年成立先进封装设备开发中心，将布局从 TCB 延伸至混合键合领域，借 SK 海力士与韩美半导体的合作裂痕加速扩张。

ASMPT 凭借技术硬实力切入头部供应链，其 TCB 设备已进入 SK 海力士 HBM3E 试产线，支撑 16 层堆叠产品量产，2025 年订单可见度达 12 个月。在满足 $\pm 1.5\mu\text{m}$ 对准精度与 120UPH 效率要求的同时，成本显著低于混合键合技术，形成差异化优势。公司同步推进混合键合设备商业化，并分拆“奥芯明”品牌实现本土化生产，成本竞争力提升 30%，临港研发中心投产进一步缩短交付周期。

库力索法（K&S）则聚焦高层堆叠需求，第三代 APTURA 设备支持无助焊剂键合与铜对铜互连，适配 16 层以上堆叠及 45 微米以下键合间距，已获两家客户量产验证。其与 UCLA 合作探索混合键合替代方案，2025 年推出的垂直线焊等新技术，进一步夯实先进封装领域地位，有望受益于美国本土 HBM 产业化需求。

日本新川（Shinkawa）作为 TCB 设备先驱，曾是三星核心供应商，但受技术迭代滞后影响，单电机双焊头设计难以满足 8 层以上堆叠需求，市场份额被韩企与新加坡厂商蚕食。目前三星已全面停用其设备，合作实质终止，在本土设备投资放缓背景下逐步边缘化。

SEMES（三星旗下）则借“自家供应”模式实现崛起，通过自研设备替代新川产品，已支撑三星 HBM2E 及 4 层产品量产。伴随三星 HBM3E 出货拉升与 HBM4 研发推进，其设备需求持续增长，受益于 2025 年韩国半导体设备市场 48% 的同比增幅，成为三星供应链自主化战略的核心支撑。

需要关注的是，无助焊剂 TCB 作为一项引人注目的创新技术，能够减少污染并提高可靠性。Hanmi、ASMPT、K&S、BESI 等供应商正在积极拓展这一领域。

整体来看，从 DISCO 凭借晶圆减薄、切割技术创下出货新高，到 BESI 以混合键合设备卡位 HBM4 机遇，再到韩美半导体、ASMPT 等在 TCB 设备领域的激烈角逐，后道设备厂商成为这场技术浪潮的核心受益者。与此同时，头部存储厂商供应链的多元化（如 SK 海力士扩围供应商）与自研内化（如三星倚重 SEMES），进一步激活了设备市场的创新活力与竞争。

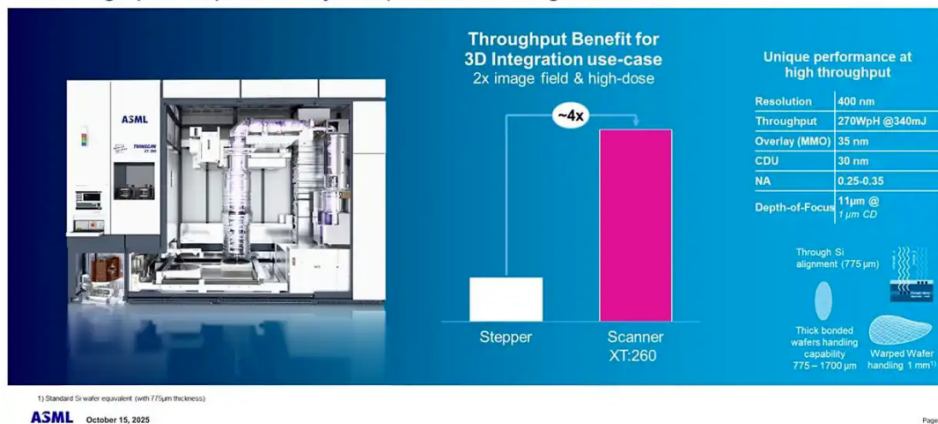
ASML 挥师“后道”，破局先进封装市场

上文提到，ASML 在最新财报中抛出的 TWINSCAN XT:260 光刻机，作为其首款面向先进封装的量产设备，不仅填补了高端封装光刻领域的技术空白，更重构了行业对封装环节精度与效率的认知。

XT:260 的核心竞争力源于对先进封装场景的深度定制，在光源选择、精度控制与生产效率上实现三重突破。据了解，该设备采用 365nm i 线光源，通过优化工艺系数（k 值 0.65）与数值孔径（0.65 NA），能够实现 400nm 分辨率的精准图案化，恰好匹配先进封装中 RDL（重分布层）、TSV（硅通孔）等关键工序的制程需求。

XT:260 shipped, 1st product serving Advanced Packaging

Offering up to 4x productivity compared to existing solutions



相较于传统封装光刻设备，其通过四重相场拼接技术将单次曝光面积扩展至26mm×33mm，配合双工作台并行处理设计，配合340mJ剂量下的高线宽压缩激光光源，使生产效率达到每小时270片晶圆，较前代机型提升4倍，接近KrF机型的生产力水平。

在精度与可靠性方面的升级也是关键。据悉，XT:260的套刻精度控制在±1.2nm (3σ)，

较ASML前代封装机型提升52%，这得益于蔡司定制投影透镜与AERIAL II照明系统的协同优化。

众所周知，光刻技术早已不是前道晶圆制造的专属工具，在先进封装的中道与后道环节中，从TSV到中介层，从RDL到Fan-out工艺，均离不开高精度光刻设备的支撑。这些工艺共同构成了3D集成的“立体互联骨架”，而ASML XT:260的推出恰好解决了传统封装光刻设备效率低、精度不足的痛点，成为衔接各环节的关键设备。

在CoWoS-R封装、面板级封装（FOPLP）以及TSV制造等领域，XT:260将为高层级集成提供核心支撑，为ASML客户在3D集成领域的需求提供支持。

结合上述设备厂商的布局来看，ASML的入局并非对现有封装设备市场的颠覆，而是精准填补了高端封装光刻的供给缺口，与其他环节设备厂商形成生态互补。从先进封装设备价值量分布看，CMP（化学机械研磨）、Bumping（凸点）电镀的价值量占比均达7.5%，光刻设备占比约6.3%，各环节存在清晰的技术边界。

当前市场中，韩美半导体、ASMPT聚焦TCB键合设备，新川主攻检测设备，应用材料则擅长薄膜沉积设备，这些厂商均专注于封装的键合、检测、沉积等细分环节。而XT:260专注于图案化核心工序，其客户订单主要来自台积电、日月光等头部封装厂，与键合、检测等设备厂商形成工序协作关系。

ASML这一差异化布局，进一步完善了先进封装设备的产业生态。

本土设备厂商的危与机

不难看到，先进封装设备市场早已形成跨国巨头割据的格局。DISCO、BESI、K&S、ASMPT等企业凭借数十年技术积淀垄断市场，如今ASML携XT:260光刻机入局，进一步加剧了高端市场的竞争烈度，本土设备厂商正身处内外承压的复杂环境。

有业内专家向笔者表示，本土厂商的生存危机首先源于市场话语权的缺失。

当前国内供应商仅能满足不到14%的本土后道设备需求，核心设备依赖进口的现状尤为突出。在商业选择上，国内封测厂更倾向于成熟可靠的海外设备，给国产设备的验证与迭代带来障碍。同时，地缘政治的不确定性更添隐忧，海外并购之路因外部环境受阻，自主研发则面临专利壁垒与技术代差，生态体系成熟或需等到2030年之后。

但危机背后，本土厂商也正在迎来多重发展机遇。一方面，政策与资本的双重赋能形成了强大支撑，大基金向设备环节倾斜，叠加先进工艺产线补贴政策，为研发投入提供了底气；另一方面，市场需求的爆发更成为突围的核心动力，国内头部封装厂加速2.5D/3D布局，AI芯片与HBM带来的先进封装需求井喷，催生了设备采购热潮。

尤为关键的是，国产替代已从单点突破迈向系统崛起，北方华创、中微公司、上海微电子、盛美、青禾晶元等头部企业在刻蚀、薄膜沉积、光刻、电镀、清洗、键合等领域形成产品矩阵，核心部件国产化率显著提升，2025年

国内后道封测设备国产化率有望突破 20%。

其中值得关注的是，中国最大的光刻企业上海微电子有限公司（SMEE）分拆出子公司 AMIES。SMEE 专注于开发前端设备，而 AMIES 则致力于快速实现商业化。其旗舰产品是先进封装光刻设备，该设备在全球市场占有 35% 的份额，在中国市场占有 90% 的份额。AMIES 获得国家全力支持，包括地方政府基金的投资。

此外，国产设备厂商青禾晶元在先进封装领域也构建了完整的产品矩阵，其自主研发的系列键合设备展现出显著的技术优势，产品线涵盖超高真空常温键合、亲水 / 混合键合、热压 / 阳极键合、临时键合 / 解键合以及高精度 TCB 键合等全系列设备，达到国际先进水平，配合超原子束抛光和膜厚修整设备，为先进封装提供全方位的工艺解决方案。

长远来看，本土厂商的破局需把握三重关键：

- 依托内需市场完成技术验证与产能爬坡，充分发挥本土需求与政策协同优势；
- 深化产业链协同，从设备到核心部件形成自主可控的产业集群；
- 在 ASML 与传统巨头的技术夹缝中寻找差异化路径，聚焦特定封装工艺实现单点突破。

先进封装设备的竞争本质是创新、产能与技术主权的较量。尽管当前本土厂商仍面临市场份额不足、技术积累薄弱的挑战，但在需求驱动、政策扶持与自主创新的合力下，其正从产业追随者向重要参与者转型。

这场突围战不仅关乎企业生存，更决定着中国半导体产业链的安全底色，而危局中的每一步突破，都在为产业自主可控筑牢根基。

结语

AI 算力爆发与 3D 集成技术演进，正将先进封装设备推向半导体产业的核心舞台，成为技术创新的主战场。

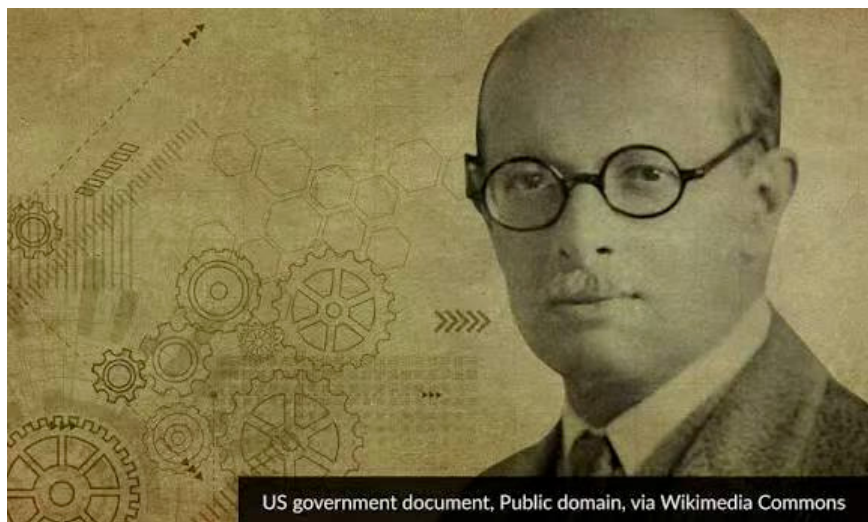
ASML 携 XT:260 入局，不仅以高端化光刻解决方案激活行业技术升级，更让 DISCO、BESI、ASMPT 等传统巨头与本土厂商的竞争格局愈发明朗。

这场竞争浪潮中，中国本土厂商正身处危与机的十字路口。危机在于，当前本土供应商仅能满足少量的国内需求，高端设备仍被海外企业垄断。但机遇同样鲜明：随着政策、资金与生态重点倾斜设备环节，国产 AI 芯片与封测厂的扩产需求形成强大内需支撑，部分企业已在刻蚀、沉积、电镀等领域实现突破。

先进封装的赛道上，行业景气度与竞争烈度同步攀升。这场由巨头引发的行业震动，正揭开先进封装设备浪潮、竞争格局与技术进展的深层探讨序幕。

（来源：半导体行业观察）

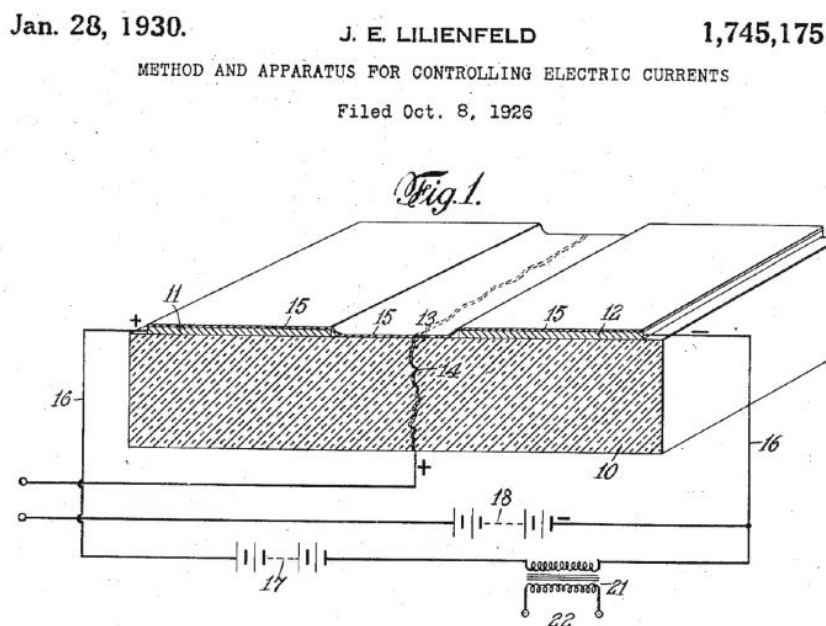
晶体管，100 周年



晶体管是现代科技的核心，而硅器件的不断进步使得晶体管成为可能。但未来晶体管将如何进一步发展，目前尚不清楚。

1925 年 10 月，移民到美国的奥匈帝国人尤利乌斯·埃德加·利利菲尔德（Julius Edgar Lilienfeld）申请了“控制电流的方法和装置”的专利（图 1）。他从未将这一概念（利用一个端子上的电场来改变另外两个端子之间的电流，因此是一种场效应晶体管）发展成可工作的原型，而当时的半导体技术可能不

足以做到这一点。但 1947 年 12 月，威廉·肖克利（William Shockley）、约翰·巴丁（John Bardeen）和沃尔特·布拉顿（Walter Brattain）在贝尔实验室发明了一个可工作的晶体管（尽管是点接触晶体管）。



上图取自美国专利“电流控制方法和装置”，该专利于 1926 年 10 月提交，并于 1930 年 1 月获得授权；更早的一项专利于 1925 年 10 月在加拿大提交

当时，很难想象晶体管在利利恩菲尔德专利获得后的 100 年里会产生如此深远的影响。

首先，当前人工智能领域的革命正是硅基互补金属氧化物半导体 (CMOS) 技术进步的直接结果，这项技术使得晶体管变得更小、更便宜、更强大。事实上，晶体管是人类历史上制造数量最多的“物品”之一：据估计，到 2018 年，人类已经制造了约 130 亿亿 (10²¹) 个晶体管，而且自那时起，制造的数量很可能还会更多。

不出所料，晶体管技术的发展在《自然电子学》所涵盖的研究中占据了相当大的比重，并且仍在持续进步。在半导体

行业的引领下，新材料（例如高 k 电介质）和非平面架构（例如鳍式晶体管和环栅晶体管，它们可以实现更高的驱动电流，从而更好地控制单位通道面积的静电）以及新的加工和设计技术得到了探索。此外，进一步的改进——例如在封装和三维系统方面的改进——似乎也有望实现。

然而，随着硅基本物理极限的逼近，在缩小传统晶体管尺寸方面所能取得的明显进步越来越少。这促使学术界

的研究人员开始寻找替代半导体，其中包括二维过渡金属二硫属化物和一维碳纳米管。而且，此类系统的功能也在持续快速发展。例如，仅在今年，《自然电子学》就报道了接触栅极间距小于 60 纳米的二硫化钼 (MoS₂) 晶体管、用于二维器件集成的新型转移技术，以及用于制造范德华异质结构晶体管的二维电介质。在本期中，还有一篇关于在氧化锆 (ZrO₂)——一种与工业兼容的高 k 电介质——和二维二硫化钼之间形成清洁范德华界面的报道。

很难预测未来十年，甚至更遑论未来一百年，晶体管技术究竟会是什么样子。而新的平台——例如基于忆阻器或量子比特的平台——或许会在某个时候取代该技术在某些任务上的应用。尽管如此，晶体管似乎仍将在相当长的一段时间内保持主导地位。

(来源：自然电子)

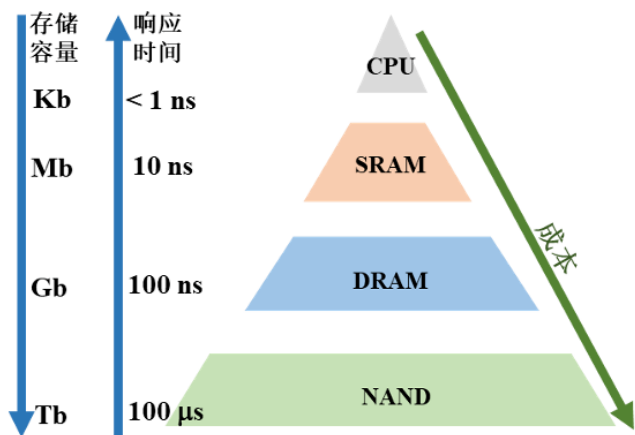
何为集成电路相变存储 (PCM) 技术

集成电路发展背景

集成电路芯片是现代化不可或缺的重要部分，无论是传统的制造行业，还是新兴的互联网、电动汽车、现代数据中心、云计算和人工智能都与集成电路产业息息相关。

而在所有的集成芯片市场份额中，市场份额最大的存储器市场，约占整体的百分之三十。而随着信息时代的来临，云计算、大数据、6G 网络、人工智能应运而生，人们对数据存储的需求越来越大，对存储技术的新要求也越来越多。

现有的计算机大多数基于冯诺依曼架构来完成，其包括中央处理器 (Central Processing Unit, CPU) 和数据存储器。主要存储架构如下图所示：



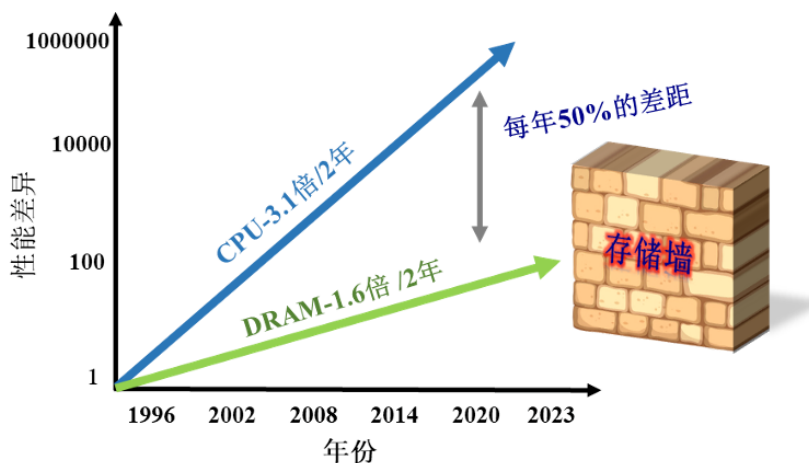
常见的存储系统架构及存储墙

CPU 负责执行程序指令和进行算术逻辑运算，而数据存储器则用来存储程序和数据，因此在实际计算运算过程中，程序和数据将会被 CPU 逐条提取，计算完成后再传回内存单元。根据存储原理，存储器可分为易失性存储器和非易失性存储器。易失性存储器包括静态随机存储器 (Static Random Access Memory, SRAM) 和动态随机存储器 (Dynamic Random Access Memory, DRAM)，与 CPU 频繁交互的数据会被临时储存在 SRAM 与 DRAM 中，因此其是在数据存储器中距离 CPU 最近的一级存储器，而其他无需频繁调取的数据则被储存在非易失性存储器固态硬盘 (Solid State Disk, SSD) 中。

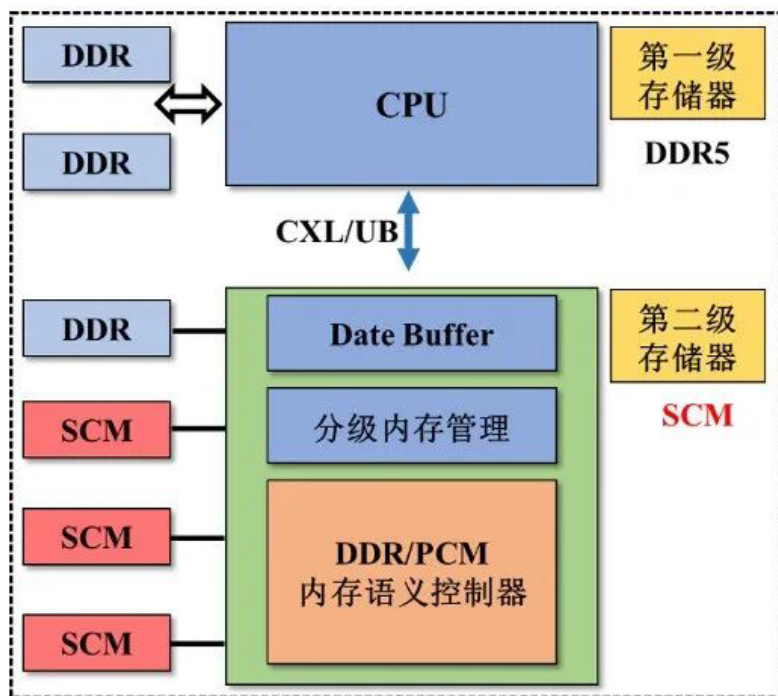
但是随着 CPU 算力的不断提升，与其频繁交互的内存即 DRAM 的性能也需要紧跟其上，匹配日益增长的数据传输需求。

根据报告显示，CPU 的性能以每 2 年的时间提升 3.1 倍，而由于摩尔定律的不断演进，DRAM 的电容单元的尺寸微缩趋于极限，其只能以每 2 年的时间提升 1.6 倍。随着时间的不断推进，两者之间以每年 50% 的差距不断增大，

产生了严重的“存储墙”问题。因此急需一种新型存储器来弥补 DRAM 存储容量的难题，存储器性能的提升迫在眉睫。差异发展如下图所示：



算力与存储性能提升之间的差距



SCM 作为分级内存管理的结构图

化，在电场移走以后会保持原有状态，在断电情况下依然能够保存数据，不需要周期性刷新。

铁电随机存储器操作过程中没有发生任何原子的碰撞，具有高速读写、超低功耗和无限次写入等特性。

存储信息能力与电容器的面积呈正比关系，与厚度呈反比关系，极大地限制了单元尺寸的可伸缩性，有待进一步研究。

2、磁性随机存储器（Magnetic Random Access Memory, MRAM）

磁性随机存储器通过磁性隧道结的隧穿磁电阻效应来存储数据，即磁性隧道结的电阻在磁场中会发生变化。

IBM 于 2008 年便提出了一种新型存储器即存储级内存（Storage Class Memory, SCM），该存储器一方面具有比 DRAM 更大的存储容量，另一方面具有比 NAND 更快的读取速度，因此可以对 DRAM 容量不足的问题起到了一个很好的补充作用。

该存储器可以替代部分 DRAM 作为分级内存管理数据，其中与 CPU 频繁交互的数据仍然由 DRAM 存储，而其他数据则由存储级内存代为存储，具体信息如下图所示。

新型存储器发展方向

国际元件及系统技术蓝图筛选出最适合 SCM 的四种新型非易失性存储器：

铁电随机存储器（Ferroelectric Random Access Memory, FeRAM）、磁性随机存储器（Magnetic Random Access Memory, MRAM）、阻变随机存储器（Resistance Random Access Memory, RRAM）和相变存储器（Phase Change Memory, PCM）。

1、铁电随机存储器（Ferroelectric Random Access Memory, FeRAM）

铁电随机存储器是一种利用铁电材料的铁电效应来实现数据存储的非易失性存储器，与动态随机存储器有着相似的 1 晶体管 /1 电容器结构，铁电材料被用作电容器的电介质层。铁电材料的极化特性在外加电场的作用下会发生变化，

磁性隧道结由自由层、隧道结、固定层三部分组成，固定层的磁场方向始终保持不变，而自由层的磁场极化方向会随外加磁场方向的不同而发生改变，固定层和自由层的磁场方向平行或者相反时，存储单元处于不同的电阻态，进行数据存储。外加磁场不变，自有层的磁化方向就不会变化，不需要通过不断刷新电流来保持数据。

磁随机存储器理论上可以进行无限次的重复存储读写，而且存储速率快，但存在着开/关电流比小、读写电流大、结构复杂等问题，而且自有层极化的热不稳定性限制了存储单元尺寸的缩小。

选用 MgO(Magnesium Oxide) 作为电介质材料和自旋转移矩 - 磁随机存储器 (Spin Torque Transfer MRAM, STT-MRAM) 可以很好的克服这些问题，自旋转移矩 - 磁随机存储器利用了磁性材料的自旋转移矩现象，转换电流更低，操作速度更快，可伸缩性更好。

3、阻变随机存储器 (Resistance Random Access Memory, RRAM)

阻变随机存储器采用金属氧化物作为存储介质，在外加电场作用下，存储介质在高阻态和低阻态之间可逆转换，从而可以存储数据。

阻变随机存储器具有结构简单、转换速度快、与 CMOS 工艺兼容、可伸缩性好等优点，成为下一代新型非易失性存储器种最具竞争力的候选者之一。

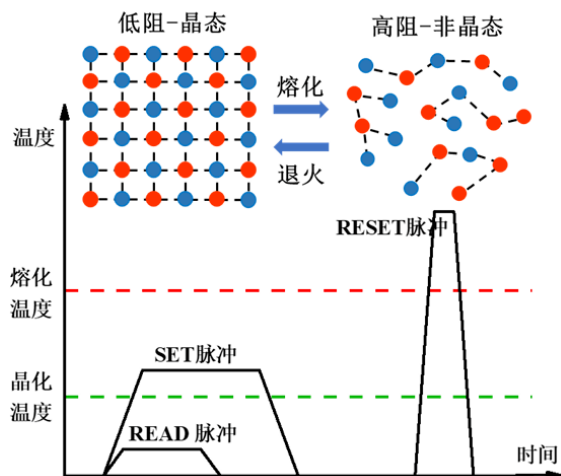
但阻变随机存储器的转换操作在微观上是不可控的，本质上具有随机性，单元之间和不同循环次数的单元电阻及转换电压存在很大的波动性，可靠性是其所面临的最主要的问题。此外，阻变随机存储器的转换机制目前尚不清楚，有待进一步探索其存储机理。

4、相变存储器 (Phase Change Memory, PCM)

相变随机存储器又简称为相变存储器，其存储介质主要为硫属化合物，施加电脉冲可以改变存储介质的晶格结构来实现存储器高、低电阻之间的可逆转换，进而存储数据，具有存储速度快、存储密度高、数据保持时间长和与 CMOS 工艺兼容等优点。

PCM 的工作原理主要是基于硫系相变材料在晶态与非晶态之间的电阻差异来完成数据存储，其中在晶态时为低阻态，存储数据“1”，在非晶态时为高阻态，存储数据“0”，具体主要通过电脉冲激励来完成读写

擦操作，如下图所示。



PCM 工作原理示意图

擦操作 (RESET) 通过对相变材料施加幅值较高且时间较短的电脉冲，利用大量焦耳热的聚集使相变材料迅速达到熔化温度以上，随后经历快速冷却淬火过程使其形成非晶态。

写操作 (SET) 通过对相变材料施加幅值较低且时间较长的电脉冲，使其达到晶化温度之上即可，随后通过长时间的能量弛豫使其具有大量的时间来完成晶体的重新排布过程而形成晶态。

读操作 (READ) 即为施加一个较为小的电脉冲，在保证不改变其存储状态的情况下读取其电阻值。通常相变材料在晶态时具有较低的电阻值及较高的反射率，在非晶态时具有较高的电阻值与较低的反射率，因此相变技术既适合作为电存储用于存储器中，也适合作为光存储用于光盘等。

研究表明，相变存储器在材料尺寸和单元尺寸方面现阶段还没有发现极限，在厚度低于 2nm 时，相变材料可以发生相变，单元特征尺寸下降至 6nm 时，存储器依然可以正常操作。

下表 1 为以上几种新型非易失性存储器性能的对比如：

与其他几种非易失性存储器相比，相变存储器的综合性能优势更为明显，而且具有良好的可伸缩性，理论研究和工艺技术逐渐成熟，极有可能下一代主流的新型非易失性固态存储技术。

相变存储器结构详解

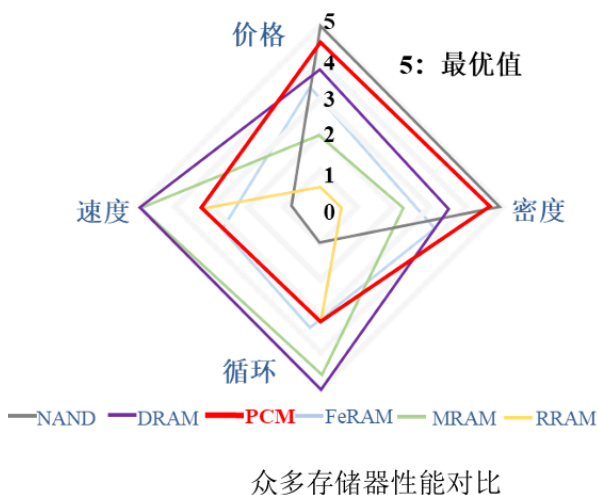
相变存储器的核心原理就是控制相变材料在非晶态和晶态之间进行反复地切换，依靠电导率的差值来记录信息。

表 1 新型非易失性存储器的性能比较

	FeRAM	MRAM	STT-MRAM	RRAM	PRAM
单元面积 (F ²)	20-40	25	6	4	4
存储机制	铁电材料的永久极化	MTJ 中铁磁材料的永久磁化	自旋极化电流对磁矩施加转矩	金属氧化物高低阻态之间的转换	相变材料晶态和非晶态之间的转换
是否非易失性	是	是	是	是	是
循环次数	10 ¹⁰	>10 ¹²	>10 ¹⁴	>10 ¹⁰	>10 ¹⁰
读写速度	<100 ns	<20 ns	<10 ns	<10 ns	<10 ns
能耗	中等	中等偏高	低	中等偏低	低
成熟度	有限生产	测试芯片	测试芯片	测试芯片	测试芯片
成本 (\$/Gb)	高	高	高	非常高	中等
应用	低密度	低密度	高密度	高密度	高密度

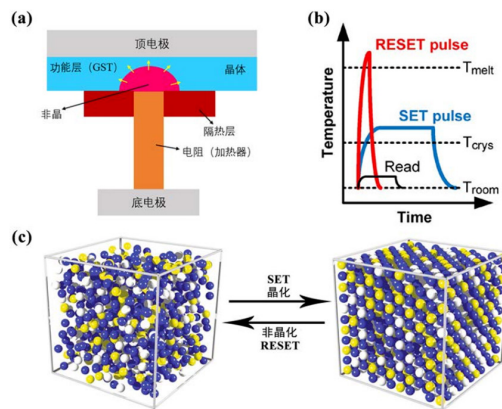
通常合格的相变材料需要满足三点要求：

- (1) 晶态与非晶态都可以稳定存在；
- (2) 结晶的速度要足够快；
- (3) 晶态与非晶态的电导率差高于 2 个数量级。



传统的相变存储器主要是“蘑菇形状”的结构，如图 (a) 所示，包括了上下电极、功能层（相变材料）、加热层与隔热层。

“蘑菇型”器件结构的特点在于只有与加热电阻接触的部分相变材料会被操作，因此可以通过减小接触面积来减小相变材料在工作过程中发生结构转变的有效体积，进而降低器件功耗。



相变存储器的器件结构与机理：(a) “蘑菇型”相变存储器结构；(b) 电脉冲操作过程；(c) 相变材料在非晶态和晶态间的可逆变化过程

当然，“蘑菇型”器件结构也存在一定的缺陷，例如需要很大的驱动电流才能控制器件的状态切换，这也限制了其进一步的发展应用。

事实上，相变存储器的器件结构经历了很长一段时间的研 究，已经发展出了多种可以选择的方案，包括沟道型结构、小孔型结构、边缘型结构和交叉型结构等等，这些器件结构可以适用于不同的应用场景。

而目前相变存储器的研究重心已经从平面器件转入到了三维器件，最新发布的 3D Xpoint 架构就是以交叉型结构（Crossbar）为基础，从而实现相变存储单元与双向阈值开关（Ovonic Threshold Switching, OTS）选通管单元的三维集成。

如图 (b) 所示，相变存储器的工作过程其实就是通过施加电脉冲产生焦耳热来控制材料的相变过程。只需要控制加热温度和持续时间，就可以使相变材料在晶态和非晶态之间往复地切换，实现信息数据的写入（SET）与擦除（RESET）操作。

如图 (c) 所示，RESET 操作就是让晶态的相变材料在高温下完成熔化，然后非常迅速地冷却到室温，从而形成非晶态的过程。

因此 RESET 脉冲的电压要足够高，保证相变材料可以被加热到熔点 T_{melt} 以上；同时脉冲宽度要非常窄，让完全熔化后的相变材料可以快速冷却到室温，避免其发生结晶行为。

相对地，SET 操作就是要让非晶态相变材料退火结晶的过程，需要加热到结晶温度 T_{crys} 以上，但是不能达到熔点 T_{melt} ，因此 SET 脉冲的电压相对较小，同

时脉冲宽度需要宽一点，为相变材料发生结晶行为提供充足的时间。最后在读取信息数据的时候，要避免改变相变材料原本的结构，否则会破坏已经写入的数据，因此脉冲的电压需要尽量低，持续时间也要尽量短。

相变存储器特点

相变存储器自从诞生以来就被寄予厚望，虽然其性能相对于传统存储器具有明显的优势，但是并不能完全满足大数据时代的用户需求。

为了提升相变存储器在市场中的竞争力，还需要进一步提升其各方面的性能。与传统的存储器相同，可以从存储容量、读写速度、功耗与使用寿命等方面来评价相变存储器的性能。

近年来，国内外的科研机构都在进行相变材料与器件结构的研发工作，致力于突破相变存储器的性能极限，也取得了丰硕的成果，主要包括：

(1) 存储容量：三维相变存储器（3D Xpoint）的容量已经可以比肩 3D NAND 存储器，而多级相变存储技术还可以进一步提升存储密度。

实现多级存储技术的方法主要有两种，其一是利用多层膜结构，将具有不同结晶温度和电阻率的相变材料进行叠加，控制不同层的材料分步结晶，从而实现多个电阻态的切换；其二是利用材料工程，即研发多级相变存储材料，例如 ZnSb 等材料可以实现两步结晶过程和三个电阻态的切换。显然，第一种方法的应用更加灵活，但是制造过程复杂而且对于工艺要求更高；而第二种方法更加依赖于材料本身的稳定性与可靠性。

(2) 读写速度：提升相变存储器读写速度的关键就是加快相变材料的结晶速度，因为材料 SET（结晶）过程通常比 RESET（非晶化）过程花费更多的时间，可以使用 SET 电压的脉冲宽度来表示相变存储器的速度。基于 Ge₂Sb₂Te₅ 材料的相变存储器件，SET 过程可以控制在 50ns 以内。显然，材料工程才是提升相变存储器速度的最优选择。

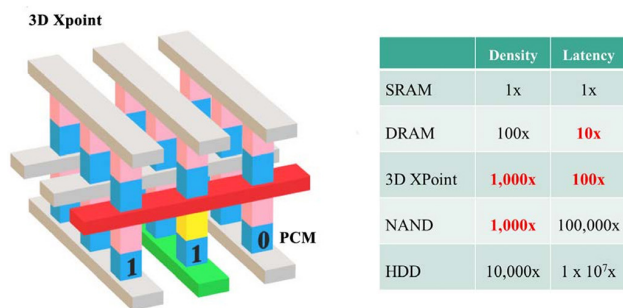
(3) 功耗：相变存储器的功耗主要取决于 RESET 过程，与操作速度恰好相反。这是因为相变材料从晶态转变为非晶态的过程要求温度达到熔点以上，消耗的能量远高于结晶过程。降低功耗的常用方法就是缩小器件中电极与相变材料的接触面积（即减小发生相

变的材料体积），主要可以通过缩小器件尺寸（例如小孔器件的直径）等方法来实现。

结论

相变存储器 PCM 速度接近 DRAM，且有非易失性的优点。同时，相变存储器对比闪存，其操作速度快，速度可达到千倍以上；读写时间短，可达到万倍以上；同时，可以实现多次重复擦写，累计可达到上亿次之多。

它的制造工艺由于可以和目前主流的制备工艺兼容，因此可以沿用互补金属氧化物半导体（Complementary Metal-Oxide Semiconductor, CMOS）制备工艺和设备，而无需另起炉灶，是最有潜力代替闪存的新型存储器。



基于相变存储器的 3D Xpoint 架构及其性能优势

目前，英特尔和美光公司合作研发出 3D X-point 技术，进一步将 PCM 制备由二维推向了三维结构，为相变存储器的未来发展，指明了新的道路。

（来源：半导体全解）

全球首颗，二维 - 硅基混合架构闪存芯片问世

一项有望重塑半导体技术格局的突破性进展，复旦大学周鹏 - 刘春森团队推出了一款功能齐全的二维 (2D) NOR 闪存芯片，该芯片采用创新的 ATOM2CHIP 技术打造。这项进展不仅仅是一种渐进式的改进，它标志着二维材料在存储器件实际应用方面的重大飞跃，成功弥合了尖端材料科学与成熟的 CMOS（互补金属氧化物半导体）制造技术之间的差距。



“破晓 (PoX)” 皮秒闪存器件 图源：复旦大学

大数据与人工智能时代对数据存取性能提出了极致要求，而传统存储器的速度与功耗已成为阻碍算力发展的“卡脖子”问题之一。今年 4 月，周鹏 - 刘春森团队于《自然》(Nature) 期刊提出“破晓”二维闪存原型器件，实现了 400 皮秒超高速非易失存储，是迄今最快的半导体电荷存储技术，为打破算力发展困境提供了底层原理。

传统上，将二维材料与硅基电子产品集成充满挑战，这主要是由于 CMOS 电路中存在的微观粗糙度以及封装过程中产生的损伤导致器件性能不稳定。这些问题一直以来都限制了基于二维材料的电子元件的良率和可靠性。该研究团队的创新方法涉及一种全面的片上集成方法，可以减轻此类随机应力因素，实现了高达 94.34% 的制造良率，这一数字表明该器件已具备商业可行性。

这项技术奇迹的核心在于 ATOM2CHIP 系统，这是一种全栈工程工艺，能够将原子级厚度的二维材料无缝集成到现有的半导体制造流程中。这种方法不仅保留了二维材料的固有特性，还增强了其操作稳定性。通过保持结构完整性并降低材料变异性，该工艺能够制造出具有超快切换速度和高能效运行的闪存单元。

所开发的 2D NOR 闪存单元以每存储周期 20 纳秒的高速运行，其性能指标与传统的硅基闪存相比极具竞争力。此外，其能耗也非常低，运行时每位仅消耗 0.644 皮焦耳。如此卓越的效率有望彻底改变功耗受限环境下的存储技术，例如移动设备、边缘计算和物联网 (IoT) 应用，因为在这些应用中，电池寿命至关重要。

本研究的另一项重要创新是跨平台系统设计方法的实现。该框架确保了新兴二维电子设备（通常采用非常规的操作机制）与成熟且广泛使用的 CMOS 基础架构之间的兼容性。这种兼容性对于实际部署至关重要，因为它允许下

一代二维组件无缝集成到现有电子系统中，而无需对生产线或设计架构进行彻底的更改。

所演示的 2D NOR 闪存架构还支持指令驱动操作，这一特性有助于在芯片级直接实现对存储器功能的复杂控制。此外，该芯片还提供 32 位并行处理能力，可实现数据流的并行处理，从而显著提高吞吐量和计算效率。重要的是，以 5 MHz 时钟速度实现的随机访问功能，使其能够在各种需要快速、任意数据检索的应用场景中灵活使用。

这项开创性的研究不仅标志着非易失性存储器领域的一个重要里程碑，也拓宽了二维电子学的整体视野。通过在高度集成和可扩展的芯片格式中利用分层二维材料的独特电气特性，该团队为将二维材料从简单的演示器件集成到完全实现的商业设备中开辟了一条可扩展的途径。

这项工作的意义远不止闪存技术本身。它为将二维材料融入各种电子元件（包括晶体管、传感器和逻辑电路）打开了大门，所有这些都得益于二维半导体提供的高载流子迁移率和强大的静电控制。这有望带来超紧凑、更快、更节能的电子产品，推动从消费电子到高级计算和人工智能等领域的创新。

此外，这项研究强调了精细的系统集成在新型材料发展中的重要性。它解决了长期以来将二维材料在材料层面的优势与工业规模制造的严格要求相结合的问题。通过解决良率和可靠性瓶颈，该方法为未来致力于二维电子产品商业化的研发工作树立了新的标杆。

值得注意的是，这一突破与半导体行业当前的异构集成趋势高度契合。在单个芯片上集成不同的材料和器件架构，可以提升性能并实现新功能。ATOM2CHIP 技术的成功实施，证明了将新兴二维材料与传统硅生态系统集成的可行性，并有望在下一代电子系统中得到更广泛的应用。

二维闪存单元的节能效果也体现了其可持续性优势，这在数字数据呈指数级增长、数据中心和智能设备能耗不断攀升的背景下至关重要。降低功耗不仅有助于延长便携式电子设备的电池寿命，还能降低计算基础设施的整体碳足迹，从而符合全球环境和节能目标。

（来源：半导纵横）

浙江省人民政府办公厅关于进一步深化产教融合的实施意见

各市、县（市、区）人民政府，省政府直属各单位：

为加快教育科技人才一体改革发展，进一步推进教育链、人才链与产业链、创新链深度融合，经省政府同意，提出如下实施意见。

一、总体要求

深化产教融合改革，以产业牵引教育变革、以人才引领产业升级、以创新推动新质生产力生成，到 2030 年，力争新打造 2 个以上国家级产教融合创新平台，支持 200 家以上省产教融合型重点企业发展，实施 10 个以上重点产业产教融合“一业一策”方案，搭建“高校+平台+企业+产业链”融合体系，高等教育、职业教育对高质量发展的支撑力显著提高，重点产业产教融合发展机制全面建立。到 2035 年，建成教育科技人才一体发展引领区，产教融合对创新发展、产业升级的贡献度显著增强，高等教育整体实力稳居全国前列。

二、统筹教育和产业融合发展

（一）**统筹布局高等教育和职业教育资源。**将产教融合发展纳入全省国民经济和社会发展规划及区域、产业发展布局规划。支持高校在工业大县（市、区）、经济开发区（园区）、科创园区等联合建设一批产教融合平台。打造 10 所左右特色鲜明、融入地方发展的高水平应用型本科高校，**组建一批高水平本科层次职业院校，高质量推进高职院校“双高计划”建设。实施省中等职业教育“双优计划”，开展优质中等职业学校和专业（群）建设。高水平建成 10 所一流技师学院。**加大山海协作技术人才支持和人力资源开发，加强对口支援及帮扶省份人力资源开发和产教合作。（责任单位：省教育厅、省发展改革委、省经信厅、省科技厅、省财政厅、省人社厅，各市、县〔市、区〕政府。列第一位的为牵头单位，下同）

（二）**建立紧密对接产业链创新链的学科专业体系。**围绕省“315”科技创新体系、“415X”先进制造业集群建设和新质生产力培育，前瞻布局人工智能、量子信息、未来能源、生命科学、航空航天等未来产业人才培养，优化学科专业布局，到 2030 年，本科及以上学历理工农医类专业毕业生占比达到 55% 以上。把国家战略人才培养、产业人才需求、毕业生就业质量等作为调整学科专业、安排招生计划和财政资金支持的重要依据。建立人才需求预测预警机制，编制并动态调整急需紧缺职业（工种）及专业目录。深化高等学校与历史经典产业“1+1”对接赋能机制。（责任单位：省教育厅、省委组织部〔省委人才办〕、省发展改革委、省经信厅、省科技厅、省财政厅、省人社厅、省卫生健康委）

（三）**完善“四位一体”产教融合推进机制。**建立“高校+平台+企业+产业链”的结对合作机制，省实验室、省技术创新中心、省高水平大学建设高校聚焦省重点产业，分别牵手一家重点企业和一个重点产业链。支持学校、企业、行业共建学科专业，共同制定人才培养方案。支持企业和职业院校、技工院校开设订单班、联合班，按规定给予补助。积极推行现代学徒制和企业新型学徒制。大力发展校企双制、工学一体的技工教育。强化实践教学，应用型本科高校学生在校期间参加实习实训时间累计不少于 1 年，职业院校实践性教学课时不少于总课时的 50%。支持应用型本科高校、职业院校、技工院校共享职业技能等级认定、学科（技能）竞赛等资源，建立学生创新创业或学科（技能）竞赛成果、职业技能等级证书等转换课程学分制度。（责任单位：省科技厅、省经信厅、省教育厅、省人社厅、省总工会）

三、强化企业重要主体作用

（四）**拓宽企业参与途径。**鼓励企业依法参与举办职业教育、高等教育。支持省级以上开发区（园区）和职业院校、

普通高校、技工院校合作建立混合所有制分校或产业学院。支持行业龙头企业与学校共建特色学院、公共实训基地、职业技能竞赛训练场地等，鼓励科技型企业设立人才工作站、博士后科研工作站。支持组建由行业组织、重点企业等参加的学校理（董）事会、校企合作委员会等，鼓励有条件的地区对相关产教融合企业给予资金补助等支持。（责任单位：省教育厅、省发展改革委、省经信厅、省科技厅、省财政厅、省人社厅，各市、县〔市、区〕政府）

（五）深化企业主导的产学研合作。支持企业牵头组建创新联合体，构建与重大科技计划实施的联动机制，高校、科研机构牵头申请的应用型、工程技术研究项目，原则上应有行业企业参与并制定成果转化方案。**支持企业深度参与职业院校、高等学校教育教学改革，鼓励校企建立人才联合培养机制，共同组建协同创新组织。**推行面向企业真实生产环境的项目化人才培养模式。探索学校和行业企业课程学分转换互认，鼓励校企联合开发优质教育资源，将符合条件的产业技术课程纳入政府购买服务范围。对接企业生产服务智能化流程，加快专业教学内容、方法数字化改造。（责任单位：省经信厅、省发展改革委、省教育厅、省科技厅、省财政厅、省人社厅、省国资委，各市、县〔市、区〕政府）

（六）强化企业在岗职工教育培训。落实企业职工培训制度，有关情况列入创新型企业等评价，鼓励加大职工教育培训投入。鼓励企业完善职工继续教育体系。（责任单位：省总工会、省经信厅、省教育厅、省人社厅、省国资委）

四、推进产教融合人才培养模式改革

（七）将劳动实践融入基础教育。加强中小学生职业认知体验和生活教育，将劳动实践内容纳入中小学相关课程和学生综合素质评价体系，**普通高中适当增加职业技术教育内容。鼓励探索建设职普融通的综合高中。**鼓励职业院校、普通高校、行业龙头企业等实验实习实训基地向中小学开放，组织开展专家学者、劳模工匠进校园活动。（责任单位：省教育厅、省总工会）

（八）加强产教融合师资队伍建设。推广“产业教授”“科技副总”机制，实现“百名博导带团队进企业研究院、百家企业研究院带项目进高校”目标。**提高企业在师资培养培训中的参与度，职业院校专业教师每5年赴企业实践的累计时长不少于半年，新入职的无企业工作经验专业教师前两年须赴企业集中实践半年以上。推行“企业设岗、教师揭榜”双向选择机制，将实践成果作为职称评聘的重要依据。**将产教融合型教师培养纳入“教师教育能力提升工程”学校的重点任务。按规定落实科技人员取得职务科技成果转化现金奖励有关个人所得税政策。（责任单位：省教育厅、省委组织部〔省委人才办〕、省发展改革委、省经信厅、省科技厅、省人社厅、省税务局）

（九）深化考试招生制度改革。促进中职高职衔接、高职本科衔接、技工和高职本科衔接，开展长学制、专业化、科技应用型技能人才培养，鼓励科研机构参与专业学位研究生联合培养，**完善职业院校人才多样化成长渠道。推进高等职业院校分类招生考试改革，优化“文化素质+职业技能”考试内容。完善应用型本科高校和高等职业院校单独考试招生、免试录取技能拔尖人才的招生办法。做好普通本专科、中高职一体化招生计划安排与产教融合工作的衔接。**（责任单位：省教育厅、省发展改革委、省人社厅）

五、促进产教供需对接

（十）畅通产教供需对接渠道。建立地方政府对接高校、高校对接企业，促进地方创新发展和产业转型、促进高校内涵建设水平提升的“双对接、双促进”机制，健全高校省市共建、部门共建机制。支持行业组织制定深化产教融合工作计划，参与制定学校专业建设规划，预测行业技术技能人才需求，发布行业就业状况、行业岗位职业能力标准等。（责任单位：省发展改革委、省经信厅、省教育厅、省人社厅，各市、县〔市、区〕政府）

（十一）组建培育一批产教融合平台。推动学校、企业、科研机构等组建代表性产教融合联盟，由行业部门、教育部门共同指导运作。**建成20个装备水平国内一流、产教深度融合的实验实习实训基地。组建100个服务战略性新兴产业、未来产业的现代产业学院和100个行业产教融合共同体。打造30个与市级优势产业相适应的市域产**

教联合体，支持产业集聚度高的县域打造 50 个县域产业学院。建设若干国家卓越工程师学院。（责任单位：省发展改革委、省经信厅、省教育厅、省科技厅、省财政厅、省人社厅，各市、县〔市、区〕政府）

六、完善产教融合政策支持体系

（十二）落实财政税收政策。各级财政保障高等教育、职业教育、技工教育财政投入，完善生均拨款制度，加大重点学科专业支持力度。进一步发挥政府投资基金作用，引导社会资本加大产教融合项目投资力度。企业教育事业的捐赠支出、职工教育经费支出、因接收学生实习实际发生的与取得收入有关的合理支出，依法依规在计算应纳税所得额时扣除。从事学历教育的学校提供的教育服务按规定免征增值税。（责任单位：省财政厅、省发展改革委、省税务局，各市、县〔市、区〕政府）

（十三）落实土地政策。**企业投资或与政府合作建设职业院校、高等学校的建设用地，按教育用地管理，符合《划拨用地目录》的，可通过划拨方式供地，鼓励企业自愿以出让、租赁方式取得土地。探索采取长期租赁、租让结合、弹性年期出让方式供地。鼓励各地通过返还老校区资产置换地方收益等方式，支持学校产教融合项目建设。**（责任单位：省自然资源厅、省发展改革委、省教育厅、省科技厅，各市、县〔市、区〕政府）

（十四）强化金融支持。鼓励金融机构开发适合产教融合项目的信贷产品。支持符合条件的企业在金融市场进行股权、债券融资，加强对实习实训基地等产教融合项目投资。由职业院校集中统一安排每学期性实习学生保险，按照《浙江省工伤保险条例》及相关配套规定执行。完善学生实习责任保险和人身意外伤害保险制度，支持保险公司开发相应保险产品。（责任单位：省委金融办〔省地方金融局〕、省发展改革委、省教育厅、省财政厅、人行浙江省分行、浙江金融监管局、浙江证监局）

七、组织实施

建立发展改革、教育部门牵头，经信、科技、财政、人社等有关部门共同参与的工作协调机制，定期听取代表性产教融合联盟院校、行业龙头企业意见。加强政策激励，统筹运用财政性资金、中央预算内投资等国家政策性资金和地方政府专项债券等支持符合条件的产教融合创新平台、院校产教融合项目、实训基地等建设。建立完善产教融合评价体系。围绕共建“一带一路”等，支持开展国际化产教融合合作。凝聚学校主动服务经济社会发展、企业重视“投资于人”的普遍共识，积极营造全社会大力支持、深入参与产教融合发展的良好氛围。

本实施意见自 2025 年 10 月 20 日起施行。《浙江省人民政府办公厅关于深化产教融合的实施意见》（浙政办发〔2018〕106 号）同时废止。

浙江省人民政府办公厅

2025 年 9 月 10 日

杭州市人民政府办公厅关于印发《财政金融协同支持科技创新产业创新高质量融合发展若干措施》的通知

为进一步贯彻落实国家、省有关决策部署，实施更加积极的财政政策，构建更加精准高效的财政金融支持体系，促进科技创新和产业创新高质量融合发展，助力全市经济发展迈上新台阶，结合我市实际，现制定如下措施。

一、助力科创企业创新发展

（一）提升科创企业融资可获得性。鼓励银行提供优惠利率信贷资金，对“专精特新贷”“好苗贷”等科创类银担专属产品，根据实际贷款金额，按不超过 1% 的年利率给予贴息补助，单个企业每年最高补助 20 万元。探索“浙科联合贷”服务模式创新试点，按规定给予贷款贴息。[责任单位：市经信局、市委金融办（市地方金融局）、市科技局、杭州城西科创大走廊管委会、市财政局]

（二）支持企业设备更新和技术改造。鼓励银行提供优惠利率信贷资金，对五大产业生态圈企业利用银行贷款等方式投资固定资产且实际投资总额（不含土地、厂房、旧设备等）达到 2000 万元的产业项目，根据实际贷款金额，按不超过 1% 的年利率给予贴息补助，单个企业每年最高补助 1000 万元；对五大未来产业企业利用银行贷款等方式投资固定资产且实际投资总额（不含土地、厂房、旧设备等）达到 500 万元的产业项目，根据实际贷款金额，按不超过 1% 的年利率给予贴息补助，单个企业政策期内补助总额最高 150 万元。（责任单位：市经信局、市交通运输局、市发展改革委、市财政局）

（三）鼓励算力基础设施建设。对总投资不低于 5000 万元的合规算力基础设施项目，支持硬件设备抵押融资，根据合作银行优惠利率择优分档给予项目建设单位不超过 1.5% 的贴息补助，补助总额最高为项目建设单位支付利息的 50%，单个企业每年最高补助 1000 万元。（责任单位：市经信局、市财政局）

（四）鼓励企业购买科技保险。对购买研发等科技活动类保险的科创企业，每年按不超过实际保险费 50% 的标准给予补助，单个企业每年最高补助 50 万元。对“好苗子”企业的科技研发和成果转化项目进行统保。（责任单位：市科技局、市财政局）

（五）鼓励企业购买知识产权保险。对购买知识产权海外侵权责任保险等产品的企业，每年按不超过实际保险费 80% 的标准给予补助，单个企业每年最高补助 20 万元；对购买专利申请险、知识产权质押融资保证险、专利执行险等其他险种的企业，每年按不超过实际保险费 50% 的标准给予补助，单个企业每年最高补助 20 万元。（责任单位：市市场监管局、市财政局）

（六）推动首台（套）、首批次产品的市场化应用。对购买首台（套）、首批次产品保险的企业，按照首年度不超过实际保险费 90% 且不超过实际投保费率 2% 的标准给予保险费补助，并从次年度起补助标准逐年递减 10 个百分点，单个企业每年购买首台（套）重大技术装备保险最高补助 500 万元、购买首批次新材料保险最高补助 300 万元。（责任单位：市经信局、市财政局）

（七）加强对外向型企业的金融支持和风险保障。支持企业投保出口信用保险，扩大出口信用保险承保规模和覆盖面，拓展出口信用保险功能作用，支持运用保单增信融资，加大对中小微外贸企业融资支持力度。阶段性加强面向重点地区外贸企业的金融纾困。鼓励外贸企业采取远期结售汇等措施积极应对汇率波动风险。[责任单位：市委金融办（市地方金融局）、市商务局、市财政局]

二、鼓励金融机构加力支持科技创新

(八) 发挥政府投资基金的引导作用。按规定统筹市级资金和政府专项债券，加大力度支持“3+N”杭州产业基金集群做大做强。在市财政安排的“3+N”产业基金年度专项资金中统筹资金支持设立润苗基金，积极谋划未来产业基金。(责任单位：市国资委、市财政局)

(九) 引导风投创投机构投早、投小、投长期、投硬科技。鼓励依法设立并开展市场化运行的私募股权、创业投资基金加大对科创企业的投资力度，对投资种子期、初创期科创企业2年以上的风投创投机构，按不超过实际投资额10%的标准对其管理企业给予奖励，单个机构每投资1家企业最高奖励100万元，累计奖励不超过500万元。鼓励各区、县(市)通过增信、贴息等方式，支持符合条件的风投创投机构发债融资。[责任单位：市科技局、市财政局，各区、县(市)政府]

(十) 发展多层次股权融资体系。鼓励和规范发展天使投资、风险投资、私募股权投资，深化金融资产投资公司(AIC)股权投资试点，推动更多项目落地，持续放大AIC基金效应。[责任单位：市委金融办(市地方金融局)、市国资委、市财政局]

(十一) 鼓励优化科创信贷产品供给。鼓励银行机构落实小微企业无还本续贷政策，为科创企业开辟信贷绿色通道，推出专属信贷产品。每年对科创企业相关贷款增量排名前20位的银行业金融机构按规定给予激励。[责任单位：市委金融办(市地方金融局)、市财政局]

(十二) 推进知识产权质押和证券化融资。推进知识产权质押融资提质扩面，对上年度知识产权质押惠及企业数排名全市前5位的银行业金融机构，按规定给予每家机构最高30万元奖励。对为企业知识产权质押融资提供担保、评估等服务的金融服务机构，按规定给予每年最高30万元奖励。鼓励知识产权证券化，对为中小微企业提供知识产权证券化融资服务的项目管理(协调)人，按规定给予每年最高100万元奖励。(责任单位：市市场监管局、市财政局)

(十三) 优化融资担保增信机制。推进落实国家“支持科技创新专项担保计划”，完善再担保体系，将科创类中小企业单户在保余额上限从1000万元提高至不超过3000万元。对符合条件的融资担保机构，为小微企业和“三农”开展融资担保业务的，按上年度日均担保余额最高0.5%的比例给予补助。对平均年化担保费率不高于0.5%、融资担保业务当年日均余额比上年度增长且上年度也同比增长的专精特新、国家高新技术、“好苗子”等科创企业，按不超过当年度日均担保余额0.2%的标准给予业务奖补。探索“股债贷担”联动的创新产品服务模式，鼓励政府性融资担保机构为符合条件的科创企业、创投机构提供发债融资增信支持，提高企业债券融资的可获得性。[责任单位：市委金融办(市地方金融局)、市科技局、市财政局]

(十四) 完善科创企业保险保障体系。鼓励保险机构拓展科技保险产品，探索以“共保体”方式开展重点领域科技保险风险保障。每年对科创企业相关保险业务增量排名前10位的保险机构给予激励。[责任单位：市委金融办(市地方金融局)、市科技局、市经信局、市财政局]

三、持续优化创新创业生态

(十五) 鼓励推广农业保险。推广国家、省级险种和市级特色农业保险，鼓励发行区、县(市)创新试点地方特色险种。市级对叶菜价格指数保险每年按不超过实际保险费90%的标准给予补助，对农业主体综合保险、渔船互助保险等其他险种每年按不超过实际保险费50%的标准给予补助；对成效明显的区、县(市)试点险种，市级按不超过实际保险费40%的标准给予补助，补助金额不超过县级财政补助金额。[责任单位：市农业农村局、市财政局，各区、县(市)政府]

(十六) 加强创业就业金融服务。优化创业担保贷款政策，按规定给予贴息补助和奖补支持。优化事项办理流程，依托“就业创业一张图”等平台开展政策宣传和业务“一键申请”，强化政策靶向供给与精准解读。[责任单位：

市人力社保局、市委金融办（市地方金融局）、市财政局]

（十七）鼓励设立科创金融专营机构。开展科创金融专营机构认定，引导银行业、保险业等金融机构设立专业化科创金融专营机构，围绕组织架构优化、产品服务创新、风控机制完善等关键环节，深化科创金融专业化、特色化组织模式探索与实践。[责任单位：市委金融办（市地方金融局）、市财政局]

（十八）建立健全风险补偿机制。鼓励有条件的区、县（市）结合实际探索建立“风险补偿资金池”，对支持科创企业成效较好的银行、保险和融资担保等金融机构给予一定风险补偿。市级对建立“风险补偿资金池”成效较好的区、县（市）给予奖补。[责任单位：市科技局、市财政局，各区、县（市）政府]

四、夯实财政金融协同基础

（十九）健全激励约束机制。推动五位一体“杭创E站”科创企业服务平台和市、区县（市）两级相关助企服务平台贯通协同。建立健全常态化协调和项目推优、信息共享和数据赋能机制。鼓励金融机构深化与“杭创E站”合作，实现数据交互回流，加大银担合作力度，推出更多、更便捷、更低成本的金融产品，相关情况纳入金融机构工作激励机制。鼓励企业加强绿色改造和环保技术的应用。完善经营主体信用体系，依法依规限制被列入严重失信名单的主体享受财政资金补助等政策扶持。[责任单位：市财政局、市委金融办（市地方金融局）、市发展改革委、市数据局、市科技局，各区、县（市）政府]

（二十）加强综合统筹协调。各地各部门要建立更加紧密的联动机制，持续优化“5+X”陪伴式科创生态服务体系，协调投资、贷款、补贴、担保、保险等资金要素和多项增值服务资源，形成“科技—产业—资金—服务”良性循环，引导撬动各级各类金融资源和社会资本投向我市现代产业领域，多渠道培育长期资本和耐心资本，为打造更高水平创新活力之城、因地制宜发展新质生产力提供强有力的支撑保障。[责任单位：市财政局、市委金融办（市地方金融局）、市数据局、市科技局，各区、县（市）政府]

五、附则

本通知中的“优惠利率”是指银行业金融机构为科创企业提供的低于贷款合同签订日同期限、同档次贷款市场报价利率（LPR）的信贷资金利率，贴息后企业实际承担贷款利率不低于同期定期存款利率。

本通知自2025年12月11日起施行，有效期至2027年12月31日，有效期内根据上级政策要求，以及经济形势和产业发展情况可动态调整迭代。相关政策条款由市级有关业务主管部门按职责分工牵头制定实施细则并具体组织实施。前发文件与本文件规定不一致的，以本文件为准。本文件中涉及的资金补助（奖励）比例和标准为最高限额，政策期内最多可连续支持3年，如与本市各级其他同类政策有重叠的，按照“从优、就高、不重复”的原则予以支持。

杭州市人民政府办公厅关于印发《杭州市优化创新生态 持续加大科技创新投入实施方案》的通知

为贯彻落实市委、市政府打造更高水平创新活力之城因地制宜发展新质生产力行动方案有关要求，着力营造良好创新生态，完善科技创新投入机制，特制定本方案。

一、总体要求

全面贯彻落实习近平总书记关于科技创新的重要论述和考察浙江重要讲话精神，牢记嘱托、勇毅前行，持续加大政府科技投入，充分激发企业、高校、科研院所、医疗卫生机构等各类创新主体对科技创新投入的积极性。

到 2027 年，科技创新投入机制更加健全，力争全市科技创新投入达 3000 亿元，全社会 R&D 经费投入超 1000 亿元、投入强度达 4.2%。高效统筹建设高水平大学、打造高能级科创平台、实现高层次人才引育，高校、科研机构、医疗卫生机构科技创新投入合计超 480 亿元。科技创新产业创新深度融合路径成熟定型，带动企业科技创新投入达 2300 亿元。科技创新投入牵动的创新环境持续优化。政府科技创新投入达 500 亿元，投入效能不断提升，形成良好创新生态。

到 2030 年，全市科技创新投入达 4000 亿元，全社会 R&D 经费投入强度达 4.5%。[牵头单位：市委科技委员会办公室；协同单位：市财政局、市教育局、市科技局、市经信局、市卫生健康委，各区、县（市）政府。以下均需各区、县（市）政府落实，不再列出]

二、持续加大政府科技创新投入

（一）推动政府投入稳步增长。坚持总量稳步提升，全市财政科技支出年均增长 15% 以上，市本级每年新增财力的 15% 以上用于科技方面的投入。鼓励有条件的区、县（市）参照市相关政策，制定本区、县（市）的财政科技投入增长机制。持续优化政府科技创新投入结构，提高对科研平台、人才引育、概念验证中心和中试平台、科技企业孵化器等四条赛道（以下简称四条赛道）的投入力度。到 2027 年，力争四条赛道科技创新投入占政府科技创新投入比例达到 60%。（牵头单位：市财政局；协同单位：市委组织部、市科技局）

（二）加强多跨协同联动投入。建立科技创新投入与资源配置联动机制，形成协同联动、多元投入、高效配置的创新投入体系。推动校企、院企联动投入，发挥高校和科研机构在科研、人才等方面的优势，以及企业在资金、市场等方面的优势，加大校企、院企在人才引育、平台建设、研发攻关等方面联动投入，建立市场化协同联动投入机制。（牵头单位：市委科技委员会办公室；协同单位：市委组织部、市地方金融局、市经信局、市教育局、市科技局、市财政局、市投资促进局）

（三）加大科技金融支持力度。引导产业基金向科技创新领域倾斜，加强与国家级产业基金、中央企业基金的对接合作。发挥国有资本的长期资本、耐心资本、战略资本功能，为科技型初创企业提供早期投资。加大颠覆性技术成果转化直投基金投资力度，打造超 100 亿元的科技成果转化基金。放大科技金融“倍增器”作用，构建“投、贷、补、担、保”五位一体财政金融科创企业服务机制，发挥财政资金引导作用，引导社会资本投早、投小、投长期、投硬科技。（牵头单位：市国资委；协同单位：市地方金融局、市财政局、市科技局）

（四）强化统筹管理使用。加强财政资金在科学研究、技术开发、成果转化、平台建设、人才培养、学科建设等方面的统筹管理，建立健全政府科技创新投入预算统筹机制。优化行业部门归口管理的财政资金结构，引导更多资金投入科技创新领域。加强统筹高校院所人才、技术、平台等资源，借力优势区域资源，提升各区、县（市）科

技创新投入水平。（牵头单位：市财政局；协同单位：市委组织部、市地方金融局、市经信局、市教育局、市科技局、市卫生健康委）

三、支持企业加大科技创新投入

（五）壮大科技企业规模。建立科技企业梯度培育体系，完善科技企业培育政策，每年培育国家级高新技术企业 2000 家、“新雏鹰”企业 100 家。支持大企业（大集团）的业务部门、分公司或个体工商户转为独立法人企业并推动实现上规纳统。深入实施“高新企业规上化、规上企业高新化”行动，推动科技企业上规纳统。优化企业群体结构，抢抓硬科技前沿赛道，加快布局通用人工智能、低空经济、人形机器人、类脑智能和合成生物等未来产业。

（牵头单位：市科技局；协同单位：市经信局、市交通运输局）

（六）支持企业加大研发投入。推广企业研发准备金制度，扩大企业研发投入补助政策覆盖面，对经认定的科技型中小企业和高科技企业，按年研发投入总量或增量给予分档分类支持。深入实施“两清零一提升”行动，力争规上工业企业研发机构覆盖率达到 60%。支持企业承担重大科技攻关任务，企业牵头或参与的市级科技重大项目占比不低于 80%。完善国有企业科技投入体系，将研发经费投入的利润加回比例提高到 150%。（牵头单位：市科技局；协同单位：市国资委）

（七）挖掘首创型应用场景。鼓励国有企业、龙头机构、医疗机构等开放场景资源，面向无人驾驶、低空经济、人形机器人、类脑智能等领域打造一批示范性应用场景，为企业技术创新及产品测试提供便利。推动产业场景创新，定期发布重点场景“机会清单”，策划生成智能应用项目。支持企业开展合作创新采购，加强“三首”[首台（套）、首批次、首版次]产品培育和市场化应用。（牵头单位：市科技局；协同单位：市经信局、市国资委、市卫生健康委、市投资促进局、市财政局）

（八）支持服务业高质量发展。加快落实企业研发费用加计扣除、高新技术企业税收优惠等支持科技创新类企业的税收优惠政策。对软件信息、现代物流、现代金融等服务业重点行业，在企业培育认定、科技担保等方面给予政策支持。完善服务业企业培育体系，培育一批服务业领军企业，成为企业科技创新投入新的增长点。（牵头单位：市科技局、市发展改革委；协同单位：市税务局、市经信局）

四、提升高校、科研院所和医疗卫生机构科技创新投入水平

（九）强化高等教育高质量发展。以“双一流 196 工程”为引领，支持浙江大学打造世界一流大学，支持西湖大学等新型研究型大学建设，支持杭州师范大学、浙大城市学院等高校高水平发展。支持社会力量参与举办高等教育机构，积极筹办钱塘大学。探索建立新型高校绩效管理模式，完善以绩效为导向的财政投入机制。支持新型高校、新型研发机构加大与依托单位的合作力度，鼓励依托单位加大在杭科技创新投入力度。支持高校领衔承担国家、省、市重大科技任务，力争形成一批原创性突破性成果。（牵头单位：市教育局；协同单位：市科技局、市财政局）

（十）推动高能级科创平台提质增效。建设投用国家实验室，积极争创国家实验室基地，谋划第三个大科学装置。建立“三名工程”工作机制，构建与绩效挂钩的预算安排机制，全面提升科创平台自我造血能力和重大科创平台建设质效。实施科创平台“伙伴计划”，做好“双十平台”科技成果“助跑计划”，加速“双十平台”科技成果在杭落地转化。（牵头单位：市科技局；协同单位：市财政局、市教育局、市经信局）

（十一）持续加强医疗卫生机构创新。支持医院联合高校和科研院所，协同引进顶尖人才，支持顶尖人才牵头建设重大科创平台、领衔一流学科建设和重要科研项目，对其研究成果落地转化按规定给予支持。允许高校的科研人员以“双聘”形式进入医院工作。健全科技成果转化尽职免责和风险防控机制，探索医疗领域科技成果“先试用后付费”试点。持续开展市生物医药和健康产业发展扶持科技专项，促进医疗与产业的深度融合。公立医院科技成果转化收益全部留归单位，纳入单位预算统一管理。以技术转让或许可方式转化职务科技成果的单位，应当提取不低于 70% 的净收入用于奖励。（牵头单位：市卫生健康委；协同单位：市科技局、市经信局）

五、完善科技创新投入工作体系

(十二) 落实跟踪机制。强化部门间联动, 根据省科技创新投入工作跟踪机制的要求, 市科技、教育、财政、卫生健康等部门要加强和省相关部门的联系对接, 及时掌握科技创新投入进展。根据省里通报情况, 市委科技委员会办公室对相关部门进行提示。(牵头单位: 市委科技委员会办公室; 协同单位: 市经信局、市科技局、市教育局、市财政局、市卫生健康委)

(十三) 综合研判激励。市委科技委员会办公室围绕科技创新投入总量、占比、增速等, 每年对全市科技创新投入情况进行综合研判分析。市级有关行业主管部门分别对高校、科研机构、医疗卫生机构的科技创新投入情况进行具体分析。将科技创新投入情况纳入全市专项激励活动内容, 按规定给予激励, 推动全市科技投入稳步增长。(牵头单位: 市委科技委员会办公室; 协同单位: 市委组织部、市教育局、市科技局、市卫生健康委、市发展改革委)

(十四) 营造良好氛围。常态化开展科技创新投入统计工作的指导服务, 不断提升统计科学性、规范性。加强宣传培训, 及时总结推广经验做法和典型案例, 营造良好社会氛围。(牵头单位: 市委科技委员会办公室; 协同单位: 市教育局、市科技局、市卫生健康委)

六、加强科技创新投入组织保障

市委科技委员会办公室强化协调推进, 建立由相关部门和各区、县(市)政府协同联动的工作推进机制。压实地方主体责任, 将科技创新投入情况纳入年度经济形势分析和区、县(市)政府主要领导述职内容。完善“管行业就要管科技创新投入”工作机制, 发展改革、经信、教育、科技、国资、市场监管等部门应指导推进相关行业领域企事业单位加大科技创新投入, 形成工作合力。(牵头单位: 市委科技委员会办公室; 协同单位: 市委组织部、市科技局、市发展改革委、市经信局、市教育局、市财政局、市卫生健康委、市国资委、市市场监管局、市税务局)

本实施方案自 2025 年 11 月 29 日起施行, 由市科技局负责牵头组织实施。

科技部长阴和俊：全链条推动集成电路等 决定性突破



中共中央 10 月 24 日上午举行新闻发布会, 介绍和解读党的二十届四中全会精神。

科技部党组书记、部长阴和俊介绍, 《中共中央关于制定国民经济和社会发展第十五个五年规划的建议》部署, 加强原始创新和关键核心技术攻关。完善新型举国体制, 全链条推动集成电路、工业母机、高端仪器等重点领域关键核心技术攻关取得决定

性突破。

突出国家战略需求, 部署实施一批国家重大科技任务。加强基础研究战略性、前瞻性、体系化布局, 加大长期

稳定支持。强化科学研究、技术开发原始创新导向，产出更多标志性原创成果。

阴和俊：将聚力开发新的模型算法、高端算力芯片，不断夯实人工智能发展的技术根基

阴和俊在新闻发布会上表示，下一步，将认真贯彻落实《建议》要求，持续加强“十五五”人工智能顶层设计和体系化部署。

一是继续加强基础研究和关键核心技术攻关，聚力开发新的模型算法、高端算力芯片，不断夯实人工智能发展的技术根基。

二是深入实施“人工智能+”行动，推动人工智能与科技创新、产业发展、消费提质、民生保障等深度融合。

三是加强人工智能治理，完善相关的法律法规、政策制度、应用规范、伦理准则，不断健全治理机制。

四是推动国际交流合作，让人工智能成为造福人类的国际公共产品，推动普惠共享。共建人工智能全球治理体系，共同应对全球性挑战。

（来源：财联社）

吴志强院士：构建 AI+VR 深度融合的“城元宇宙”



10月19日，由江西省人民政府主办的2025世界VR产业大会在南昌开幕。在开幕式上，中国工程院院士、德国国家工程科学院院士、瑞典皇家工程科学院院士吴志强发表题为“100个幸福城元宇宙的HAI时光”的主旨演讲。吴志强指出，要以“城元宇宙”为基座、以人机交互HAI为模式，打造让人民生活幸福美好的城元宇宙场景。这一目标的实现，需围绕技术支撑层、行业赋能层、生态整合层，推动AI与VR在城市场景的深度融合、应用深化，最终推动城市形成全新的数字生态。

“100个幸福城元宇宙的HAI时光”是一个兼容新锐技术与烟火气息的题目，也包含着吴志强团队将人工智能、

虚拟现实等新兴技术应用于城市真实场景的思考和实践。

“城元宇宙 Metacity”，是在城市的真实场景中直接运用元宇宙技术。吴志强院士团队取得了一系列的国内外专利“RAR”，即 Reality（真实场景）与 AR（增强现实）结合的技术专利系列，完成了世界最大城市场景的创制，3580 米的河畔两岸的 328 栋建筑，至今保持着 RAR 世界纪录。

在经历了 AI 辅助城市设计十余年的探索后，5 年前，吴志强又进一步率先开发是 Human（人类）与 AI 共创未来城市创新模式。他们逐渐意识到，不能将全部工作放权给 AI，需要人来主导和判断。“我们的模式是人与 AI 共同来做，如果全部放给 AI 做，有时候从一个小的拐点开始，会越来越脱离人的需求。我们所有内容的构建还是要回归到人的幸福与快乐。”吴志强说道。

以“城元宇宙”为基座、以 HAI 为模式，如何打造让民众感到幸福的场景？吴志强分享了 AI 赋能城市虚拟现实的三个层次。

第一个层面是技术支撑层，即核心基础与平台，构成了各类应用实现的基石，涵盖从数据采集、处理到渲染交互的全链路技术创新。其一是智能建模与渲染。曾经，美国拥有全世界最大的城市数据库，包含 200 个城市的建模数据。2008 年起，吴志强团队逐步将 AI 技术用于建模，显著提升了建模速度。至 2018 年，该团队完成了超过 13000 个城市的建模，并开始用 AI 进行渲染；其二是感知交互突破，也就是用 AI 来感知用户的情绪，比如对于某项 VR 内容的喜爱程度，在此基础上进行进一步的交互；其三是算力与网络支撑。

在跑通技术层的基础上，广大居民可以享受到“城元宇宙”带来的创作快乐、交流快乐、体验快乐、氛围快乐和感官快乐。比如，火车站门口的小店出售物品比较困难，吴志强团队就为其接入了虚拟场景，让消费者还没进店就可以通过 AR 眼镜、VR 眼镜等 AI 多媒介终端，看到它正在售卖的产品、即将上线的产品；旅店可以通过虚拟场景展示现在的体验和未来的体验；而百年老店可以在店内复刻历史场景，让消费者看到过去的食材和烹饪过程，实现文化遗产复兴。同时，AI 还可以根据时间、场景、个人数据及消费数据的学习，实现内容的选择性呈现，在不同时间为不同人群呈现个性化场景。



“刚开始我们会为一个场景搭建一套虚拟内容，现在我们会为老人、青年人、孩子等不同人群制作不同的内容，让每个人都能选择自己的虚拟体验。比如在戏剧晚会场景中，用户可以根据自己的喜好选择古典音乐、现代音乐、民族音乐、流行音乐，获得不同的虚拟内容（比如不同音乐风格会出现不同形象的乐手）。如果用人工来做这么多的个体场景，工作量是不可想象的，现在我们大量导入 AI 来制作个人场景的个性化内容。”吴志强说道。

第二个层面是行业赋能层，也就是垂直领域的应用深化。当技术基础逐渐稳固，AI 赋能的虚拟现实开始向各行各业渗透，形成了一系列具有高价值的场景化解决方案。其一是智能制造与工业运维，通过构建数字孪生工厂，企业能够在虚拟环境中模拟和优化生产流程，大幅提升运营效率。其二是城市治理与公共服务，AI 与 VR 的结合正推动传统城市治理向智能化、精细化方向转型；其三是文旅消费与生活娱乐，AI 与 VR 技术的融合创造了沉浸式、个性化的全新体验。



闽江两岸的海上丝绸之路 RAR 秀场

第三个层面是生态整合层，关乎产业协同发展与未来趋势。AI 与 VR 技术的深度融合最终将推动城市形成全新的数字生态。在这一层面关注技术融合带来的系统性变革，一是政策与产业生态，当前各大城市正通过政策引导与生态培育，加速 AI-VR 产业的集聚发展；二是平台化与标准化，使“搭积木”式的 AI 能力堆叠转向可以承载复杂系统运行的通用 AI 架构；三是硬件创新与消费级应用，推动技术从专业领域向消费市场渗透、从特定场景向城市级应用转变；四是社会伦理与治理挑战，未来城市虚拟现实的发展，需要在技术创新与伦理规范之间找到平衡点，建立包容、公平、可持续的数字治理体系。

当前，吴志强团队正在构建从底层技术、支持层、内容层到生态层的生态平台。其中，由底层技术、支持层构建的技术底座，将构建技术底板、内容策划框架和运维服务；围绕内容层构建的体验平台，将为所有用户提供打卡，社交和共创工具；商业生态圈层将面向特定 B 端或 C 端客户，提供定制虚拟商品和数据服务，并创造收益入口。

“层层联动以后，才是真正的 AI 赋能的城市虚拟现实。”吴志强表示，“我们从 AI 的个性化定制着手，逐步走到了 AI 多维度交互，相信未来会诞生 AI 共创的生态群落。”

面向城元宇宙的未来，吴志强关注三个重点。

首先是关键技术突破，包括沉浸影音，即大量导入 AI 技术的沉浸技术和影像技术；沉浸计算；新型显示与感知交互，也就是未来不仅仅是用户观看虚拟内容，虚拟内容也能“看到”用户，进行更加生动的互动交流；Web3 与区块链，在场景和数据的大量交互下，需要区块链技术对虚拟资产进行分割保护。

其次是行业关键赋能，目前工业元宇宙、文旅元宇宙、公共服务元宇宙已经展现出技术前景和落地价值。

再次是产业生态。吴志强表示，希望更多的从业者、企业在强化自身创新能力的同时，形成更多的产业促进，推动上下游技术突破，并不断串联、完善每个产业环节的 AI 配置。

（来源：中国电子报）

杨旭东：云计算助力夯实坚实数字底座，加快发展新质生产力、赋能产业转型升级

云计算作为数字经济时代的关键基础设施，对加快发展新质生产力、赋能产业转型升级具有重要支撑作用。习近平总书记多次就云计算发展作出重要指示，强调要加强云基础设施建设，推动云计算、大数据、人工智能等新一代信息技术同智能制造技术加速融合，促进产业更新换代，要运用前沿技术推动管理手段、管理模式、管理理念创新，推进国家治理体系和治理能力现代化。近日，工业和信息化部、国家标准化管理委员会联合印发了《云计算综合标准化体系建设指南（2025 版）》（以下简称，2025 版《指南》），为下一阶段云计算标准化工作提供指引，旨在全面提升云计算标准化水平，引领云计算产业高质量发展，助力夯实数字基础设施，加快发展新质生产力、赋能产业转型升级，构建良好数字生态。

云计算产业高质量发展的重要意义

云计算成为新一轮科技革命和产业变革的创新驱动力量。当前，新一轮信息革命浪潮催生全球范围的产业变革，科技创新进入空前密集活跃时期，数字经济时代已然来临。随着数字化深入推进，信息处理需求急剧增加，传统的 ICT 资源构建方式低效和高成本弊端日益突出。作为新一代信息技术的代表性技术之一，云计算的创新发展使得 ICT 能力不再封装于具体产品中，实现了用户主导、需求驱动、按需服务、即用即付，为商业模式创新提供了新机遇，正成为新一轮科技革命和产业变革的重要创新驱动力量。云计算正在向智能制造、数字政府、智慧城市、智慧医疗等领域交叉渗透，引发多领域系统性、革命性、群体性技术突破，孕育一系列新技术、新产品和新场景。

云计算是建设现代化产业体系的重要支撑。建设现代化产业体系作为一项重要战略部署，是构建新发展格局、推动高质量发展的必然要求，对实现中国式现代化具有重要意义。云计算立足不同产业特点和差异化需求，一方面通过传统产业深度融合，推动传统产业全方位、全链条数字化转型；另一方面，也为人工智能、量子计算、脑机接口等新兴产业和未来产业提供算力支撑，助推前沿技术应用创新和产业化发展，为现代化体系建设赢得战略主动，正逐步成为发展中国式现代化的“助推器”。

云计算成为助推新型工业化发展的重要引擎。依托制造业数字化转型提升中国制造整体技术水平，是新型工业化的重要特征。从制造业场景应用看，云计算正成为推动制造业数字化转型的重要驱动力，企业通过设备和业务系统上云，能够实现以数据驱动的智能化制造、供应链和上下游业务的网络化协同，以及数字化管理等新模式。制造企业上云用云成为适应新时代新型工业化要求的有力抓手。

云计算产业发展面临的新形势新要求

近年来，我国云计算产业发展取得积极成效。在工业和信息化部、国家标准化管理委员会的指导下，全国云计算和分布式平台分技术委员会不断完善云计算标准体系，推动发布国家标准 50 余项，覆盖云计算基础、资源、服务、安全等产业链主要环节，初步实现基础通用标准和重点标准全覆盖的发展目标。规范壮大了一批云服务提供商，有效支撑了我国云计算产业高速发展，有力保障了数字基础设施建设和产业数字化转型升级。伴随着数字经济的蓬勃发展，十五五时期，云计算将迎来前所未有发展机遇。

从基础支撑看，智算云成为新型基础设施的核心支撑和重要底座。全球人工智能爆发式发展加速重塑计算能力的布局与结构，智能算力增速远超通用算力。智算云通过云服务方式封装算力、算法、数据等智算资源，构建智算供给新模式。加快发展智算云，依托云计算技术加强算力资源统筹、构建统一的算力调度网络成为大势所趋，产业

结构面临升级调整。

从技术驱动看，云原生成新一代软件构建范式。云原生作为一种全新的软件开发、发布和运维模式，以容器、微服务等一系列新技术为核心构建新一代软件架构范式，将应用程序的开发、交付和部署等流程完全置于云端，实现了高效、可靠、弹性的运维管理，有效提升基础软件和工业软件等研发创新和应用部署效率。

从行业应用看，企业上云由资源上云向深度用云跨越。云计算应用持续深入，推动以云资源管理能力提升云上资源利用率，以云原生应用开发能力提升企业应用开发效率，以新技术融合能力降低新兴技术应用复杂度，上云用云成为产业数字化转型的重要抓手，进入了云应用时代。

从市场拓展看，云企业加速布局海外业务。国内骨干云企业海外建设云数据中心也呈积极态势，目的地从东南亚为主逐步拓展至欧洲、中东、拉美等国际市场，涉及产业链上下游多环节。部分云企业出海业务以新能源汽车、锂电池、光伏等外贸“新三样”重点服务领域，将与用户伴随出海作为拓展海外业务的有力路径。

我国云计算产业已形成庞大的市场规模，新兴技术持续演进、行业应用融合发展，云原生、智算云、行业云，以及数据即服务、安全即服务等新技术、新业态、新模式不断涌现，亟需完善云计算标准体系，以高水平标准引领云计算产业高质量发展。

以标准引领云计算产业高质量发展

深化落实标准“快优强”总体要求，丰富高质量标准供给。在工业和信息化部、国家标准化管理委员会的统一部署下，依据《云计算综合标准化体系建设指南（2025）版》，加快智算云、云原生、一云多芯、算力服务等重点标准研制，修订云服务质量评价指标、应用和数据迁移等一批国家标准，以高质量标准引领产业结构优化升级，激发云计算与人工智能等新一代信息技术融合创新活力，助力夯实坚实数字底座，培育新质生产力。

扎实推进标准宣贯实施，促进云计算赋能应用。开展重点标准的宣贯培训，引导云企业在云计算技术产品、配套工具、云化软件的研发、设计、交付部署、运营运维、质量管理等环节对标达标。扩大云计算在制造、电力、交通、金融、教育等各行业的应用范围，促进各行业依托“云底座”加快实现数字化转型升级。

深度参与国际标准化合作，助力云业务加速出海。加快云计算国际标准转化，提升国际国内标准关键指标的一致化程度。积极参与国际标准化组织（ISO）、国际电工技术委员会（IEC）、国际电信联盟（ITU）等组织的云计算国际标准化活动。探索搭建国际合作平台和标准共通互融机制，加强技术交流与合作，携手全球产业链上下游企业共同制定云计算国际标准，促进产业全球化发展。

（来源：中国电子技术标准化研究院）



浙江省半导体行业协会
Zhejiang Semiconductor Industry Association

浙江省半导体行业协会

一、协会简介

浙江省半导体行业协会成立于 2001 年 12 月 23 日，是由浙江省内从事半导体领域（集成电路、半导体分立器件、LED、半导体材料及太阳能光伏、半导体装备和其它产业链配套等）教学、科研、设计、生产制造及推广应用服务、在省内外内具有一定知名度的企事业单位联合发起并由业内许多企事业单位自愿参加组织起来，不以赢利为目的、依法登记、具有独立法人资格的社会团体。

作为政府和企事业单位之间的桥梁与纽带，为浙江省内半导体行业服务，为广大的半导体企事业单位服务，协助政府部门做好行业管理的服务工作，推动浙江半导体产业又好又快发展。

二、服务内容

（一）行业咨询服务：接受会员单位上门、电话、网络即时通讯等多种方式的咨询服务；可为企业重大项目提供技术评估咨询、项目决策咨询等服务，必要时可提供专题报告；每年为会员单位提供《浙江省半导体行业发展报告》一份。

（二）行业交流服务：协助会员单位开展本地区、国内外同行业及相关行业之间的联系与交流活动，以研讨会、座谈会等多种形式广泛开展市场、技术、人才、专业等交流活动，拓展会员单位的服务空间。

（三）政府对接服务：协助企业向行业主管部门反映企业的意见和建议，做好企业与政府之间的桥梁角色；协助企业申报政府项目，享受国家优惠政策核查等服务工作，做好各类调研，必要时可为企业开具符合政府有关要求的情况说明（细分领域数据需由企业提供）。

（四）科技成果服务：促进会员单位科技成果与地方经济相结合，拓展产品市场和企业商机，谋求会员利益最大化。每年开展会员单位优秀产品的评选推荐活动；为会员单位提供产品供需对接信息，协助上下游产业资源互通。

（五）信息互享服务：与国内外同行业在产品技术、专业人才、市场经营等方面信息共享及开展业务合作，及时为会员单位提供国内外和浙江省产业发展动态和资讯，宣传、推广会员单位相关信息。

（六）行业培训服务：每年为会员举办年会暨高峰论坛，为会员单位提供高质量行业学习机会；根据会员单位的需求，不定期举办行业技术、人才、管理、政策、知识产权等方面的培训。

（七）展会和考察服务：提供会员单位行业相关的展会资讯，根据企业需求推荐参展或组织观展，以及参加产业与技术发展论坛，会员单位能享受一些展会布展优惠；根据需求组织会员单位进行国内外各种考察与展览活动，为企业开拓国内市场。

（八）投融资服务：协助企业进行项目落地投资服务，可为企业与招商地市协调方案，组织调研活动；协助企业与大基金、融资租赁等金融公司进行对接，为企业提供资金。

欢迎广大半导体企业加入协会！

联系人：萧 璿

联系方式：17300929113 854852842@qq.com

地址：杭州市滨江区月明路 567 号医惠中心 B 座 606



杭州国家集成电路设计产业化基地有限公司
杭州国家集成电路设计企业孵化器有限公司

地址：杭州市滨江区六和路368号海创基地北楼四楼B4092室
投稿：incub@hicc.org.cn
官网：www.hicc.org.cn
电话：86- 571- 86726360
传真：86- 571- 86726367