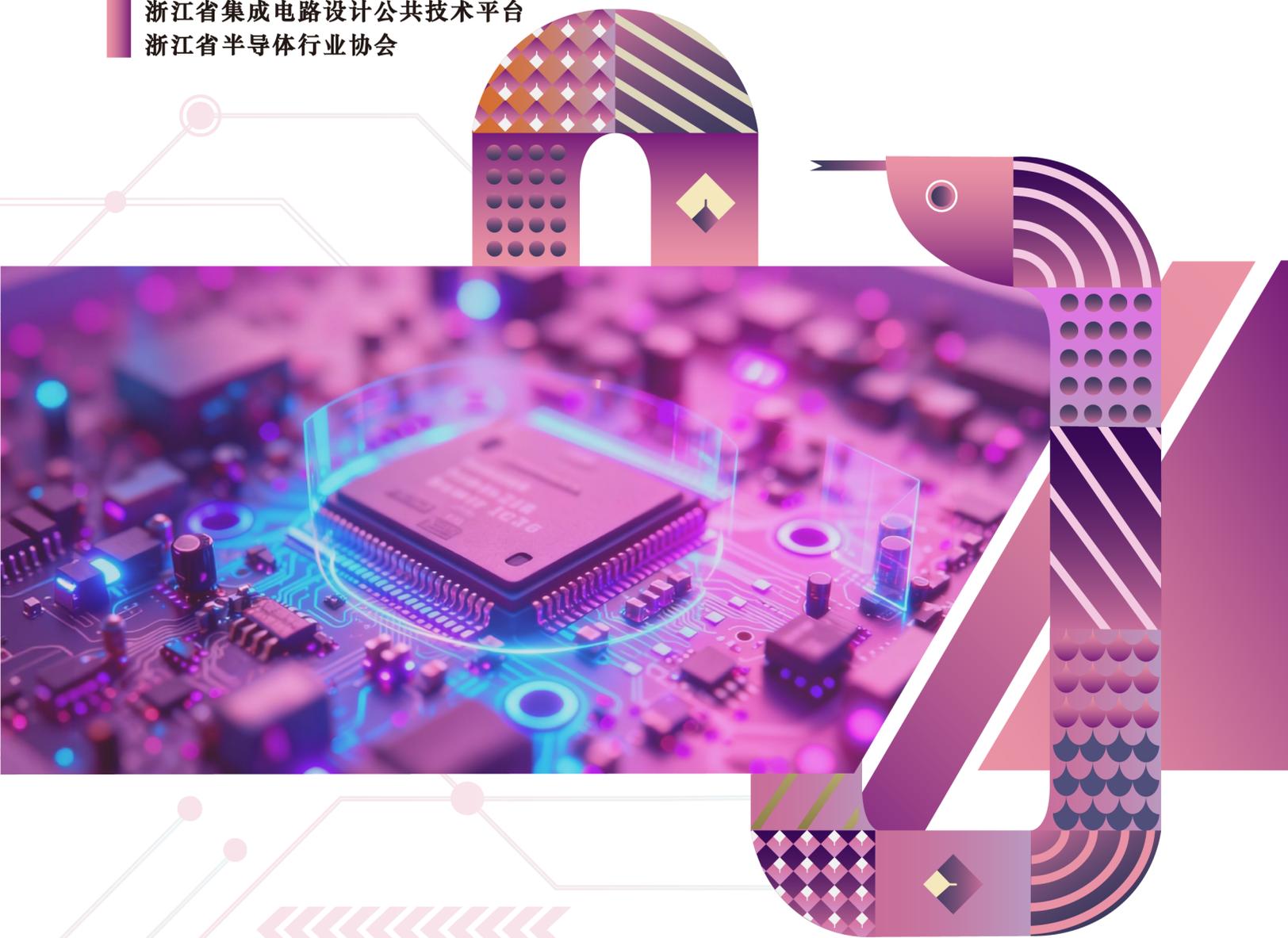


天堂之芯

INTEGRATED CIRCUIT NEWS

国家“芯火”双创基地（平台）
国家集成电路设计杭州产业化基地 | 孵化器
浙江省集成电路设计与测试产业创新服务综合体
浙江省集成电路设计公共技术平台
浙江省半导体行业协会



杭州国家芯火双创基地

National Xinhuo Platform of Hangzhou for Innovation and Entrepreneurship



杭州国家集成电路设计产业化基地有限公司
杭州国家集成电路设计企业孵化器有限公司

引领芯发展 助力芯腾飞

杭州国家“芯火”双创基地(平台)是由国家工信部于2018年3月批复,依托杭州国家集成电路设计产业化基地建设的国家“芯火”平台。平台以产业共性需求为牵引,以公共技术服务为核心,充分整合产业链资源,推动形成“芯片-软件-整机-系统-信息服务”的生态体系,着力提升区域集成电路产业的核心竞争力,推进我国集成电路核心关键技术的自主创新,引导电子信息产业向价值链高端发展。

1 平台服务



01 EDA
提供Siemens EDA, Cadence和行芯科技等公司的EDA软件服务。

02 流片
提供台积电、中芯国际、华虹宏力、华润上华、Foundries等流片一站式服务。

03 封测
提供集成电路测试程序开发、晶圆测试、成品测试、失效分析、芯片封装等服务。

04 IP
IP设计、验证、测试和集成服务,支持企业进行产业化和应用。

公共技术服务

2 平台资质

国家集成电路设计杭州产业化基地
National Integrated Circuit Design Industrialization Base (Hangzhou)
中华人民共和国科学技术部

浙江省中小企业公共服务示范平台
Zhejiang Public Service Platform for Small and Medium-sized Enterprises
浙江省经济和信息化厅

浙江省集成电路设计公共技术平台
Zhejiang Public Technology Platform for Integrated Circuit Design
浙江省科学技术厅

国家集成电路人才培养基地 杭州培训中心
National Integrated Circuit Talents Training Base (Hangzhou)
中华人民共和国教育部
中华人民共和国科学技术部

浙江省集成电路设计与测试 产业创新服务综合体
Zhejiang Integrated Circuit Design and Testing Industry Innovative Service Complex
浙江省科学技术厅

浙江省集成电路产业技术联盟 常务副理事长单位
Zhejiang Integrated Circuit Industry Technology Alliance Executive Vice President Corporation
浙江省集成电路产业技术联盟

面向半导体芯片领域的产业技术基础公共服务平台
Public Service Platform for Semiconductor Industry Technology
中华人民共和国工业和信息化部

杭州国家芯火双创基地(平台)
National Xinhuo Platform for Innovation and Entrepreneurship (Hangzhou)
中华人民共和国工业和信息化部

目录

CONTENTS

• 芯动态

- ▲以“芯”赋能 生态共筑—浙江省RISC-V生态创新中心正式揭牌 — 01
- ▲“面向Chiplet与3D IC的封装设计与签核解决方案培训”成功举办 — 02

• 芯企业

- ▲立昂微：斥资22.62亿元加码12英寸重掺衬底片项目 — 03
- ▲亚芯微电子：芯片封装测试基地项目完成主体建设 — 04
- ▲海极半导体：举行全球首条G4.5代TGV全工艺产线贯通仪式 — 05
- ▲晶盛机电：12英寸中试通线 — 06
- ▲六方半导体：芯片外延托盘项目主体结构成功封顶 — 07
- ▲大和半导体：FerroTec(中国)真空技术总部揭牌 — 08
- ▲甬江实验室：8英寸验证线正式通线 — 09
- ▲芯联集成：发布碳化硅G2.0技术平台达到全球领先水平 — 11
- ▲亦唐科技：湖州亦唐半导体装备在长兴成立并启动运营 — 12
- ▲宇称电子：加速医疗及工业探测进入光子时代 — 13
- ▲杭州发布“润苗计划”，以“耐心资本”浇灌科创雨林 — 15

• 芯资讯

- ▲全球Q3芯片销售额增长15.8%，增速远超Q2 — 16
- ▲1-10月集成电路双增长！产量升10.2%，出口增速超24% — 19
- ▲2026年十大科技市场趋势预测 — 20
- ▲我国科研团队发布稀土材料最新成果 — 23
- ▲东南大学攻克W频段前端芯片“功率困局” — 23
- ▲国产EDA加速进化 — 26
- ▲RISC-V应用落地，已经Next-Level — 29
- ▲3D NAND，如何演进？ — 31
- ▲硅光芯片，热度飙升 — 36
- ▲CPO，最新进展 — 39
- ▲功率器件市场，跑出一匹黑马 — 46
- ▲大芯片封装，三分天下 — 51

• 芯政策

- ▲国务院办公厅《关于加快场景培育和开放推动新场景大规模应用的实施意见》 — 55
- ▲北京市促进“人工智能+视听”产业高质量发展行动方案(2025-2029年) — 58
- ▲杭州高新区(滨江)科技局《关于开展2025年企业研发费用投入补助申报工作的通知》 — 61

• 芯观点

- ▲科技部长阴和俊：推动科技创新和产业创新深度融合 — 63
- ▲魏少军：中国芯片设计业规模5年内将超10000亿！ — 66
- ▲李飞飞：AI的下一个战场是“空间智能” — 69
- ▲曹建伟：化合物衬底产业的现状和未来技术趋势 — 74

• 芯伙伴

- 浙江省半导体行业协会 — 77

*免责声明：

《天堂之芯》杂志转载的文章内容系作者个人观点，仅为传达不同的观点，不代表本杂志对该观点的态度。

以“芯”赋能生态共筑—浙江省RISC-V生态创新中心正式揭牌



11月7日下午，全区科技创新和产业创新深度融合培育发展新质生产力大会召开。区委书记郑迪出席会议并讲话，强调要深入学习贯彻党的二十届四中全会精神和习近平总书记重要指示批示精神，全面落实省、市科技创新和产业创新深度融合推进制造业高质量发展大会部署，紧扣“415X”先进制造业集群、“五大产业生态圈”、“296X”先进制造业集群建设的总体要求，构建滨江特色现代产业集群，加快建设创新滨江，培育发展新质生产力，为高水平“建设天堂硅谷、打造硅谷天堂”，争当高质量发展建设共同富裕示范区排头兵注入强劲动能。

会上，浙江省RISC-V生态创新中心（以下简称“创新中心”）正式揭牌。杭州市经信局（市数字经济局）党组成员、副局长林昀，滨江区委副书记、副区长周挺，浙江省半导体行业协会副理事长兼秘书长丁勇，阿里巴巴达摩院RISC-V产品技术总监李春强出席揭牌仪式。

创新中心的成立标志着浙江省在开源芯片技术与产业生态建设方面迈出关键一步，为构建自主可控的集成电路产业体系奠定坚实基础。

创新中心落地杭州高新区（滨江），更是得益于当地雄厚的科创沃土、一流的营商环境和完善的产业配套。作为全省集成电路产业的核心承载区，杭州高新区（滨江）将以此为契机，进一步夯实产业与创新土壤，加速各类创新要素的集聚。

杭州国家“芯火”双创基地（平台）作为覆盖全省的集成电路公共服务枢纽，将深度整合RISC-V优势资源，提供EDA+IP+流片+封装等全流程“一站式”专业技术服务，全方位赋能企业创新，构筑RISC-V产业生态的硬核支撑。

浙江省RISC-V生态创新中心简介

作为我省集成电路产业生态建设的关键载体，浙江省RISC-V生态创新中心由浙江省经济和信息化厅、杭州高新区（滨江）管委会指导，依托浙江省半导体行业协会与杭州国家“芯火”双创基地（平台）联合建设。创新中心以“构建RISC-V生态创新和应用推广平台、打造全国领先的RISC-V产业高地”为核心目标，整合浙江省集成电路创新平台、浙江省半导体签核中心等顶尖创新资源，联动产业链上下游企业与高校科研力量，形成“政产学研用”协同创新合力。

“面向Chiplet与3D IC的封装设计与签核解决方案培训”成功举办



11月27日下午，“面向Chiplet与3D IC的封装设计与签核解决方案培训”在中国数谷大厦成功举办。本次培训邀请了西门子EDA与行芯科技两家企业的资深技术专家进行分享和演示，吸引了30余名来自集成电路企业的高管、工程师和技术骨干参加。

随着摩尔定律逐渐逼近物理极限，以Chiplet（芯粒）、2.5D/3D集成封装以及系统级封装（SiP）为代表的先进封装技术正成为推动半导体性能持续提升的关键路径。然而，这些技术在高密度互连、多物理场耦合、热-电-机械可靠性及先进封装签核等方面对设计方法和验证流程提出了更高要求。

本次培训紧扣产业痛点，聚焦工程实践与落地应用，旨在切实提升企业在先进封装领域的工程能力，促进EDA工具链与封装设计服务的深度融合，助力集成电路企业高效应对复杂集成带来的技术挑战。

培训伊始，杭州国家“芯火”双创基地（平台）运营负责人任佳莹详细介绍了平台全链条服务体系。她指出，平台已构建起以公共技术服务平台为核心的“1+3+N”全产业链一站式服务矩阵，致力于为集成电路企业提供覆盖“孵化—成长—壮大”全生命周期的专业化服务，助力企业创新发展。

西门子EDA应用工程师江老师作了《先进封装EDA发展趋势与西门子解决方案》的主题分享，并现场演示了《先进封装设计验证实操》。她系统阐述了Siemens EDA面向3D IC的“规划-验证-仿真”全流程平台，帮助设计团队快速突破瓶颈、加速创新落地。结合真实案例，

她展示了 Calibre 3DSTACK 和 3Dthermal 如何通过“一键式”3D 规则检查与热-力-电耦合签核，将传统需数周的迭代收敛压缩到数天，显著降低流片风险。



行芯科技 EDA 高级应用工程师王老师作了《面向 3DIC 的 Signoff 挑战与行芯解决方案》的主题分享，详细介绍行芯科技自研的业内首个多 Die Face-to-Face 晶圆堆栈设计中的寄生参数并行提取和 EM/IR 解决方案。GloryEX 实现高精度的跨层芯片电容提取与网表仿真验证，确保 3DIC 芯片在 Signoff 环节的数据基石，联合 GloryBolt, GloryEye 和 PhyBolt 从 SI、PI、Power、Timing、Thermal 等多维度为 3DIC 设计提供全方位签核验证。

整场培训内容充实、互动热烈，参会代表纷纷表示，此类聚焦前沿技术的培训活动不仅加深了他们对 Chiplet 与 3D IC 设计挑战的理解，也为后续产品开发与工具选型提供了宝贵参考。

下一步，杭州国家“芯火”双创基地（平台）将持续围绕产业需求，联合产业链上下游优势资源，策划并推出更多系列化、专业化、实战导向的集成电路培训活动，助力工程师队伍综合能力的系统性提升。

本次培训由杭州高新科创集团有限公司指导，杭州国家集成电路设计产业化基地有限公司（杭州国家“芯火”双创平台）主办，西门子 EDA 中国区技术支持团队、杭州行芯科技有限公司、浙江省半导体行业协会、浙江创芯集成电路有限公司、杭州电子科技大学滨江研究院联合协办。

立昂微：斥资 22.62 亿元加码 12 英寸重掺衬底片项目

11 月 18 日，立昂微发布晚间公告称，其控股子公司金瑞泓微电子（衢州）有限公司（以下简称“金瑞泓微电子”）与衢州智造新城管理委员会签署《投资协议书》，约定金瑞泓微电子在现有厂房内建设“年产 180 万片 12 英寸重掺衬底片项目”。



公告显示，该项目计划总投资 22.62 亿元，其中固定资产投资 21.96 亿元，建设周期约 60 个月。项目将采用金瑞泓自主开发的重掺杂直拉硅单晶的制备技术、微量掺锗直拉硅单晶技术和低缺陷掺氮直拉硅单晶技术等最重要的生产工艺。计划于 2026 年 2 月底前开工建设，于 2029 年 6 月底前投产。

据了解，金瑞泓微电子聚焦 12 英寸重掺硅片产品的生产，制备出的 12 英寸重掺系列外延片满足高端功率器件需求。现有重掺系列硅片产能爬坡迅速，目前已接近满产，为进一步满足市场需求，尤其是高端功率器件市场急需重掺砷、重掺磷等系列的厚层、埋层等特殊规格的硅外延片产品需求，金瑞泓微电子本次在现有厂房内建设“年产 180 万片 12 英寸重掺衬底片项目”，系在金瑞泓微电子现有厂房内实施的扩产项目，可与现有“年产 180 万片 12 英寸半导体硅外延片项目”形成上下游配套。

项目实施后，公司将实现新增年产 180 万片 12 英寸重掺衬底片的产能规模，提高公司重掺系列硅片生产能力，优化公司产品结构，提升产品丰富度，同时可进一步满足集成电路市场需求。

(来源：半导体材料行业分会)

亚芯微电子：芯片封装测试基地项目完成主体建设



走进亚芯微电子芯片封装测试基地项目现场，两间厂房与一间综合楼主体已全部落成。目前，工人们加紧推进土建收尾工作，接下来将全面启动洁净车间装修，为春节后试生产做好充分准备。

作为义乌引进的重点高新技术项目，基地总建筑面积 83323.41 平方米，总投资 10 亿元，规划建设厂房、行政办公楼及生活服务设施，购置专业封装测试生产设备。项目分两期推进，一期打造功率器件、电源管理、传感器等器件的封装测试生产线；二期聚焦高端集成电路封装测试，重点服务传感器、存储器、CPU 等核心器件，全部达产后年生产能力约 90 亿片至 100 亿片。

“现在土建进展基本结束，这几天正在验收阶段。整个项



目按照时间进度已完成 70% 至 80%。”项目总负责人杨子江介绍，义乌优越的营商环境和扎实的物流基础，是项目落地的重要保障。项目预计在春节后进行试生产，投产后将精准配套本地新能源汽车模组产业，推动产业链协同发展，同时创造千余个就业岗位，为义乌集成电路产业建设筑牢基础。（来源：义乌市融媒体中心）

海极半导体：举行全球首条 G4.5 代 TGV 全工艺产线贯通仪式

2025 年 11 月 27 日，浙江海极半导体技术有限公司在杭州富阳成功举行全球首条 G4.5 代 TGV 全工艺产线贯通仪式。该仪式标志着公司在半导体显示领域取得重大突破，为 MicroLED 技术的商业化应用奠定了基础。



海极半导体仅用半年时间建成全球首条 G4.5 代 TGV 封装基板产线和全球最高速刺晶模组产线，实现了 MicroLED 显示面板在性能与成本上的双重优化，为大尺寸显示产品的量产提供了可能。该产线的贯通填补了国内在先进封装与新型显示技术领域的空白，推动我国在第三代半导体显示行业达到国际领先水平，有助于 MicroLED 技术更快进入消费市场

浙江海极半导体技术有限公司是一家专注于第三代半导体显示领域的创新企业；成立时间：2024 年 12 月 26 日，注册资本：1 亿元。掌握 TGV 微米通孔、半导体镀膜等核心技术，主打玻璃基 Mini/Micro-LED 显示面板，应用于家庭影院、智能驾驶、液晶电视等领域。建成全球首条 4.5 代 TGV 封装基板产线和高速刺晶巨量转移产线，实现成本与性能的平衡，推动 Micro-LED 技术产业化。

在杭州富春湾新城建设研发生产基地，一期租赁 2.3 万平方米空间，二期根据需求扩展。预计 2027 年一二期全部投产后，年产 20 万平方米 Mini/Micro-LED 显示产品和半导体封装基板。

作为国内第三代半导体显示行业的领先企业，其技术突破为 Micro-LED 进入消费级市场提供了关键支撑，助力

我国在先进封装与新型显示领域抢占全球制高点。

11月28日，公司还将举办“2025 半导体先进封装与 MLED 显示融合创新论坛”，邀请行业专家、企业代表共同探讨技术发展趋势和产业链协同合作。

(来源：今日半导体)

晶盛机电：12 英寸中试通线

近日，晶盛机电（300316.SZ）在投资者互动平台上释放出一则重磅消息，瞬间在半导体材料行业激起千层浪。公司宣布其碳化硅衬底材料业务取得重大进展，成功实现 6 - 8 英寸碳化硅衬底的规模化量产与销售。这一成果，标志着晶盛机电在碳化硅衬底这一关键领域迈出了坚实且关键的一步。

在量产的碳化硅衬底中，核心参数指标表现极为亮眼，已然达到行业一流水平。这意味着晶盛机电所生产的碳化硅衬底，在质量、性能等关键维度上，能够与行业内顶尖企业一较高下，具备了强大的市场竞争力。特别是在 8 英寸碳化硅衬底方面，公司不仅掌握了先进的技术，而且在生产规模上也处于国内前列。这一优势，不仅为国内碳化硅衬底产业的发展树立了标杆，更为我国在全球半导体材料竞争中赢得了宝贵的话语权。

晶盛机电并未满足于国内市场的领先地位，而是积极将目光投向全球市场，大力推进碳化硅衬底在全球的客户验证工作。通过不懈努力，公司送样客户范围大幅提升，产品验证进展十分顺利。这一系列积极信号，如同磁石一般吸引着国际客户的关注。

功夫不负有心人，晶盛机电成功获取了部分国际客户的批量订单。这一成果意义非凡，它不仅证明了公司产品质量和性能得到了国际市场的认可，更为公司进一步拓展国际市场、提升全球市场份额奠定了坚实基础。在国际半导体市场竞争日益激烈的今天，晶盛机电能够突破重重障碍，赢得国际客户的青睐，无疑彰显了其强大的技术实力和市场拓展能力。

在取得 6 - 8 英寸碳化硅衬底量产和国际市场突破的同时，晶盛机电在技术研发和创新方面也从未停下脚步。公司首条 12 英寸碳化硅衬底加工中试线正式通线，这一消息如同一声春雷，为碳化硅衬底产业的发展带来了新的希望和活力。

12 英寸碳化硅衬底相较于 6 - 8 英寸产品，具有更大的尺寸和更高的性能优势，能够满足未来半导体器件对更高集成度、更低功耗和更高性能的需求。晶盛机电率先布局 12 英寸碳化硅衬底加工中试线，不仅展示了其在技术研发上的前瞻性和引领性，更为公司在未来市场竞争中占据了先机。随着 12 英寸碳化硅衬底技术的不断成熟和产业化进程的加快，晶盛机电有望在这一新兴领域继续保持领先地位，推动我国碳化硅衬底产业向更高水平迈进。



晶盛机电在碳化硅衬底领域的这一系列重大突破，无疑为公司的发展注入了强大动力。从 6 - 8 英寸碳化

硅衬底的规模化量产与销售，到国际客户的批量订单，再到 12 英寸中试线的通线，每一步都凝聚着公司全体员工的智慧和汗水，每一次突破都彰显着公司的创新精神和实力担当。

展望未来，随着全球半导体产业的持续发展和对碳化硅衬底需求的不断增长，晶盛机电将面临更多的机遇和挑战。但凭借其在技术研发、生产制造和市场拓展等方面的优势，以及不断创新、追求卓越的企业精神，相信晶盛机电必将在碳化硅衬底领域续写辉煌，为我国半导体产业的发展做出更大贡献，在全球半导体舞台上绽放更加耀眼的光芒。

(来源：半导体动态)

六方半导体：芯片外延托盘项目主体结构成功封顶



2025 年 11 月 27 日，浙江六方半导体科技有限公司新生产基地主体结构封顶仪式在项目现场隆重举行。地方政府领导、产业链合作伙伴、建设单位代表及六方半导体全体同仁齐聚一堂，共同见证这一标志着项目从“基建阶段”转向“设备安装与调试阶段”的关键节点。

施工质量被强调为“根基工程” 何少龙致辞聚焦安全与标准

仪式现场，六方半导体总经理何少龙发表致辞时，将施工环节定义为企业发展的“根基工程”。他明确表示：“新基地承载着企业未来核心产能与研发功能，施工质量与安全直接决定了后续生产研发的稳定性。项目推进过程中，我们始终把‘高标准建基、严要求筑楼’作为核心原则，从钢筋绑扎到混凝土浇筑，每一个环节都经过多轮验收。”

建设者获致敬 政府支持成项目推进关键

何少龙在致辞中特别回顾了项目建设历程：“从基坑开挖到主体封顶，建设团队克服了雨季施工、材料运输等多重挑战，始终坚守一线严把质量关。”他向全体建设者致以崇高敬意，同时对地方政府在土地审批、配套设施对

接等方面的“全程式服务”表示诚挚感谢：“正是政府的高效支持，让项目得以提前 15 天完成主体封顶。”



封顶后进入设备安装阶段 产能释放提上日程

主体结构封顶后，基地将立即启动净化车间装修、生产设备进场安装等后续工作。该基地定位为六方半导体下一代功率半导体器件的核心生产载体，预计 2026 年二季度完成调试并试生产。“主体封顶是‘万里长征第一步’，接下来的设备安装与工艺调试将是更关键的环节。”项目负责人告诉今日半导体。

新基地赋能企业扩产 瞄准功率半导体细分赛道

公开资料显示，浙江六方半导体专注于功率半导体器件的研发与制造，此次新建生产基地总投资约 8 亿元，规划建设 2 条功率器件封装测试生产线及 1 条模块组装线。项目达产后，预计新增年产能 300 万片功率器件，将进一步巩固公司在新能源汽车、光伏逆变器等领域的市场份额。

功率半导体产能扩张加速 华东地区成产业集聚高地

2025 年以来，国内功率半导体企业扩产节奏明显加快，华东地区凭借完善的产业链配套与人才储备，成为企业新建基地的首选区域。业内分析师认为，六方半导体新基地的推进，不仅是企业自身发展的重要布局，也将进一步强化华东地区在功率半导体领域的产业集聚效应。

（来源：今日半导体）

大和半导体：FerroTec（中国）真空技术总部揭牌

11 月 13 日下午，浙江大和半导体产业园四期项目竣工暨 FerroTec（中国）真空技术总部揭牌仪式举行，标志着常山“一片芯”产业生态实现重要升级，为常山打造全球半导体装备核心零部件重要智造基地奠定了更加坚实的基础。

县委书记王永明，日本磁性技术股份有限公司代表取缔役社长、FerroTec（中国）董事局主席贺贤汉，克朗斯机械有限公司采购总监 Steffen Müller 分别致辞，铜陵市义安区委书记方小雄，县领导洪栋、蒋建波出席仪式。

王永明代表常山县四套班子和常山 34 万人民对产业园四期的竣工和 FerroTec（中国）真空技术总部的落户表示热烈祝贺，向所有关心支持常山经济社会发展的各界人士表示衷心感谢。他指出，近年来，常山坚定不移实施“工业强县、产业兴县”战略，持续优化营商环境，推动经济提质增效、群众增收致富，与大和系的合作领域不断拓展、



层次持续深化、成果日益丰硕，走出了一条政企联动、互利共赢的发展路径。接下来，常山将始终与企业同呼吸、共命运，举全县之力为企业发展提供最好服务、最强支撑、最足保障。也希望企业以此次竣工为新的起点，抢抓市场机遇，早日达产满产，在实现自身跨越式发展的同时，为常山高质量发展注入更强动能。

贺贤汉在致辞中表示，自2014年浙江先导精密机械有限公司落地常山，企业已经在常山这片热土上走过十余年的奋进历程，实现了从一家企业到一个产业园的裂变发展，这背后离不开常山优质的营商环境、高效的政务服务和浓厚的产业氛围。此次产业园四期项目的圆满竣工与FerroTec（中国）真空技术总部落地常山，是企业深耕常山、拓展版图的关键一步，也是将研发、制造、运营核心资源向常山集聚的重要战略布局。未来，我们将始终以“创新驱动、质量为先”为导向，深耕集成电路产业链关键环节，深度融入地方产业发展大局，为常山“一片芯”产业的辉煌未来添砖加瓦。

据悉，产业园第四期项目为浙江富乐德半导体材料有限公司半导体专用设备智造项目，占地面积79亩，总投资5.7亿元，由半导体设备部套装配车间、表面处理车间、包装机械生产车间三个车间组成，是FerroTec（中国）真空技术事业群的核心载体。该项目的落地，标志着大和系产品将从一、二、三期的半导体装备核心零部件领域，向半导体装备部套装配和精密食品包装机械核心部件装配领域延伸拓展，将为常山打造全球半导体装备核心零部件重要智造基地奠定更加坚实的基础。第四期项目全面投产后，将实现每年10亿元以上的生产规模，产业园一、二、三、四期总年产值将超50亿元。

（来源：常山发布）

甬江实验室：8英寸验证线正式通线

11月18日，甬江实验室信息材料与微纳器件制备平台（以下简称“微纳平台”）8英寸验证线正式通线。这一里程碑式进展，标志着甬江实验室已建成国内领先、国际一流的全链条异质异构集成共享平台，为我国电子信息材料与器件领域突破关键技术瓶颈提供了核心科研支撑。

作为甬江实验室在电子信息材料与器件领域布局的重要公共服务平台，微纳平台锚定产业前沿需求，聚焦“芯片异构集成”与“微纳光学”两大核心方向。其服务场景深度覆盖高速通讯、元宇宙、自动驾驶、智能机器人等未来产业，可提供从光电芯片材料生长、器件制备、模组开发到检测验证的全流程前沿工艺技术开发，并配套先进验



证手段与系统化解决方案，助力科研成果从实验室走向产业化应用。

据宁波经信部门披露，微纳平台总占地面积达 12000 平方米，其中洁净室面积 6000 平方米，已建成 6 英寸研发线与 8 英寸验证线各一条，累计配备 165 台（套）高端精密设备。从硬件配置到空间布局，平台均按照国际一流标准打造，为复杂工艺研发与中试验证提供了稳定、高效的实验环境。

“8 英寸验证线的开通，不仅是从‘6 英寸’到‘8 英寸’的尺寸升级，更是从‘概念验证’到‘工程验证’的能力跃迁。”甬江实验室主任崔平在通线仪式上强调。6 英寸研发线侧重基础工艺探索与概念原型验证，而 8 英寸验证线则可实现更接近产业量产标准的工程化试验，能有效解决“实验室成果与产业需求脱节”的痛点，加速技术迭代与产业化转化。

此次 8 英寸验证线通线，意味着微纳平台的体系化能力正式形成。平台将以“研发+验证”双轮驱动模式，为高校、科研机构及企业提供开放共享的科研环境——一方面支撑前沿基础研究，另一方面助力企业攻克量产前的工艺难题，构建“产学研用”深度融合的创新生态。

当前，全球半导体产业正处于技术变革关键期，异质异构集成作为突破摩尔定律限制的核心技术路径，已成为各国竞争的焦点。甬江实验室微纳平台的建成，将进一步填补我国在全链条异质异构集成领域的公共服务空白，为我国抢占未来半导体产业制高点提供重要保障，推动电子信息产业向高端化、智能化加速升级。

（来源：今日半导体）

芯联集成：发布碳化硅 G2.0 技术平台达到全球领先水平



继 SiC MOSFET 在新能源汽车主驱领域实现快速上量应用后，AI 数据中心电源正成为其下一个爆发式增长市场。

近日，芯联集成（688469.SH）发布全新碳化硅 G2.0 技术平台，采用了 8 英寸更先进制造技术，已达到全球领先水平。

该技术平台通过器件结构与工艺制程的双重优化，实现“高效率、高功率密度、高可靠”核心目标，全面覆盖电驱与电源两大核心应用场景，可广泛应用新能源汽车主驱、车载电源及 AI 数据中心电源等广阔市场。

在电驱领域，芯联集成碳化硅 G2.0 电驱版凭借更低导通损耗与优异开关软度，功率密度提升 20%，可显著增强新能源汽车主驱系统动力输出与能效表现，为整车续航提升提供关键支撑。

在电源场景中，芯联集成碳化硅 G2.0 电源版针对性优化寄生电容设计，通过封装优化强化散热，开

关损耗降低高达 30%，兼具强化的动态可靠性设计，实现电源转换效率与系统功率密度大幅提升，完美适配 SST、HVDC 等 AI 数据中心电源及车载 OBC 电源需求。

未来，该平台将极大助力客户把握新能源电气化与 AI 算力建设双重机遇，构建领先的差异化竞争优势。

（来源：UNT 芯联集成）

亦唐科技：湖州亦唐半导体装备在长兴成立并启动运营

2025年10月30日，宁波亦唐科技有限公司长三角战略布局再落关键一子——湖州亦唐半导体装备有限公司正式在长兴经济技术开发区成立并启动运营。该项目由宁波亦唐与长兴经开区管委会签约合作，标志着国内电子制造高端装备领域又添一座集研发、制造、销售于一体的专业化基地。



作为宁波亦唐在长三角布局的全新生产载体，湖州亦唐将聚焦全自动国产贴片机的核心业务。今日半导体了解到，宁波亦唐科技是国内该领域的创新标杆企业，长期深耕高速高精度全自动贴片机研发制造，此次落子长兴，旨在完善产业生态，加速推动高端装备的国产替代进程。

全自动贴片机是 SMT（表面贴装技术）生产线的“心脏”设备，广泛应用于半导体、消费电子、汽车电子等关键领域，但长期以来高端市场被进口产品主导。今日半导体注意到，湖州亦唐将依托母公司多年积累的核心技术，重点打造具备高精度、高速度、高稳定性与智能化控制的产品系列，助力我国电子制造产业链实现自主可控。

项目选址长兴经开区，不仅是亦唐科技全球化布局的重要一步，也是长兴“创新驱动筑高地”战略的标志性成果。今日半导体从签约现场获悉，长兴经开区将为企业提供全链条产业支持，而湖州亦唐则计划以长兴为支点，持续攻坚核心技术壁垒。

未来，湖州亦唐的目标直指国际贴片机第一梯队。今日半导体将持续关注其技术突破与产能释放进程，期待这家长三角新基地能早日让“中国智造”的精度名片，在全球高端装备市场闪耀光芒。

（来源：今日半导体）

宇称电子：加速医疗及工业探测进入光子时代

人体内早期的病灶、车辆驾驶中高速移动的障碍物、材料的表面应力状态——这些曾经难以捕捉的信息，借助光子探测技术的发展，有望被更清晰高效地“看见”。

以医疗影像 CT 探测为例，传统 CT 探测器采用“间接测量”原理，需先将 X 线转化为可见光，再转换为电信号，这一过程易导致信息丢失与噪声叠加。而光子计数 CT 则采用深硅、碲锌镉 (CZT)、碲化镉 (CdTe) 等半导体探测器，可以实现 X 线至电信号的“直接转换”，对单个 X 射线光子进行精确计数并测定其能量。

光子计数探测器省掉了闪烁晶体，并引入了像素级的读出电路，因此降低了光学串扰并且可以做更小像素的探测，大幅提升探测精度和灵敏度。此外，光子计数探测器可以单独对 X 光子进行计数而不再需要做电荷积分，成像速度也大幅提升，成像帧率可以突破数千甚至上万 fps。

对医学 CT 检测来说，这意味着更高的准确率和更低的辐射剂量影响。目前，西门子、佳能、东软医疗、联影医疗等光子计数 CT 已进入商业化阶段。

高精度、高集成度的 ASIC 读出芯片是光子计数 CT 的核心部件，需要在单个像素中放置多种电路用于计数和能量测定，同时保证每个像素之间不会互相干扰，并适配晶体的不同电学特性，全球仅有少数团队能完成。

「宇称电子」成立于 2017 年，专注于单光子敏感器件及读出电路设计，涵盖 SPAD、SiPM、高精度单光子信号处理芯片 ASIC 及相关系统方案。产品可应用于医疗影像、工业检测、智能传感等领域，已推出多款产品投入实际应用。

01 从医疗影像到工业检测，光子探测提升成像效率

「宇称电子」高能射线探测领域的主要产品包括 MPI501 X 射线光子计数探测器模组、MPT3128 能谱型 X 射线探测器信号读出芯片等。其中 MPI501 X 射线光子计数探测器模组由 ASIC（信号处理）和传感器芯片（光电转换）组成，是一款用于 X 射线探测的模组，单芯片有近万个独立像素，可以实现单光子级探测。ASIC 可以配合多种 Sensor 材料，如配合 CZT 可用于高能量 X 射线光子计数探测，配合硅传感器芯片可用于物质检测，应力检测，XRF 成像等多种应用。

MPT3128 能谱型 X 射线探测器信号读出芯片，共集成 128 个独立通道，支持正负极性信号收集。结合 CZT 晶体，最高可记录 3MeV 的伽马射线，其 511keV 能峰的能量分辨率可达 1%。是集成度位于行业前列的 CZT 探测器专用

读出芯片。

芯片模组的能力体现在下游产品的性能提升上。在医疗领域，时间分辨率是 PET-CT 探测关注的关键指标，时间分辨率越小，PET-CT 探测精度就越高，使用的核药辐射剂量就越低。

「宇称电子」CEO 沈昕嘉介绍，搭载「宇称电子」芯片的 PET-CT 设备 CTR 时间分辨率可以达到 180 皮秒以内，“每家做 PET-CT 的医疗影像公



「宇称电子」MPT3128 芯片

司最核心的就是芯片，这颗芯片决定了机器的性能上限。我们现在提供的芯片，无论从集成度、处理性能，还是抗干扰性、功耗等其他指标来看，都是全球前列。其中整机小于 180 皮秒的时间分辨率是一个绝对优势。无论是采用 LYSO 等闪烁晶体做间接光子探测，还是使用 CZT 等晶体做直接光子计数，我们都已经准备好了相应方案。”

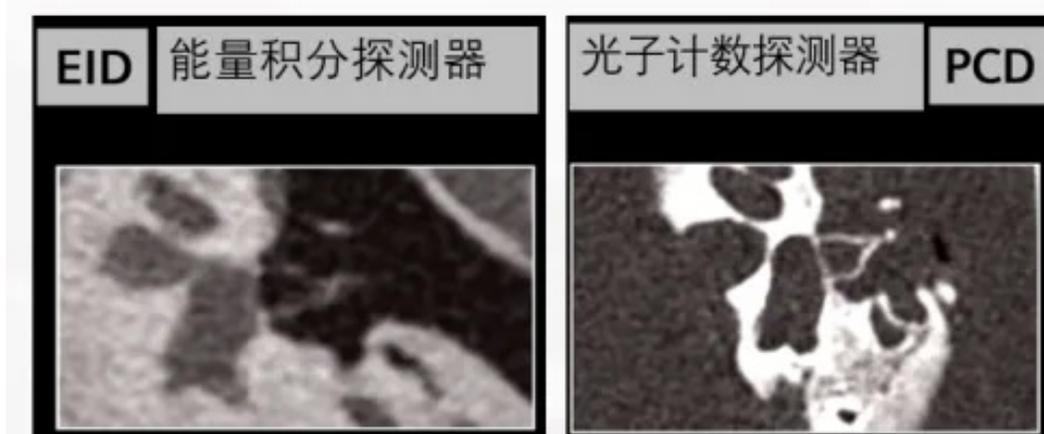
在工业检测领域，光子计数探测器具备能谱能力，可以根据能量阈值进行分类计数，从而将传统 X 射线成像中混合在一起的、不同物质的信号分离开来。

“通俗地讲，原有 X 射线成像出来是密度影像，根据透过率、密度不同，形成灰度图像。但光子探测可以通过测量材料在 K、L 等吸收边的突变能量，利用吸收边能量与元素原子序数对应的关系，实现元素的快速识别与定量分析。”沈昕嘉以安检场景举例，传统的 X 光安检扫描可以分辨密度高的是金属、密度低的是有机物，而光子计数安检可以精确分辨出物品的金属构成（如稀有金属元素），从而筛选出可疑物品。

在应力检测、新能源电池检测等工业无损检测中，这一特性可以支持更精确的测定数据和更简化的检测程序。

02 匹配产业发展节奏，推动产品量产导入

基于市场空间与行业发展进度，「宇称电子」针对医疗和工业两大市场，采取不同的产品及市场策略。沈昕嘉介绍，医疗影像领域更关注成像速度和能量积分，以大型影像设备探索物理极限为目标。该领域下游整机技术已相对成熟，但国产探测器芯片进度还比较落后，因此「宇称电子」将更多聚焦在材料及芯片的国产替代，目前已与下游光子计数 CT 大客户深度合作，实现量产和千万级营收。



人体中“最小的骨头”耳中的镞骨 CT 影像对比

在工业检测领域，从应力检测、缺陷无损检测到新能源电池检测、矿产探测等，需求门类众多，重点在于以探测器芯片为抓手，去解决具体的检测问题。由于行业下游技术还在摸索阶段，「宇称电子」不仅提供芯片模组，还会提供算法等更多解决方案，帮助下游快速升级到单光子技术时代。

“在新能源电池检测领域，我们目前在极片涂布、滚压等工艺检测上取得了一些突破性进展，已进入工程化阶段和领域。另外，在金属表面应力检测领域，以前探测器芯片依赖进口，现在我们跟下游客户一起，完成了整个应力仪从芯片、模组到整机的自主可控，目前已经通过了国家技术检验，迈向批量生产与产业化阶段。”沈昕嘉总结道。

中国信息通信研究院发布的《信息光子技术发展与应用研究报告(2024年)》显示，根据 Photonics21 等数据测算，2023 年全球光子市场规模（包含信息及能量，核心芯片器件及材料、模块级、系统级产品等）约 9200 亿美元，其中光算存市场规模约数十亿美元，光连接市场约数百亿美元，光采集和光呈现市场约数千亿美元。在 AI 产业的拉动下，2027 年市场规模预计可达 12000 亿美元。

针对未来的增长机遇和国际巨头的竞争，沈昕嘉认为「宇称电子」的核心竞争力在于“更懂物理”。碲锌镉、碲化镉等晶体材料在 X 光成像下有独特的物理特性，基于材料的物理特性如何配套设计电路是其中的关键。“我们一直的观点是芯片必须与材料、系统‘共生’，让芯片在每一道工序都为整体系统服务，而不是让材料和系统去迁

就芯片。凭借这种深度耦合的能力，我们已经成为产业链的关键中枢，并携手产业链共同推动真正的系统级创新。”

未来发展上，「宇称电子」将进一步推动医疗和工业领域客户放量，并加速车在激光雷达领域的产品导入，预计未来营收增速保持在每年 50% 左右。

(来源：36 氪未来产业)

杭州发布“润苗计划”，以“耐心资本”浇灌科创雨林

杭州东部软件园内，首期规模 20 亿元的润苗基金已正式启航。这是继“杭州六小龙”出圈之后，杭州正在用系统化的思维改写科技企业成长路径、打造“创新创业天堂”的重要举措。值得持续关注。

基金明确聚焦“投早、投小”，专项投资成立 5 年以内的科技型初创企业，投资单个企业不超过 500 万元且出资比例不超过 20%，不做第一大股东。这标志着杭州对科技型初创企业的扶持，从提供政策优惠进入到“政策 + 资本”双轮驱动的新阶段。



润苗基金的启动并非孤立事件，而是杭州“润苗计划”的重要组成部分。这项计划以“选苗、扶苗、蹲苗、壮苗、护苗”五大行动为脉络，构建了全周期、全要素的科技型初创企业培育体系。行动界定了“种子”与“好苗子”两类培育对象。

杭州为“润苗计划”设定了量化目标：到 2027 年，培育科技型中小企业 5 万家、“好苗子”企业 3000 家、高新技术企业 2 万家。同时，还要培育“新雏鹰”企

业 300 家、科技领军企业 100 家，形成科技型初创企业“铺天盖地”、科技领军企业“顶天立地”的“金字塔”形企业梯队。这些目标应当不是空想。截至 2024 年年底，杭州已拥有高新技术企业超 1.6 万家、科技型中小企业超 3.4 万家，国家级孵化器数量连续 12 年居全国省会城市和副省级城市首位。

润苗基金在运作机制上进行了多项创新探索，从“人找项目”到“智选项目”，以提高基金投资效率和精准度。项目来源广泛，决策机制灵活，风险容忍度更高。有关负责人表示，希望通过一系列制度创新，使润苗基金成为杭州科技型初创企业和创业团队最值得信赖的“长期合伙人”。



直面和尽力解决科技型初创企业普遍面临的融资难、融资贵问题，是开展行动的初衷。计划年均投资项目数不少于 100 个，对符合条件的投资企业，纳入“好苗子”企业管理。杭州还将推广创新积分制（杭创分），鼓励银行、担保等金融机构探索“见分即贷”“见保即贷”

等服务模式。同时推动市域股权投资项目互享、尽调互认，建立区县（市）领投、市级参与的联动机制。

在省级层面，浙江已于今年8月启动“科技新小龙探访和护航行动”，通过多元化赋能机制培育具有核心技术突破能力的新锐科技企业。该行动遴选注册3年以上、近三年研发投入占比不低于10%、近三年营收或估值年增长率达30%以上的企业。对拥有原创性、颠覆性技术的“特例”，相应条件可以放宽。最终脱颖而出的百家企业，将进入“全周期护航”名单。

坚持有效市场与有为政府的相互结合，是“十五五”时期必须把握和体现的基本原则。杭州和浙江系统性探索产业生态培育范式，虽然还有待市场化实践的检验，

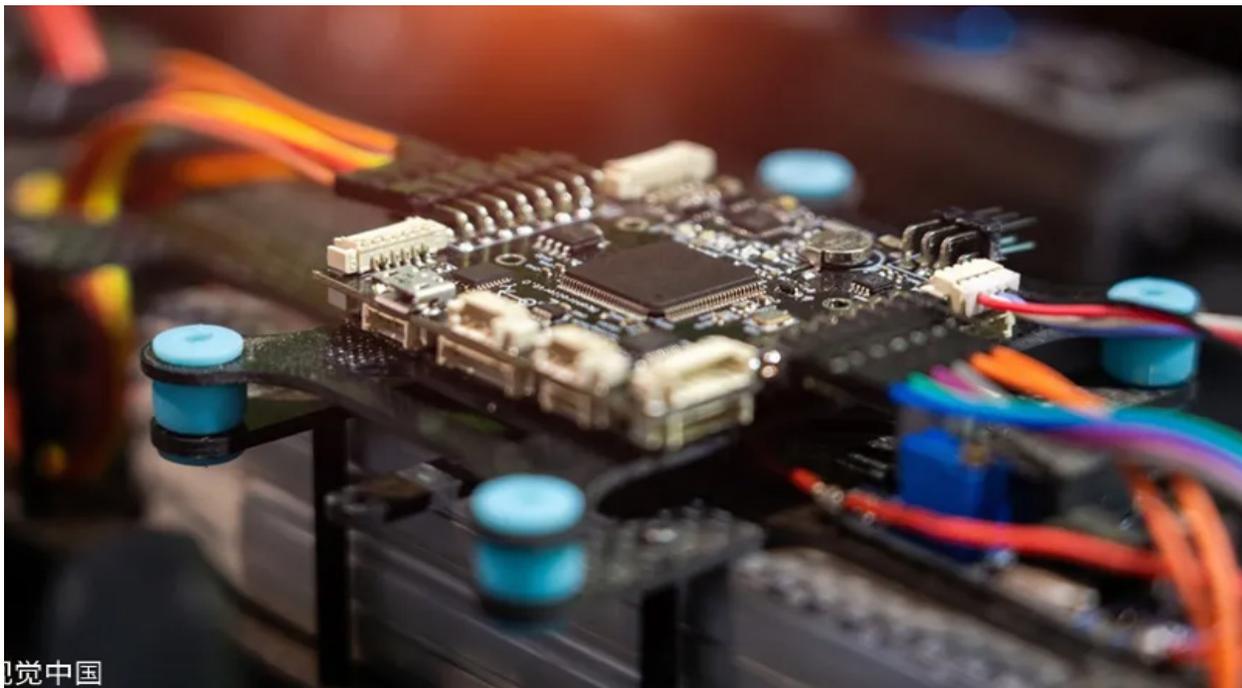
但这种“包容十年不鸣，静待一鸣惊人”的取向和定力，是值得充分肯定的。

润苗基金的启动，不只是增加一支政府引导基金，更是城市发展思维的转变：从“移栽大树”到“孕育种子”，从追求短期规模到培育长期生态。基金注入的也不只是单纯的资金，而是对新技术、新产业、新模式的信心，也预示着更多符合市场规律和主体需求的优质服务。

在这片充满活力的科创沃土上，期待更多“种子”企业破土而出，长成参天大树。

（来源：杭州市投资促进局）

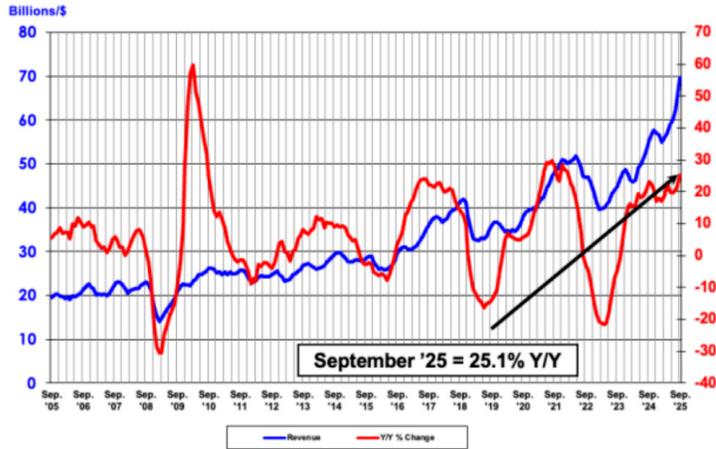
全球 Q3 芯片销售额增长 15.8%，增速远超 Q2



视觉中国

美国半导体行业协会（SIA）今日宣布，2025年第三季度全球半导体销售额达2084亿美元，较第二季度增长15.8%。2025年9月全球半导体销售额为695亿美元，较2024年9月的555亿美元增长25.1%，较2025年8月增长7.0%。月度销售额数据由世界半导体贸易统计组织（WSTS）统计，并采用三个月移动平均值。SIA的会员企业占美国半导体行业总收入的99%，以及近三分之二的非美国芯片企业。

Worldwide Semiconductor Revenues Year-to-Year Percent Change



September 2025			
Billions			
Month-to-Month Sales			
Market	Last Month	Current Month	% Change
Americas	20.81	22.52	8.2%
Europe	4.44	4.69	5.5%
Japan	3.72	3.78	1.6%
China	17.63	18.69	6.0%
Asia Pacific/All Other	18.31	19.78	8.0%
Total	64.91	69.47	7.0%
Year-to-Year Sales			
Market	Last Year	Current Month	% Change
Americas	17.24	22.52	30.6%
Europe	4.43	4.69	6.0%
Japan	4.21	3.78	-10.2%
China	16.26	18.69	15.0%
Asia Pacific/All Other	13.37	19.78	47.9%
Total	55.52	69.47	25.1%
Three-Month-Moving Average Sales			
Market	April / May / June	July / August / September	% Change
Americas	18.43	22.52	22.2%
Europe	4.38	4.69	7.2%
Japan	3.59	3.78	5.2%
China	16.97	18.69	10.2%
Asia Pacific/All Other	16.60	19.78	19.2%
Total	59.97	69.47	15.8%

“今年第三季度全球芯片销售额持续增长，增速显著超过第二季度，”美国半导体行业协会 (SIA) 总裁兼首席执行官约翰纽弗表示。

“市场增长主要得益于包括存储器和逻辑芯片在内的各类半导体产品需求的增加。而亚太地区和美洲地区的销售额则推动了同比增速。”

从区域来看，9月份亚太及其他地区 (47.9%)、美洲 (30.6%)、中国 (15.0%) 和欧洲 (6.0%) 的销售额同比均有所增长，但日本的销售额同比下降 (-10.2%)。8月份美洲 (8.2%)、亚太及其他地区 (8.0%)、中国 (6.0%)、欧洲 (5.5%) 和日本 (1.6%) 的销售额环比均有所增长。

经历了2024年的蓄势与回暖，全球半导体业界对2025年市场表现呈乐观预期。WSTS此前预测，2024年全球销售额将同比增长19.0%，达到6269亿美元。2025年，全球销售额预计达到6972亿美元，同比增长11.2%。伴随市场动能持续复苏，十大半导体技术趋势蓄势待发。

2nm 及以下工艺量产

日前，台积电透露将继续加快美国亚利桑那州工厂的产能扩张，并即将在该地区拿下第二块大型土地以支持这一计划。同时，台积电在日本的第二座晶圆厂已经开始建设。在中国台湾地区，多期2nm晶圆厂建设项目正在筹备中，预计2nm制程将在本季度早些时候实现量产，而A16制程也有望在下半年量产。

HBM4 最快下半年出货

SK海力士已与核心客户完成HBM4的供应谈判，计划于第四季度启动量产出货。三星

计划在10月27日至31日的“Samsung Tech Fair 2025”技术展览会上亮相其第六代12层HBM4产品，并计划今年晚些时候进入量产阶段。

分析师预计12层HBM4产品的售价为每片500美元，较目前约300美元的12层HBM3e价格高出60%以上。

先进封装产能持续放量

2025年，先进封装市场需求有望持续回暖，OSAT（封装测试代工厂商）及头部晶圆厂将进一步扩充先进封装产能，并推动技术升级。台积电在加速CoWoS产能扩充的同时，将在2025年至2026年期间，将CoWoS的光罩尺寸从2023年的3.3倍提升至5.5倍，基板面积突破100×100mm，最多可容纳12个HBM4。长电科技上海临港车规级芯片成品制造基地计划于2025年建成并投入使用。

AI 处理器出货继续保持强劲

2025 年，一批 AI 芯片新品将发布或上市，在架构、制程、散热方式等方面迭代更新，以期提供更强算力和能效。比如：前不久英特尔首次透露 18A 制程工艺的首款产品——代号 Panther Lake 的新一代 AI PC 处理器架构细节。Panther Lake 架构的英特尔酷睿 Ultra 第三代系列处理器预计今年底开始出货，明年初、即 2026 年 1 月实现广泛市场供应。与此同时，英特尔披露，位于美国亚利桑那州钱德勒市的 Fab 52 工厂已全面投产，准备今年晚些时候大规模生产 18A 制程芯片。

高阶智驾芯片进入上车窗口期

2025 年还被诸多车规芯片厂商视为高阶智驾的决赛点、量产上车的窗口期。地平线征程 6 系列已获超 20 家车企及品牌的平台化定点，自 2025 年起将助力超 100 款车型搭载中高阶智驾功能上市，征程 6 旗舰版已顺利投片。芯擎科技自动驾驶芯片“星辰一号”计划于 2025 年实现批量生产。国际企业方面，高通于 2024 年 10 月发布的 Snapdragon Ride 至尊版平台于 2025 年出样。

量子处理器规模上量

在 2024 年年末，谷歌 Willow、中国科学技术大学“祖冲之三号”等最新量子处理器接连亮相，在量子比特数、量子纠错、相干时间、量子计算优越性等方面取得突破。2025 年，业界有望迎来更大规模的量子处理器及计算系统。

硅光芯片制造技术走向成熟

随着 AI 服务器对数据传输速率的要求急剧提升，融合了硅芯片工艺流程和光电子高速率、高效优势的硅光芯片备受关注。

AI 加速与半导体生产融合

AI 正在加速与半导体设计、制造等全流程融合。2025 年，AI 有望辅助或者代替 EDA 的拟合类算法和工作，包括 Corner 预测、数据拟合、规律学习等。在制造方面，台积电有望在 2nm 及以下制程开发中使用英伟达计算光刻平台 cuLitho。该平台提供的加速计算以及生成式 AI，使晶圆厂能够腾出可用的计算能力和工程带宽，以便在开发 2nm 及更先进的新技术时设计出更多新颖的解决方案。

RISC-V 开启高性能产品化

2025 年也被视为 RISC-V 产业承上启下、打造高性能标杆产品的关键一年，加速打造标志性产品、深化生态建设并推动 RISC-V+AI 融合，成为产业共识。

碳化硅进入 8 英寸产能转换阶段

2025 年，碳化硅产业将正式进入 8 英寸产能转换阶段。意法半导体在中国设立的合资工厂项目——安意法半导体碳化硅器件工厂 2025 年量产。罗姆福冈筑后工厂 2025 年开始量产。Resonac 2025 年开始规模生产 8 英寸碳化硅衬底。安森美于 2025 年投产 8 英寸碳化硅晶圆。

(来源：半导体产业纵横)

1-10月集成电路双增长！产量升10.2%，出口增速超24%

据工信部发布数据，2025年1—10月，我国电子信息制造业生产稳定增长，出口小幅回落，效益稳步提升，投资有所下滑，行业整体发展态势平稳。

生产稳定增长

1—10月，规模以上电子信息制造业增加值同比增长10.6%，增速分别比同期工业、高技术制造业高4.5个和1.3个百分点。10月份，规模以上电子信息制造业增加值同比增长8.9%。主要产品中，前10个月，手机产量12.5亿台，同比下降4.7%，其中智能手机产量10.2亿台，同比增长0.7%；微型计算机设备产量2.75亿台，同比下降1.7%；集成电路产量3866亿块，同比增长10.2%。

出口小幅回落

1—10月，规模以上电子信息制造业累计实现出口交货值同比增长1.0%，较1—9月回落1.1个百分点。10月份，规模以上电子信息制造业实现出口交货值同比下降6.3%。据海关统计，1—10月，我国出口笔记本电脑1.12亿台，同比下降5.8%；出口手机6.08亿台，同比下降8.2%；出口集成电路2927亿个，同比增长19.2%。

效益稳步提升

1—10月，规模以上电子信息制造业实现营业收入14万亿元，同比增长8.3%；营业成本12.2万亿元，同比增长8.1%；实现利润总额5700亿元，同比增长12.8%；营业收入利润率为4.07%，较1—9月提高0.1个百分点。10月份，规模以上电子信息制造业营业收入1.53万亿元，同比增长3.9%。

投资有所下滑

1—10月，电子信息制造业固定资产投资同比下降2.2%，较1—9月回落0.1个百分点，比同期工业投资增速低7.1个百分点。

东部地区增速较快

1—10月，规模以上电子信息制造业东部地区实现营业收入99547亿元，同比增长9.7%，较1—9月回

落0.4个百分点；中部地区实现营业收入23677亿元，同比增长10%，较1—9月回落0.6个百分点；西部地区实现营业收入16274亿元，同比下降1.4%，较1—9月回落1.2个百分点；东北地区实现营业收入705.2亿元，同比下降3.6%，较1—9月提高0.7个百分点。10月份，东部地区实现营业收入10733亿元，同比增长6.1%；中部地区实现营业收入2964亿元，同比增长5.7%；西部地区实现营业收入1522亿元，同比下降11.8%；东北地区实现营业收入69.2亿元，同比增长3.8%。

海关总署：前10个月我国集成电路出口增长明显

据海关总署公布数据，2025年前10个月，我国货物贸易延续平稳增长态势，进出口总值37.31万亿元人民币，同比增长3.6%。其中，出口22.12万亿元，增长6.2%；进口15.19万亿元，与去年同期基本持平。

10月份，我国货物贸易进出口总值3.7万亿元，增长0.1%。其中，出口2.17万亿元，下降0.8%；进口1.53万亿元，增长1.4%，已连续5个月增长。值得注意的是，前10个月，我国高技术产品出口表现亮眼。其中，集成电路出口1.16万亿元，增长24.7%；汽车出口7983.9亿元，增长14.3%。

从数据来看，我国进出口结构不断优化，高技术产品进出口呈现双高局面。

以美元计价，10月机电产品出口细分品类表现仍呈明显分化态势，整体同比增长1.24%，不同领域表现“冷热不均”。细分品类里，集成电路、汽车、船舶等成为出口金额增长的主要力量，而手机、家用电器、灯具等商品同比下滑幅度较大。

集成电路出口总体延续强势格局，10月出口金额同比大幅提升26.92%，虽环比下降12.33%，但整体增长态势稳健，已连续7个月维持20%以上的同比增幅。

汽车出口动能持续拉满，10月出口金额同比增长34.01%，连续5个月维持10%以上的同比增幅。环比

增长 11.72%，环比涨幅强势领跑各类出海商品。

10 月船舶出口同比大幅增长 68.40%，虽环比下降 18.53%，但同比端显著回暖，整体依旧呈现积极改善态势。

在其余商品出口方面，肥料表现出色，10 月出口金额同比大幅增长 101.24%，但环比下降 10.36%；稀

土出口同比增速有所放缓，10 月同比增长 42.87%，低于 9 月 97.31% 的增幅，且环比下降 4.83%，但仍维持强势增长态势。

(来源：半导纵横)

2026 年十大科技市场趋势预测



近日，TrendForce 集邦咨询发布了“2026 十大科技市场趋势预测”。

1、AI 液冷散热大规模渗透 AI 数据中心

AI 数据中心承担的计算任务呈指数级增长，随着功耗和密度持续提升，带动算力液冷技术强劲需求。

传统的风冷技术难以满足数据中心发展需求，液冷技术能够有效解决高热密度机柜的散热难题，成为数据中心冷却技术的新方向。

2026 年受惠于北美大型 CSPs 提高资本支出，对 AI 数据中心建置需求旺盛，预估全球 AI Server 出货量将逾 20%。

英伟达将面临更为激烈的竞争。首先 AMD 将推

出 MI400 整柜式产品，主攻 CSPs 客户；其次，北美 CSPs 自研 ASIC 力道持续增强；最后，云厂商自研 ASIC，以及寒武纪等 AI 芯片公司强化 AI 芯片自主研发，将 AI 市场竞争推向白热化。

随着 AI 芯片算力提升，单芯片热设计功耗 (TDP) 将从 NVIDIA H100、H200 的 700W，上升至 B200、B300 的 1,000W 以上或更高，Server 机柜须以液冷散热系统对应高密度热通量需求，推升 2026 年 AI 芯片液冷渗透率达 47%。Microsoft (微软) 亦提出新一代芯片封装层级的微流体冷却技术。整体而言，短中期市场仍以水冷板液冷为主，CDU 架构将自 L2A (Liquid-to-Air) 转向 L2L (Liquid-to-Liquid) 设计，长期则朝更精细化

的芯片级散热演进。

2、HBM 与光通讯技术愈发关键

HBM 是一种基于 3D 堆栈封装技术的高性能内存，它通过将多个 DRAM 芯片垂直堆叠，并使用硅通孔（TSV）技术实现芯片之间的高速互连，从而显著提高内存的带宽和数据传输速度。与传统的内存架构相比，HBM 具有更高的引脚密度和更低的延迟，能够在有限的空间内提供更大的内存容量和更快的数据访问速度。

目前各家存储器厂商通过 HBM 堆栈结构优化，封装与接口创新，并且与逻辑芯片协同设计，藉由各方面的努力来提升了 AI 芯片的本地带宽。

解决了存储器的传输瓶颈之后，跨芯片、跨模组间的数据传输仍成为限制系统效能的新瓶颈，为突破此限制，光电整合与 CPO（Co-Packaged Optics）技术逐步成为主流 GPU 厂商与云端供应商的研发重点。现阶段 800G/1.6T pluggable 光模组已启动大量生产，而 2026 年起预期将有更高带宽的 SiPh/CPO 平台导入 AI 交换机（Switch）之内。借由新型的光通讯技术来实现高带宽、低功耗的数据互连，并优化系统整体带宽密度与能源效率。

3、NAND Flash 供应商强化 AI 方案

NAND Flash 供应商正加速推进专门的解决方案，包含两项关键产品：储存级存储器（SCM）SSD/KV Cache SSD/HBF 技术，定位介于 DRAM 与传统 NAND 间，提供超低延迟与高带宽特性，为加速实时 AI 推理工作负载的理想选择。

另一项是 Nearline QLC SSD，QLC 技术正以前所未有的速度被应用于 AI 的温 / 冷数据储存层，例如模型检查点与数据集归档。QLC 的每晶粒储存容量较 TLC 将高出 33%，大幅降低储存巨量 AI 数据集的单位成本。预估至 2026 年，QLC SSD 于 Enterprise SSD 的市场渗透率将达 30%。

4、AI 数据中心储能市场，爆发式增长

数据中心的能源需求不仅体现在总量上，更体现在其对供电质量和稳定性的极高要求上。根据最新要求，未来，国家枢纽节点新建的数据中心绿电占比需要超 80%，但风电、光伏的间歇性特征难以适配数据中心 24 小时连续运行的稳定用电需求。为避免断电造成服务器关闭、数据丢失、设备损坏等情况，大数据中心配

储的重要性越发凸显。

预估未来五年内，AI 数据中心储能除了现有的短时 UPS 备电和电能质量改善，2 至 4 小时的中长时储能系统占比将迅速提升，以同时满足备电、套利和电网服务需求。部署方式也将从数据中心级的集中式 BESS（battery energy storage system），逐步向机柜级或丛集级的分散式 BESS 渗透，如电池备用单元，以提供更快的瞬时响应。

预期北美将成为全球最大 AI 数据中心储能市场，由超大规模云端厂商主导。预期全球 AI 数据中心储能新增容量将从 2024 年的 15.7GWh，激增至 2030 年的 216.8GWh，复合年平均成长率达 46.1%。

5、AI 数据中心迈向 800V HVDC 架构

在 AI 驱动的数据中心时代，千瓦级的供电标准早已无法匹配 AI 模型对能耗的极端需求。

以英伟达当前主力的 GB200 NVL72 机架为例，随着机架功率逐步逼近兆瓦级别，基于 54V 直流的传统配电方式已然陷入瓶颈。英伟达宣布其 800V 高压直流（HVDC）架构将于 2027 年全面部署，以支持 1MW 及以上的 IT 机架功率需求，提升供电效率与可靠性，还大幅降低铜材使用，简化系统结构，并为 AI 工厂的发展打下坚实基础。

第三代半导体 SiC/GaN 正是实现这一转型的关键，多家半导体供应商已宣布加入 NVIDIA 的 800V HVDC 计划。预估第三代半导体 SiC/GaN 在数据中心供电中的渗透率在 2026 年将上升至 17%，至 2030 年有望突破 30%。

6、2nm GAAFET 革新，2.5D/3D 封装突破

晶体管架构正进一步演变为 GAAFET，在 GAAFET 架构中，栅极以四个方向完整包覆通道，提供了更佳的控制能力，使其在面对更严峻的工艺挑战时晶体管仍然能稳定地提升其性能。尽管 GAAFET 架构看似复杂，但 GAAFET 架构在工艺上仍有很大一部分沿用原有的 FinFET 架构的工艺，降低了晶圆代工在 GAAFET 架构的工艺研发上所面对的技术挑战。

随着各家 2nm GAAFET 进入量产，TSMC（台积电）、Intel（英特尔）与 Samsung（三星）则分别推出 CoWoS/SoIC、EMIB/FOVEROS、I-Cube/X-Cube 等

2.5D/3D 封装技术，提供前后段整合代工服务。如何在产能利用率、可靠性、成本与良率间取得平衡与商业优势，将是各大晶圆代工与封装厂的核心挑战。

7、2026 年人形机器人出货成长逾 700%

随着特斯拉等国际巨头量产时间表的明确，以及国内厂商在资本与技术上的快速跟进，一个全新的赛道正在加速成型。

2026 年将是人形机器人迈向商用化的关键一年，全球出货量预估年增逾七倍、突破 5 万台，市场动能聚焦于两大主轴：AI 自适应 (AI Adaptivity) 技术与场景应用导向。AI 自适应技术结合高效 AI 芯片、感测融合与大型语言模型 (LLM) 的进化，使机器人能在非结构化环境中实时学习与动态决策，展现“谋定而后动”的行为能力。

8、笔记本电脑显示高阶化提速，折叠机主流化进程迎关键节点

OLED 以自发光、高对比、轻薄化与可变刷新率等特性，突破 LCD 在厚度与能耗的物理瓶颈，符合 Apple (苹果) 对影像精度与能源效率的双重要求。Apple 预计 2026 年正式将 OLED 面板导入 MacBook Pro，将带动高阶笔电显示规格由 mini-LED 转向 OLED，预估 2025 年 OLED 笔电渗透率可望来到 5%，2026 年之后，在 Apple 带动下，2027-2028 年可望提升至 9-12%。

苹果已经于 6 月启动了折叠 iPhone 的初步原型 1 (Prototype 1/P1) 阶段。如果按照苹果的传统产品开发时间表，这台折叠屏手机预计将在 2025 年底完成主要的原型测试阶段，随后进入工程验证测试 (EVT) 阶段。预估将带动全球折叠手机出货量于 2027 年突破 3,000 万支。目前折叠手机仍面临迈向主流的最后障碍—铰链可靠度、柔性面板封装、良率与成本控制。

9、LEDoS 技术蓄积成长能量

Meta Ray-Ban Display 是 Meta 公司于 2025 年 9 月 18 日 Connect 开发者大会上推出的智能眼镜，由首席执行官马克·扎克伯格发布，套装包含全彩高清显示屏眼镜及配套神经腕带，起售价 799 美元。该产品右镜片配备 600×600 像素显示屏，支持显示通知、导航指引及社交媒体应用，搭配的 Meta 神经腕带 (Neural Band) 通过肌电图 (EMG) 技术检测前臂肌肉电信号实现手势操控。

随着市场预期与 Meta 迭代产品规划的推进，趋势正指向具备更高亮度、对比度的 LEDoS 技术，以拓展应用场景，加上 Apple、Google (谷歌)、RayNeo (雷鸟创新)、INMO (影目科技)、Rokid (乐奇)、Vuzix 等厂商持续布局，成本有望加速下探。预估 2027-2028 年将出现更成熟的全彩 LEDoS 解决方案，Meta 也预计推出新一代搭载 LEDoS 的 AR 眼镜。

10、2026 年辅助驾驶渗透率提升

自动驾驶技术 (包括高级驾驶辅助系统 ADAS 和自动驾驶出租车 Robotaxi) 已成为全球汽车产业转型的核心赛道，技术迭代、成本下降与政策支持正推动行业加速发展。

预估 2026 年 L2(含) 以上辅助驾驶的渗透率将逾 40%，智能化将接续电动车成为汽车产业成长动力。此外，以 L4 级为目标的 Robotaxi 正迎来全球性的扩张浪潮。以 L4 级为目标的 Robotaxi 正迎来全球性的扩张浪潮。

(来源：半导体产业纵横)

我国科研团队发布稀土材料最新成果

nature

Explore content ▾ About the journal ▾ Publish with us ▾

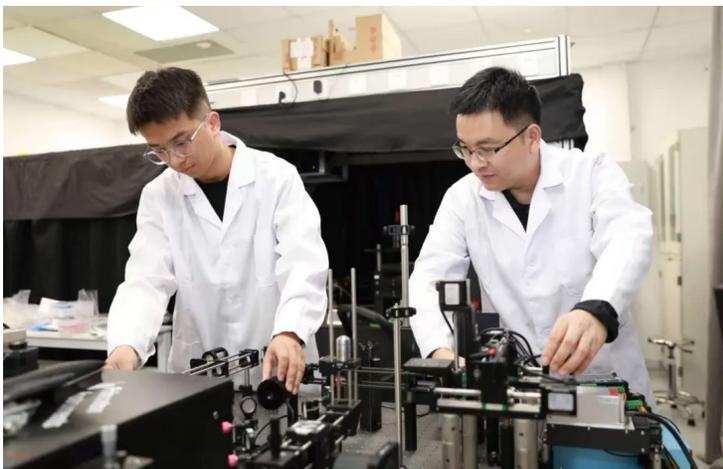
[nature](#) > [articles](#) > [article](#)

Article | [Open access](#) | Published: 19 November 2025

Electro-generated excitons for tunable lanthanide electroluminescence

[Jing Tan](#), [Peng Zhang](#), [Xiaoqing Song](#), [Chunmiao Han](#) , [Feng Wang](#), [Jing Zhang](#), [Chunbo Duan](#), [Zhilong Zhang](#), [Sanyang Han](#) , [Hui Xu](#)  & [Xiaogang Liu](#) 

Nature **647**, 632–638 (2025) | [Cite this article](#)



据悉，清华大学深圳国际研究生院（清华SIGS）韩三阳副教授团队联合黑龙江大学、新加坡国立大学的最新研究成果，以“捕获电生激子实现可调谐的稀土纳米晶电致发光”为题在线发表于《自然》期刊，为稀土材料在现代光电技术中的产业化应用扫清了关键障碍。

据了解，稀土纳米晶（镧系掺杂纳米晶）因发光颜色可调、谱线窄、稳定性高等优势，被视为电致发光领域“潜力股”。但该材料的绝缘特性导致电流无法直接注入，使其长期难以应用于LED、OLED等现代直流电致发光器件。

针对这一核心瓶颈，联合团队创新性提出有机—无机杂化策略，通过表面修饰为稀土纳米晶穿上“能量转换外衣”。该有机分子界面可精确调控能级结构，将激子能量高效传递给稀土离子发光体，成功解决了电致发光中激子产生、输运和注入的关键难题，实现高色纯度、光谱可调的高效电致发光。

（来源：科技日报）

东南大学攻克 W 频段前端芯片“功率困局”

日前，东南大学毫米波国家重点实验室洪伟教授当选中国科学院院士的消息在学术界引起广泛关注。作为我国毫米波与太赫兹技术领域的领军人物，洪伟院士团队始终致力于前沿射频芯片技术的研究。

今年，该团队在微波技术领域顶级期刊 IEEE Transactions on Microwave Theory and Techniques 上发表了一项突破性成果——一种基于 0.1 μm GaAs pHEMT 工艺的创新双向射频前端架构，解决了 W 频段

(75-110 GHz) 测量仪器和通信系统中的核心痛点。

一、技术困局：W 频段的“功率瓶颈”

在 6G 通信、汽车雷达和高分辨率成像系统飞速发展的今天，W 频段因其宽带宽和短波长的特性，成为极具吸引力的频段资源。然而，一个长期存在的技术瓶颈制约着其广泛应用：本振 (LO) 功率难生成，无源混频器驱动难。

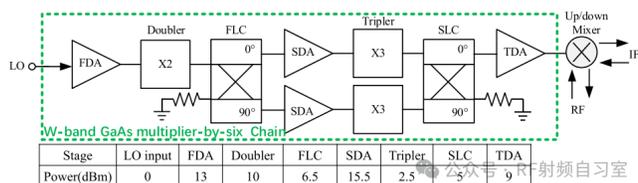
在 W 频段，基于 GaAs 工艺产生高功率 (>18 dBm)

信号本身就非常困难，而传统的宽带无源双向混频器却需要极高的 LO 驱动功率（通常超过 18 dBm）才能达到理想的变频增益。这使得系统设计陷入两难：既要高功率输出，又要低功耗运行，在传统架构中几乎是不可能实现的。

此外，宽带倍频链产生的复杂谐波（5 次、7 次、8 次谐波）干扰，进一步降低了信号纯度，制约了整个系统的性能。

二、核心创新：三大创新技术巧妙协同破解痛点

面对上述挑战，洪伟院士团队提出了一套创新性的解决方案：“自适应偏置星形混频器 + 高抑制度六倍频链”的组合架构。



创新点一：自适应直流偏置的星形混频器——降低驱动门槛的“巧劲”

自适应直流偏置的星形混频器 (Star Mixer with Adaptive Bias)——给混频器“减负”，让 9dBm 发挥 18dBm 的效力

传统的星形混频器依靠高功率 LO 信号来开关二极管。团队创新性地引入了自适应直流偏置 (Adaptive DC Bias)。

- 原理：通过在马逊巴伦 (Marchand Balun) 的接地端引入偏置电压和旁路电容，人为地调整二极管的导通阈值。
- 效果：这使得混频器在仅需 6-10 dBm 的 LO 驱动功率下即可工作，而传统结构通常需要 >18 dBm。
- 性能：混频器在降频模式下峰值转换增益达 -9.5 dB，升频模式下达 -7.5 dB，且无需消耗直流功耗 (No DC Power Consumption)。

创新点二：功率增强型微带线 (MTL) 正交三倍频器

为了获得高质量的 W 频段信号，团队设计了一个

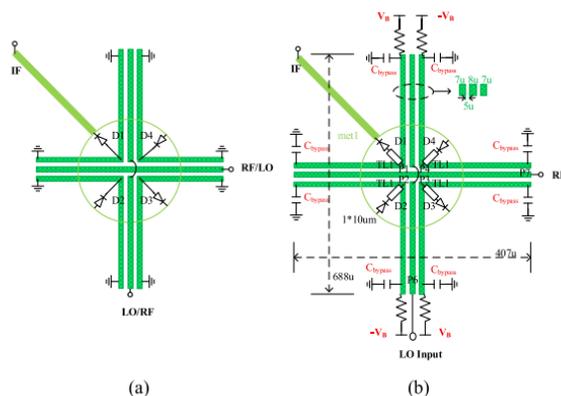


Fig. 15. (a) Traditional star mixer. (b) MSM with bias and power-enhancing microstrip line.

六倍频链 (x6 Multiplier Chain)，包含一个二倍频器和一个三倍频器。

- 正交双平衡架构：三倍频器采用了基于 Lange 耦合器的正交输入输出架构，利用相位抵消原理，完美抑制了基波和 5 次谐波。
- 功率增强 MTL：在反向并联二极管对中引入了特定长度 (70μm) 的微带传输线 (MTL)。这些线不仅起到匹配作用，更通过调整大信号输入阻抗，最大化了三次谐波的产生效率，使增益提升了约 2 dB。

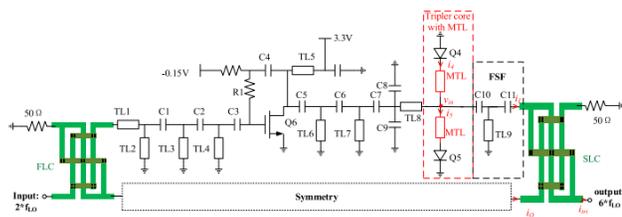


Fig. 7. Schematic of the proposed SDA and W-band double-balance passive tripler.

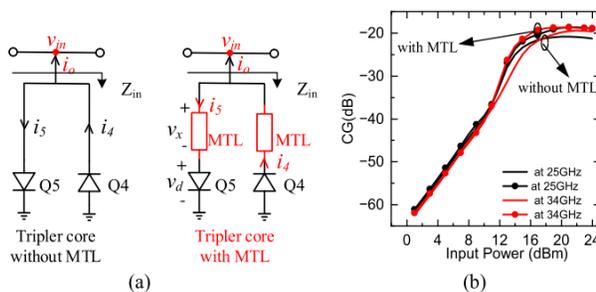


Fig. 8. (a) Tripler core with or without MTLs. (b) Simulated CG of tripler core versus input power with or without MTLs (24 × 70 μm) at 25 and 34 GHz.

创新点三：全频段覆盖的带宽扩展技术

为了覆盖完整的 W 频段 (75-110 GHz)，设计中融合了多种宽带技术：

- 电阻负反馈 & 源极负反馈：在驱动放大器 (FDA/SDA/TDA) 中广泛应用，以牺牲部分增益为代价换取平坦的宽带响应。
- 多级峰值增益交错技术 (Multistage Peak Gain Staggering)：在未级驱动放大器 (TDA) 中，特意将匹配网络设计为“双峰”响应（一个在 75GHz 附近，一个在 102GHz 附近），从而在整个 W 频段内实现了平坦的高输出功率。

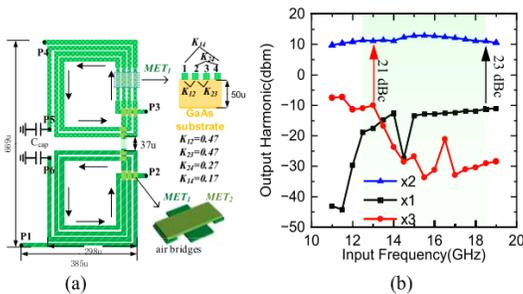


Fig. 6. (a) Layout of MB. (b) Simulated harmonics output power curve of the doubler.

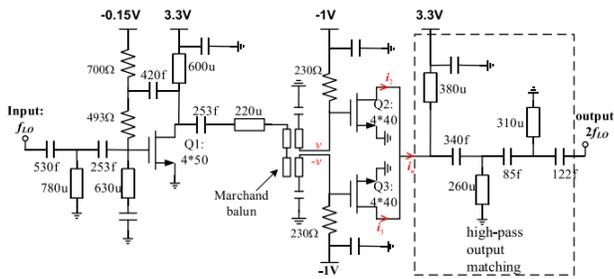


Fig. 2. Schematic of the FDA and doubler.

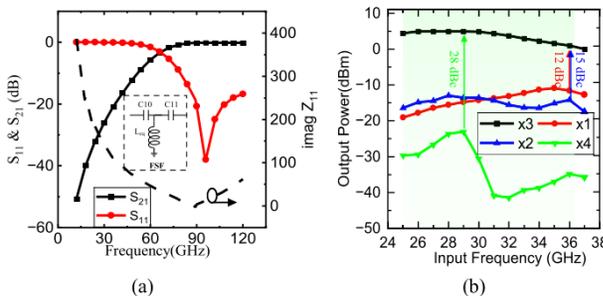
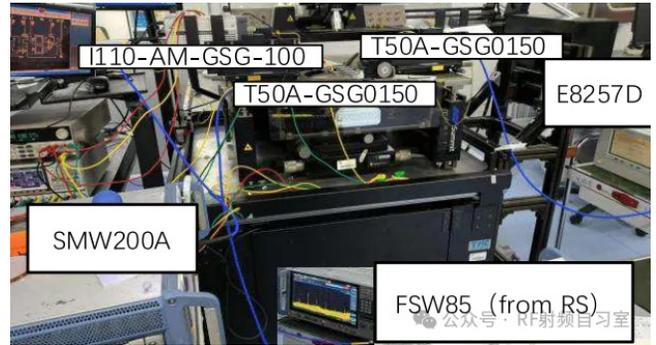
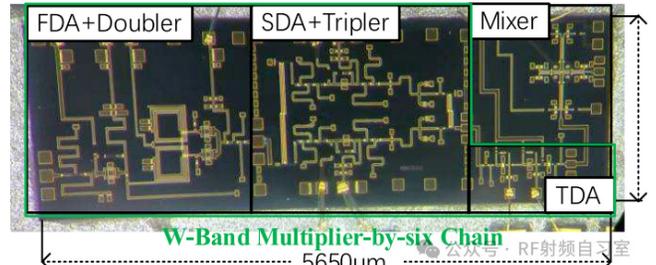


Fig. 12. (a) Frequency-selective filter. (b) Simulated harmonics output power versus input frequency of tripler when input power is 10 dBm.

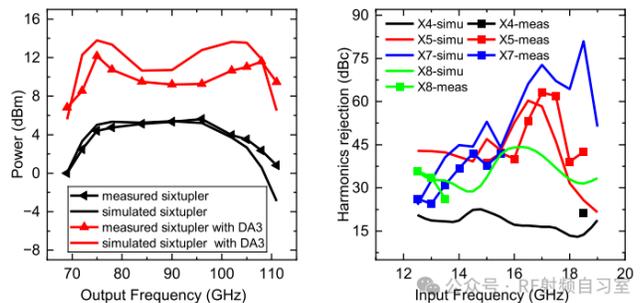
三. 实测数据：硬核指标

该芯片采用 0.1- μm GaAs pHEMT 工艺流片，芯片总面积为 $5.65 \times 1.5 \text{ mm}^2$ 。实测结果显示其性能达到了国际领先水平：

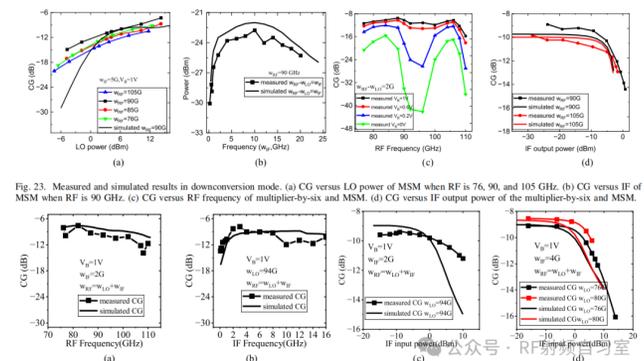
- 六倍频链性能：



- o 输出功率：峰值 12 dBm @ 90 GHz。
- o 带宽：3-dB 功率带宽覆盖 75-110 GHz（完美覆盖 W 频段）。
- o 谐波抑制：在关键频段内，杂散抑制优于 20 dBc。



- 混频器性能：
- o 降频增益：-9.5 dB (75-108 GHz RF)。
- o 升频增益：-7.5 dB (76-102 GHz RF)。
- o LO 驱动：仅需 9 dBm（显著低于同类工作）。



o 隔离度：LO 到 RF 隔离度 >15 dB。

四、总结

这项工作不仅是一次电路设计的胜利，更为国产高端射频测试仪器的研发提供了重要的技术储备。

洪伟院士团队通过引入自适应偏置技术，成功打破了无源混频器对高功率 LO 的依赖，使得在 GaAs 工艺上实现低功耗、高性能的 W 频段前端成为可能。这种架构非常适合用于 VNA 扩频模块、毫米波上下变频器等对性能要求极高的应用场景。

(来源：RF 射频自习室)

国产 EDA 加速进化

EDA（电子设计自动化）被誉为“芯片之母”，是数千亿美元集成电路产业的基石。作为技术密集型行业，EDA 的发展与全球经济周期深度绑定，尤其受半导体产业波动影响，即便行业领军企业，其业绩与成长性也难逃宏观环境的牵连。2025 年三季报的集中披露，让国产 EDA 企业的发展态势愈发清晰——行业整体营收保持增长，但盈利表现呈现显著分化，同时并购整合与技术攻坚并行，国产进程正在加速。

01 三季报透视：营收增长分化，盈利表现各有千秋

2025 年三季度，三家头部国产 EDA 企业交出了差异化答卷，营收均实现正向增长，但净利润表现差距明显。

广立微增长最为迅猛，第三季度营业收入 1.82 亿元，同比增长 57.31%；净利润 2133.30 万元，同比激增 312.35%。前三季度营业收入 4.28 亿元，同比增长 48.86%；净利润 3701.72 万元，同比增幅高达 380.14%，基本每股收益 0.1878 元。

概伦电子实现关键突破，前三季度营业收入 3.15 亿元，同比增长 12.71%；归母净利润 4199.07 万元，较去年同期的 -5716.47 万元成功扭亏为盈。扣非归母净利润虽仍为 -1951.53 万元，但较去年同期的 -4337 万元大幅收窄，基本每股收益 0.10 元。

华大九天营收规模领先，前三季度营业收入 8.05 亿元，同比增长 8.24%，但盈利能力显著下滑。归母净利润 906.03 万元，同比下降 84.52%；扣非归母净利润 -2215.63 万元，同比增长 33.99%，基本每股收益 0.02 元。

02 盈利分化背后的原因何在？

不难看出，整体 EDA 行业企业营收呈现增长态势，但是净利润却呈现分化态势。

广立微净利润大增，主要得益于报告期内公司业务同比快速增长。广立微聚焦硅光技术与成品率提升业务，行业需求旺盛直接推动盈利能力大幅提升。

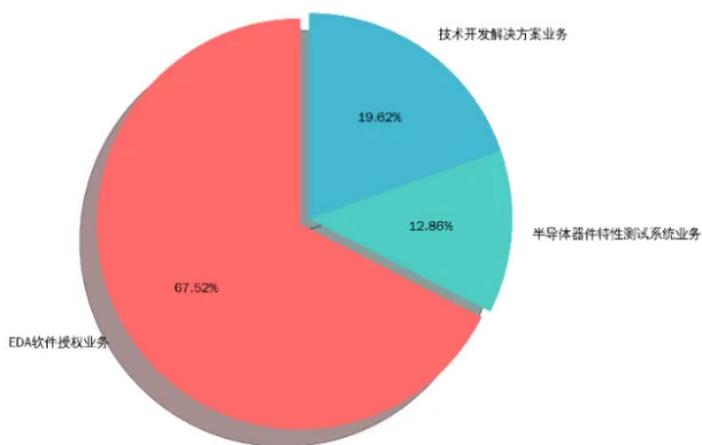
从业务结构来看，两大核心板块均保持高速增长态势：软件开发及授权业务表现亮眼，实现收入 9100.54 万元，同比增长 50.24%，充分彰显 EDA 工具的核心技术竞争力；测试设备及配件业务稳步扩张，收入达 15345.79 万元，同比增长 38.13%，印证下游制造端需求持续旺盛释放。

AI 浪潮推动高端芯片需求井喷，伴随工艺复杂度与设计规模持续攀升，芯片良率已成为制约产业发展的核心瓶颈，相关提升需求日益迫切。广立微深耕芯片成品率提升与电性测试快速监控技术，是国内外多家大型集成电路设计及制造企业的核心合作伙伴。目前，其已构建起“EDA 设计软件 + WAT 测试设备 + 半导体数据分析工具”的成品

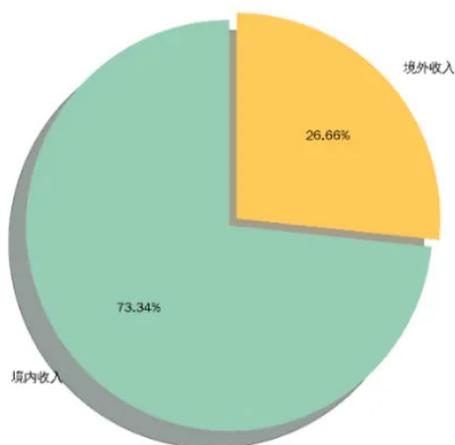
率提升全流程解决方案，能在集成电路从设计到量产的全产品周期中，全方位助力芯片性能、成品率与稳定性实现协同提升。

而概伦电子前三季度净利润大增，归母净利润扭亏为盈。主要得益于各业务条线均实现较快增长。2025年1-9月，公司实现主营业务收入31,410.20万元，同比增长12.83%。分地区方面，来源于境内的收入为23,037.76万元，同比增长20.20%，来自境内的收入占主营业务收入的比例为73.34%；来源于境外的收入为8,372.43万元，来自境外的收入占主营业务收入的比例为26.66%。分产品方面，EDA软件授权业务实现收入21,206.92万元，同比增长10.71%，占主营业务收入的比例为67.52%；半导体器件特性测试系统业务实现收入4,039.48万元，单三季度同比增长40.29%，占主营业务收入的比例为12.86%；技术开发解决方案业务实现收入6,163.79万元，同比增长89.58%，占主营业务收入的比例为19.62%。

概伦电子2025年1-9月各业务收入占比



概伦电子2025年1-9月各地区收入占比



华大九天增收不增利，并非主业经营问题，而是战略性投入与外部补贴变化所致。公司前三季度毛利率高达90.51%，第三季度更是升至92.81%，环比提升5.7个百分点，行业领先地位稳固。

利润下滑主要因两方面：一是研发投入持续加码，前三季度研发费用5.57亿元，研发费用率69.2%，长期维持在70%左右，远超国际巨头30%-40%的水平；二是政府补助减少，叠加上半年1.04亿元的股权激励费用。这种“战略性亏损”，是打破海外技术垄断的必要投入，而高额股权激励也反映出行业对EDA人才的激烈争夺。有行业猎头透露，有经验的EDA工程师薪资三年翻番仍一将难求。

03 EDA企业开启收购整合，冲刺平台化布局

2025年，国产EDA企业加速通过收购整合完善业务布局，核心目标是打造平台型企业，契合行业“从芯片端到系统端无缝拉通”的发展趋势。

广立微：2025年8月战略收购比利时LUCEDA NV。该公司是硅光芯片设计自动化软件（PDA）领域的全球领军企业，产品覆盖硅光芯片设计、制造等环节。此次收购帮助广立微从传统EDA拓展至PDA领域，整合双方在集成电路和光子芯片的技术优势，逐步覆盖硅光芯片设计、制造、测试、良率提升方向的系统性解决方案，突破从技术研发到规模化量产的关键良率瓶颈。目前PDA行业尚未形成垄断格局，为其提供了技术突破与市场竞争的窗口期。

概伦电子：拟通过发行股份及支付现金方式，收购锐成芯微100%股权及纳能微45.64%股权，同时募集配套资金10.5亿元。锐成芯微拥有覆盖30多家晶圆厂、4nm至180nm工艺的1000多项物理IP，应用于汽车电子、物联网等领域；纳能微聚焦有线接口IP、模拟IP授权及芯片定制服务。交易完成后，概伦电子将实现EDA工具与

IP 核的深度整合，成为国产稀缺平台化公司，为数十家晶圆厂和数百家设计公司提供全面解决方案。

华大九天：2025 年 3 月宣布拟收购芯和半导体控股权，后者专注于全栈集成系统 EDA 解决方案，支持 Chiplet 先进封装，应用于 5G、人工智能等多个领域。尽管该收购于 7 月终止，但华大九天自上市以来已通过收购芯达芯片、投资多家 EDA 企业完善布局。公司高管表示，将采取自主研发、合作开发和并购整合相结合的模式加速全流程布局；另外，本次收购终止不会对公司当前的正常经营活动产生不利影响。

行业层面，新思科技收购 Ansys、铿腾电子收购 BETA 等事件已明确信号，全流程、平台化成为 EDA 及工业软件的核心发展趋势，将深刻重塑行业格局。华大九天近期发布未来五年战略规划，以“平台化、流程化、智能化”为核心，构建全流程、全领域 EDA 解决方案，标志着国产 EDA 向全球市场进阶。

04 EDA 市场竞争加剧

中国 EDA 市场规模从 2024 年的 105.2 亿元预计增长到 2029 年的 235.0 亿元，年均复合增长率达 17.4%。但政策红利并非万能解药。本土 EDA 企业必须面对来自全球范围内更激烈的竞争。市场机会的扩大，也意味着竞争强度的升级。

政策支持为国产 EDA 提供了关键助力。作为集成电路产业的关键环节，EDA 长期被纳入国家战略支持范畴。近日，江苏省科技厅正式印发 2025 年度省科技重大专项立项文件，无锡北京大学电子设计自动化研究院申报的“支持 7nm 及以上超大规模集成电路布线方法及 EDA 软件研究”项目成功获批立项。这一突破性进展不仅成为无锡高新区辖内单位首次斩获该级别重大专项的标志性事件，更标志着我国在高端 EDA（电子设计自动化）领域的自主创新之路迈出了关键一步。

从政策层面看，此次专项立项既是江苏省培育新质生产力、建设全球影响力产业科技创新中心的战略布局，也是国家 EDA 产业政策红利的集中体现。近年来，从大基金三期注资，到地方层面的研发补贴、采购激励，我国已形成多层次、全方位的 EDA 产业支持体系，推动国产 EDA 从“单点突破”向“系统重构”加速演进。

技术上，国产 EDA 也在不断向上突围。新凯来子公司启云方首次向业界发布了两款拥有完全自主知识产权的国产电子工程 EDA（原理图和 PCB）设计软件。据其介绍，启云方电子工程 EDA 设计软件在电子电路设计重要指标方面已达业界一流水平，产品性能较行业标杆提升 30%，软件支持多人并行协同设计、随时随地在线检视，产品硬件开发周期缩短 40%，智能辅助设计一版成功率提升 30%。该公司电子工程 EDA BU 总裁袁夷表示，今天发布的相关产品目前已投入市场，已有超过 2 万名工程师使用，目前下游市场反馈良好。产品性能较行业标杆提升 30%，产品硬件开发周期可缩短 40%。

EDA 行业作为典型的技术驱动型行业，突出的研发实力是奠定市场地位的基础。近年来，华大九天研发并掌握了多项核心 EDA 技术，具备行业领先的技术优势。公司凭借核心技术实力以及在行业的领先地位，先后承担了诸多国家级重大科研项目，其中包括国家“核心电子器件、高端通用芯片及基础软件产品”重大科技专项中的“先进 EDA 工具平台开发”与“EDA 工具系统开发及应用”课题项目以及科技部重点专项“超低电压高精度时序分析技术”和“EDA 创新技术研究”课题项目等。

国产 EDA 行业在政策与需求驱动下快速成长，但企业策略分化导致盈利表现不一。头部公司通过技术投入和并购向平台化迈进，长期仍需突破技术瓶颈并应对国际竞争。

（来源：半导体产业纵横）

RISC-V 应用落地，已经 Next-Level

2025 RISC-V 产业发展大会上，工业和信息化部副部长熊继军指出：RISC-V 为我国在人工智能芯片、高性能处理器等关键领域实现高水平科技自立自强提供了新的路径选择。

当前，RISC-V 已经成功跻身世界主流处理器市场。据预测，到 2031 年，RISC-V 芯片出货量将突破 200 亿颗，IP 收益有望达到 20 亿美元。

从 2010 年暑期项目到 2025 年主流架构，RISC-V 的十年走得极快。这个快，在大会“RISC-V 新兴技术与应用场景”分论坛上有了具象注脚。奕斯伟计算、中移芯昇、进迭时空等公司展出的不是架构蓝图，而是数据中心、智能汽车、机器人场景里的产品。

走到今年，RISC-V 厂商达成的共识很实在：不能在真实场景里跑得快、跑得省、跑得稳。

01 场景越复杂，RISC-V 越有用

曾几何时，很多人对于 RISC-V 的理解存在偏差。由于其开源开放、免授权费、架构精简的特性，RISC-V 往往被简单定义为“平价 ARM 的替代品”。

这一标签并非毫无根据。凭借成本优势，RISC-V 确实在蓝牙耳机、智能手环、温控器等物联网终端中快速铺开。SHD 数据显示，到 2031 年，RISC-V 芯片在消费电子领域的全球市场份额预计将达到 39%，主要集中在智能家居、可穿戴设备及 AIoT 终端。

每一个新兴的架构，都需要探索自己的路径，RISC-V 也不例外。今年，在 RISC-V 新兴技术与应用场景论坛上，一个明显的变化扑面而来：RISC-V 已不再局限于低功耗小设备，而是明确进入汽车、工业、5G 基站、边缘服务器乃至数据中心，去解决那些标准化架构难以应对的复杂问题。这背后，是其架构本质所决定的。当 AI 不再集中于云端，而是分散到车、家、工厂、机器人之中，计算需求变得极度碎片化。

RISC-V 的价值，正在于它是一套真正可定制硬件基底：可裁剪、可扩展、可集成、可验证。以大模型

推理为例，随着 DeepSeek 等 MOE 架构普及，每次推理仅激活少量参数，RISC-V 可针对“稀疏激活 + 高带宽访问”的特征，定制数据预取与内存管理逻辑，实现真正的降本增效。

更重要的是，开源开放的指令集让它自带原生 AI 支持，能稳稳接住模型创新的机会；而它的包容性，又能支撑创新企业从专用计算到通用计算的各类探索。

所以结论很明确：AI 时代，场景越复杂，RISC-V 的灵活适配优势越能凸显，自然也就越有价值。

02 RISC-V 的场景穿透力

从当前落地进展看，RISC-V 正同步向三大高价值领域纵深推进——端侧 AI、智能汽车、数据中心。它不再局限于低功耗 IoT 设备，而是展现出跨层级场景穿透力：既能嵌入一颗语音唤醒芯片，也能支撑一辆智能汽车的决策系统，甚至成为云数据中心的信任底座。



正如奕斯伟计算总裁、首席运营官胡巍浩所言：“RISC-V 作为全球计算产业变革的核心驱动力，正展现出从边缘到核心、从专属到通用的发展趋势。”

第一，RISC-V 上端侧 AI。

RISC-V 正成为端侧 AI 落地的核心载体，不是简单跑个 MCU，而是在资源受限设备上原生运行语音识别、视觉理解甚至轻量化大模型。

在推动 RISC-V 与 AI 深度融合的进程中，以奕斯

伟计算为代表的企业，基于在人机交互、具身智能等多个场景的深厚积累，为全球伙伴提供具有竞争力的 RISC-V 芯片与解决方案。还通过牵头成立 RDI 聚力联盟、打造 RISAA 技术平台等举措，加速 RISC-V 与 AI 的深度融合。

在无线通信领域，中移芯昇针对 5G RedCap 等无线终端，自研兼容 RVV 的 RISC-DSP 指令集与 XVA 架构 VDSP，在典型信号处理任务中大幅降低时钟周期与代码量，有望突破传统 DSP 在能效与灵活性上的瓶颈。

在具身智能赛道，进迭时空基于自研 RISC-V AI CPU，构建了从“智能大脑”到“物理身体”的分层计算体系，已落地教育机器人、同轴飞行器、陪伴宠物等终端，覆盖教学到行业应用。

家庭智能生态也在加速融合。中国移动智慧家庭运营中心提出“OpenHarmony+RISC-V”为“一体两翼”，打通芯片、OS 到应用的全栈能力，直面家庭设备“资源受限、生态割裂、安全可信”三大痛点。

在音视频场景，深度数智已在 RISC-V AI SoC 上成功移植 VLC 播放器，并集成语音转写与本地 LLM 翻译功能。这意味着多模态 AI，正在 RISC-V 上原生生长。

第二，RISC-V 上车。

RISC-V 上车是有契机的。

传统系统设计倾向于采用成熟处理器以控制风险，但 AI 的到来正在打破这一规则。汽车行业是 AI 部署效益最显著的领域之一，而成功落地需要模块化、可扩展的技术平台与配套生态。

RISC-V 正加速驶入汽车核心场景，全球头部厂商已密集落子。

英飞凌宣布下一代车规 MCU 将全面采用 RISC-V 内核，称其让开发者“超越供应商限制，自由实现构想”；英伟达确认最新芯片内置 10-40 个 RISC-V 核，并计划将 CUDA 生态移植至 RISC-V 架构，为高阶智驾铺路；Mobileye 更在 CES 2025 上公布基于 RISC-V 的 ADAS 方案，预计 2027 年起量产，并预测“到 2030 年，主流 ADAS 系统将基于 RISC-V”。

在中国，落地更为迅速。RISC-V 正快速嵌入电机控制、区域控制器、智能座舱等核心环节。据奕斯伟计算车载事业部市场中心中心长刘宇介绍，随着汽车电子

电气架构向域控演进，算力需求呈现“碎片化与实时性并重”的特征。对此，奕斯伟计算已推出多款车规级 RISC-V 芯片，在启动速度、低功耗管理与 AI 模型适配性上表现突出，“未来将在从环境感知到座舱执行的完整链路中扮演重要算力角色。”

第三，RISC-V 上数据中心。

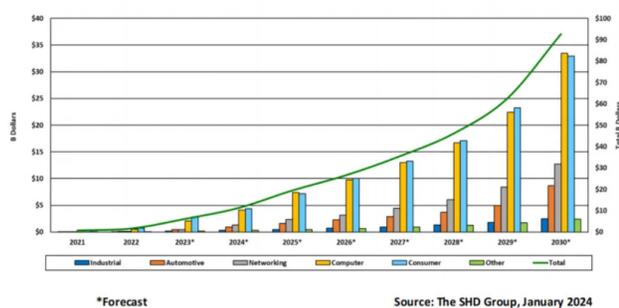
如果说“上车”标志着 RISC-V 进入高可靠工业场景，那么“上数据中心”则意味着它触达高性能计算领域。

在长期由国际巨头垄断的数据中心管理领域，RISC-V 实现了关键突破。赛昉科技推出的 RISC-V BMC 芯片 JH-B100，已在启动速度、国密算法支持和多节点管理能力上对标国际主流产品，完成与多家服务器平台的适配，即将规模化商用。

不止于管理芯片，RISC-V 也在向计算核心延伸。算能推出的服务器级 RISC-V 处理器，已在山东大学 RISC-V 服务器集群、中国电信“北海”云平台、鼓楼智算中心等项目中批量部署，聚焦存储加速、数据备份与网络安全等高价值场景。

引人注意的是，微纳核芯在论坛上介绍了其开创的三维存算一体（3D-CIM）技术路线。该技术融合了存内计算（CIM）、RISC-V 异构架构（RV-CIM）以及 3D 近存技术，能够在成熟工艺条件下，实现超越先进工艺的算力密度与能效表现。这相当于是新技术叠加新技术，对于未来的落地，非常具有想象空间。

03 结语



2021-2030 年各类应用领域 RISC-V 系统级芯片 (SoC) 市场收入

RISC-V 正在跨过从“能用”到“好用”的临界点。

RISC-V International 预测，到 2031 年，RISC-V 芯片将在六大市场占据显著份额：消费电子（39%）、计算机（33%）、汽车（31%）、数据中心（28%）、工业（27%）和网络通信（26%），总体出货量将超

200 亿颗。

当智能从云端下沉到车、家、工厂与机器人，标准化架构的“大而全”反而成了负担，而 RISC-V 的“小而准”成了优势。

技术破界，应用无界。未来，RISC-V 或许不会出

现在消费者广告中，但它将深深嵌入每一台消费者触手可及的终端里。

(来源：半导纵横)

3D NAND，如何演进？

自 20 世纪 80 年代末引入存储器市场以来，NAND 闪存从根本上改变了大量数据的存储和检索方式。

这种专为高密度数据存储而设计的非易失性存储器几乎应用于电子市场的各个领域，从智能手机到数据中心，无所不包。它被用于大多数可移动和便携式存储设备，例如 SD 卡和 U 盘。近年来，3D NAND 在人工智能的蓬勃发展中也扮演了重要角色，为训练人工智能模型所需的大量数据提供了高效的存储方案。

随着数据存储需求的爆炸式增长，芯片公司正竞相提高 NAND 闪存的存储单元密度（以每平方毫米千兆比特 (Gb/mm^2) 为单位），同时降低每比特成本。十多年前，半导体行业从二维 NAND 过渡到三维 NAND，以克服传统存储器尺寸缩减的限制。近年来，各公司通过增加每个芯片的存储单元层数和每个单元的存储比特数（商用 NAND 闪存最高可达四比特）来提高存储密度。

其中一项最重要的进展是从浮栅晶体管向电荷陷阱单元的转变。浮栅技术将电荷存储在导体中，而电荷陷阱单元则将电荷存储在绝缘体中。这降低了存储单元之间的静电耦合，从而提高了读写性能。此外，由于电荷陷阱单元的制造尺寸比浮栅晶体管更小，因此也为更高的存储密度铺平了道路。

但随着 3D NAND 技术不断突破物理极限，半导体行业正转向多种新技术，以更紧密地排列存储单元——不仅是横向，还有纵向。imec 开发的几项创新技术实现了垂直方向的扩展，同时又不牺牲存储器的性能和可靠性：气隙集成和电荷陷阱层分离。

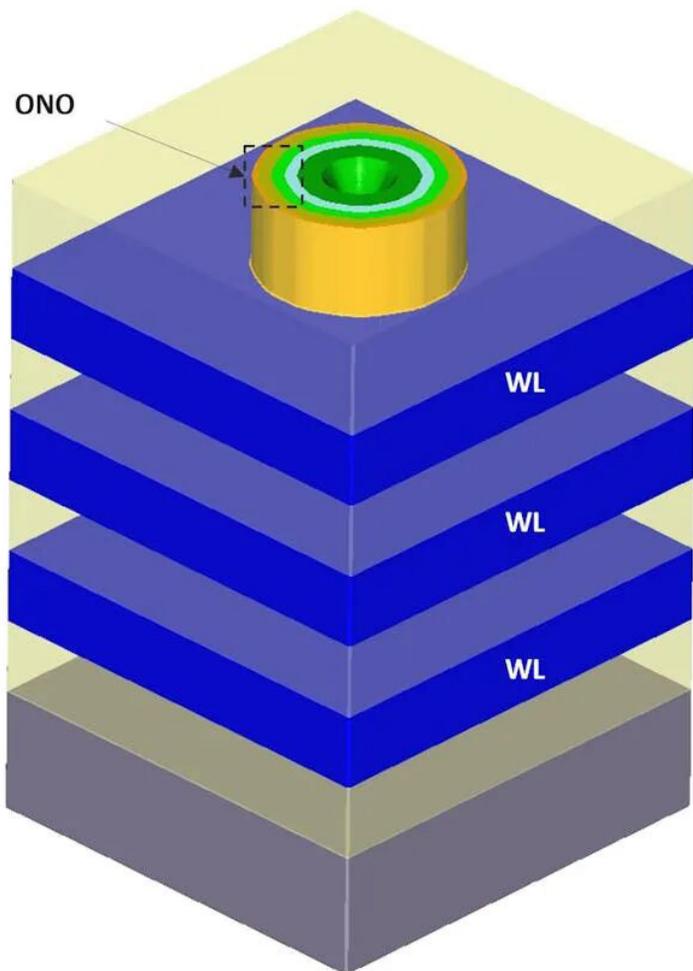
1925 年 10 月，移民到美国的奥匈帝国人尤利乌斯·埃德加·利利菲尔德 (Julius Edgar Lilienfeld) 申请了“控制电流的方法和装置”的专利 (图 1)。他从未将这一概念 (利用一个端子上的电场来改变另外两个端子之间的电流，因此是一种场效应晶体管) 发展成可工作的原型，而当时的半导体技术可能不足以做到这一点。但 1947 年 12 月，威廉·肖克利 (William Shockley)、约翰·巴丁 (John Bardeen) 和沃尔特·布拉顿 (Walter Brattain) 在贝尔实验室发明了一个可工作的晶体管 (尽管是点接触晶体管)。

电荷陷阱单元内部：3D NAND 的基本构建模块

半导体行业计划在未来几年内将全环栅 (GAA) 或纳米片晶体管应用于逻辑芯片。但 GAA 架构已广泛应用于 3D NAND 闪存领域，是高密度数据存储的主力军。在这种 3D 架构中，存储单元堆叠成垂直链，并通过水平字线进行寻址。

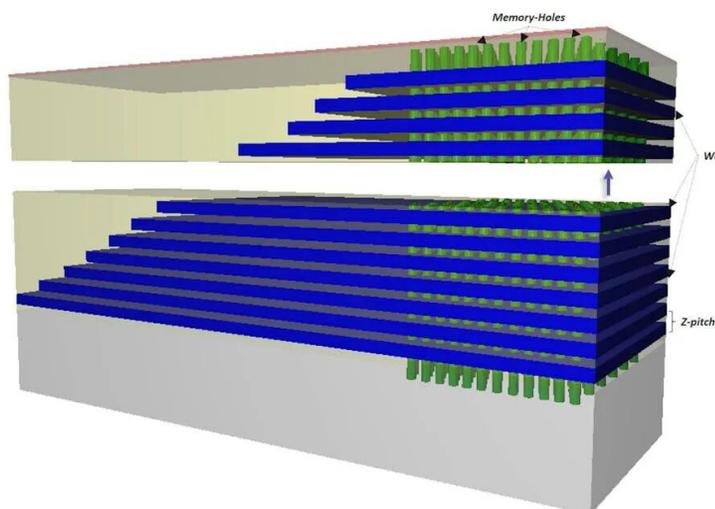
在大多数情况下，电荷陷阱单元充当 3D NAND 中的存储器件。该存储单元类似于 MOSFET，但它在晶体管的栅极氧化层内嵌入了一层薄薄的氮化硅 (SiN)。这使得栅极氧化层变成了一种称为氧化物-氮化物-氧化物 (ONO) 堆叠的半导体材料层，其中各层分别用作阻挡氧化层、捕获氮化物层和隧道氧化层 (图 1)。

3D NAND GAA



1. 该图显示了一个 3D NAND GAA 架构，它具有一串垂直的电荷陷阱单元，该单元具有氧化物-氮化物-氧化物 (ONO) 栅极介质和有限数量的字线 (WL)。

挑战在于如何在 30 微米厚的堆叠层中保持字线直径基本一致。然而，在如此小的空间内保持所有部件的均匀性，会不断增加工艺的复杂性和成本，对高堆叠沉积和高深宽比刻蚀工艺提出了更高的要求。



2. 这张 3D NAND 闪存图突出了相邻字线之间的 z 间距。

当栅极施加正偏置电压时，沟道区的电子会隧穿氧化硅层并被捕获在氮化硅层中。这会提高晶体管的阈值电压。可以通过在源极和漏极之间施加电压来测量存储单元的状态。如果电流流过，则表示没有电子被捕获，存储单元处于“1”状态。如果没有测量到电流，则存储单元处于所谓的“电子被捕获”状态，对应于“0”。

电荷陷阱单元采用 GAA 垂直沟道方法在 3D NAND 结构中实现。想象一下将平面晶体管旋转 90 度，此时垂直的导电沟道被栅堆叠结构包围。

GAA 沟道的制造过程首先是将导体（硅，用作字线）和绝缘层（氧化硅，用于分隔字线）交替堆叠。接下来，使用先进的干法刻蚀工具向下钻孔，形成圆柱形孔。最后，在孔的侧壁上交替沉积氧化硅和氮化硅层，多晶硅晶体管沟道位于所有层的中心。这种结构通常被称为“通心粉沟道”（macaroni channel）。

下一代 3D NAND：单元堆叠和单元缩放

未来几年，存储器行业将把基于 GAA 的 3D NAND 闪存路线图推向其最终极限。

如今，主流厂商正在推出由超过 300 层氧化物/字线堆叠而成的 3D NAND 闪存芯片（图 2）。预计到 2030 年，这一数字将进一步增加，达到 1000 层，相当于约 100 Gbit/mm² 的存储容量。

为了配合堆叠更多层数，半导体公司正在投资开发多种配套工具来提高 3D NAND 的存储密度。这些“扩展加速器”包括增加每个单元的特性和减小 GAA 单元的 xy 间距（横向扩展）。除了比特密度和单元密度的提升之外，各公司还在采取措施来提高存储阵列的面积效率。

另一种提升存储容量的方法是层叠技术，即将闪存器件彼此堆叠，以增加总层数。在 3D NAND 闪存中，存储单元串联形成一条链，这是通过交替堆叠绝缘层和导体层并在其上钻孔来实现的。单元堆叠过程可以重复两到三次——未来甚至可能重复四次——从而在每个芯片上创建更

长的链。每个单元堆叠有时被称为一个“层”。

通过将大量的存储单元堆叠起来，并将各层层叠放以创建更高的 3D NAND 芯片，企业无需一次性制造所有层即可增加总层数。例如，企业可以组装 250 层存储单元，然后将其中四层堆叠成一个拥有 1000 层的 3D NAND 芯片。主要挑战在于如何在这些多层存储芯片上蚀刻出足够深的孔，并均匀地填充这些孔。

此外，一些公司正在将底层逻辑从 NAND 阵列中分离出来，并以一种称为 CMOS 键合阵列 (CbA) 的配置重新集成到 NAND 阵列上。在这种配置中，CMOS 芯片在单独的硅晶圆上制造，然后使用先进的封装技术（特别是混合键合技术）将其连接到 NAND 阵列上。CbA 是 CMOS 下置阵列 (CuA) 的下一个发展阶段，在 CuA 中，NAND 芯片是在同一单片工艺中直接制造在 CMOS 芯片之上的。

展望未来，各公司正在考虑将多个存储阵列粘合到单个 CMOS 晶圆上，作为分层堆叠的替代方法——甚至将多个阵列晶圆粘合到多个 CMOS 上。

为了控制不断上涨的制造成本，imec 和其他半导体企业也在积极探索垂直或“z 间距”缩放技术，以减小氧化层和字线层的厚度。这样一来，就能以可控的成本堆叠更多存储层。

3D NAND 闪存 Z 间距缩放的优缺点

缩小存储层之间的间距对于持续降低下一代 3D NAND 的成本至关重要。相邻字线之间的间距约为 40 纳米，而 z 轴间距缩放的目的是进一步减小堆叠结构中字线层和氧化硅层的厚度。这样，在堆叠高度每增加一微米的情况下，就可以增加存储层数，从而增加存储单元的数量，最终降低成本。

然而，若不进行优化，z 轴间距缩放会对存储单元的电性能产生负面影响。这可能导致阈值电压降低、亚阈值摆幅增大以及数据保持能力下降。此外，它还会增加对存储单元中存储的数据进行编程和擦除所需的电压，这必然会增加功耗、降低存储单元的速度 (RC 延迟)，并可能导致相邻单元间栅极介质的击穿。

这些效应可以追溯到两种物理现象，当记忆细胞被挤压得更近时，这两种现象会变得更加明显：细胞间干扰和横向电荷迁移。

当字线层厚度减小时，电荷陷阱晶体管的栅极长度也相应缩短。结果，栅极对沟道的控制能力逐渐减弱，从而促进了不同单元之间的静电耦合。

除了单元间的相互干扰外，存储单元在垂直方向上的缩小还会导致横向电荷迁移（或垂直电荷损失）：存储单元内部捕获的电荷往往会从垂直的 SiN 层中迁移出来，从而影响数据保持。

电荷陷阱单元有两个几何方向：z 和 xy（由于单元具有圆柱对称性，x 和 y 尺寸相同）。电荷可以从存储单元沿这两个方向泄漏。电荷会沿着 xy 方向通过栅极中的隧道和 / 或阻挡氧化物逸出单元，同时也会沿着 z 方向逸出，最终进入相邻单元内部或过于靠近相邻单元。这是由于横向电荷迁移造成的，随着单元垂直尺寸的缩小和彼此距离的减小，横向电荷迁移变得更加显著。

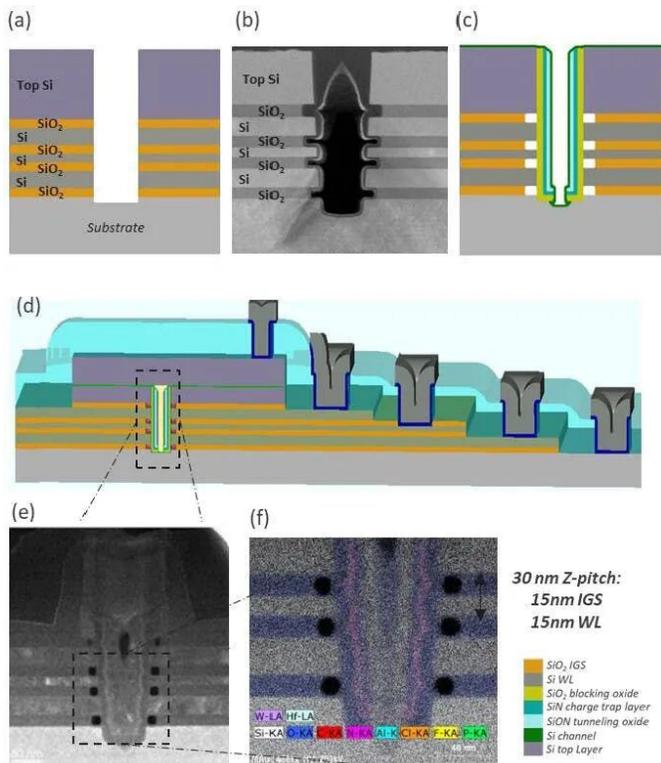
接下来，我们将讨论能够解决这些缺点的技术推动因素，使研究人员能够为未来几代 3D NAND 闪存解锁 z 间距缩放。

字线间：利用气隙减少 Cell 干扰

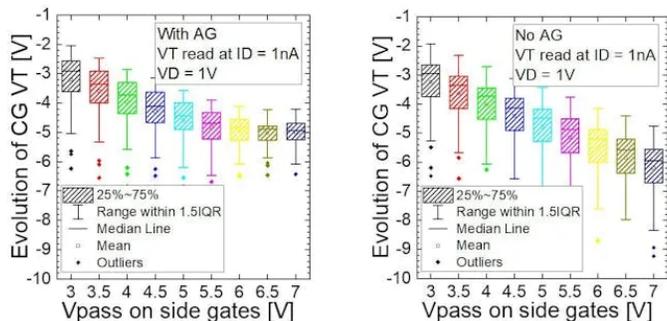
在相邻字线之间集成气隙是解决单元间干扰问题的一种潜在方案。这些气隙的介电常数低于栅极间介质，从而降低了存储单元之间的静电耦合。这种技术已广泛应用于平面二维 NAND 闪存架构中。但是，将气隙集成到高硅氧化物 / 字线堆叠结构中则更具挑战性。

为了克服这些复杂性，imec 在 2025 年 IEEE 国际存储器研讨会 (IMW) 上提出了一种独特的集成方案，该方案能够精确控制字线之间的气隙位置。

在 3D NAND 存储器中，薄层氧化硅被放置在存储单元的栅极内部——作为“栅极介质”，将字线与晶体管沟

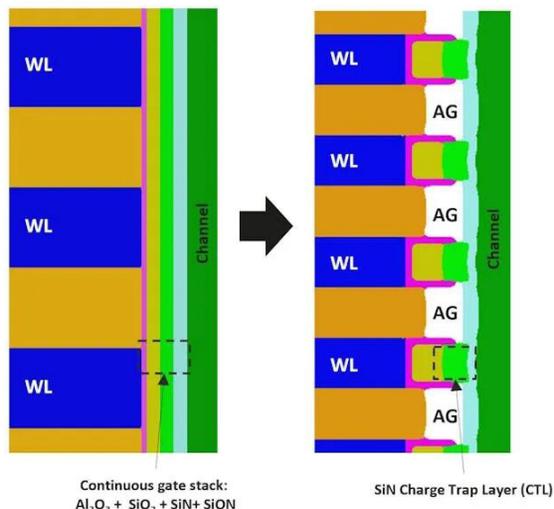


3. 图中所示为气隙 (ad) 的 3D 集成工艺流程, 以及气隙 (ef) 的透射电子显微镜 (TEM) 和能量色散 X 射线光谱 (EDS) 图像。



4. 带气隙 (左) 和不带气隙 (右) 的电荷陷阱器件在不同通过电压下的阈值电压变化。

Charge-Trap-Layer 'Cut'+ AG



5. 连续栅堆叠 (左) 与具有电荷陷阱层切割和气隙集成的栅堆叠 (右) 之间的区别。

道隔开——以及不同存储单元的字线之间——作为“栅极间介质”，将相邻单元彼此隔开 (图 3)。栅极介质构成 ONO 堆叠结构的隧道层和阻挡层，并包围着电荷陷阱 SiN 层。

因此，氧化硅不仅存在于每个存储单元内部，也存在于单元之间。由于 3D NAND 存储单元的制造工艺，栅极介质从一个单元连续延伸到另一个单元，并在相邻存储单元之间的空间与栅极间介质相交。imec 认为这是放置气隙的理想位置。然而，以目前的工艺技术而言，去除 (或切除) 单元之间的电荷陷阱 SiN 层仍然是一个巨大的挑战。

在 imec，我们找到了一种无需从存储单元中切割 SiN 即可集成气隙的新方法。这项创新通过在沉积 ONO 堆叠层之前对栅间氧化硅进行凹陷，从存储孔区域内部引入气隙。气隙与字线自对准，从而实现非常精确的放置。该方法还具有潜在的可扩展性，而这正是其他已提出解决方案的主要问题。

结果表明，带有气隙的器件比不带气隙的器件对相邻单元的干扰更不敏感。这一结论是通过在未选栅极上施加所谓的“通电压”时，带气隙器件的阈值电压偏移更小而得出的 (图 4)。该结果是在一个测试器件上获得的，该器件具有有限的字线层，间距为 30 nm (栅极长度为 15 nm，栅极间氧化硅介质层厚度为 15 nm)，存储孔直径为 80 nm。

imec 的研究人员还研究了气隙对内存性能和可靠性的影响。结果表明，气隙不会影响内存运行，其耐久性可达 1000 次编程 / 擦除循环，与没有气隙的器件相当。

基于这些结果，孔侧气隙集成被认为是实现未来 z 轴间距缩放的关键步骤。

电荷陷阱切割：它在闪存未来发展中的地位

imec 已经证明，在栅极间介电层中引入气隙是可行的。然而，目前存储单元中的这些空腔仅止于阻挡氧化层之前。如果我们能够更深入地钻入存储单元，将气隙引入到阻挡氧化层和电荷陷阱层区域，又会如何呢？

我们在仿真中测试了该方法，结果表明，这种电荷陷阱层分离 (或电荷陷阱切割) 可以增大存储单元的存储窗口 (图 5)。此外，电荷陷阱切割还可以防止存储

单元中捕获的电荷沿氧化层 / 字线堆叠高度方向从上到下的 SiN 线横向迁移。

数据存储在闪存单元中，方法是将阈值电压编程为不同的电平。要存储一位数据，单元需要两个电平：例如，0V 和 1V。要存储两位数据，单元需要四个电平：例如，0V、0.5V、1V 和 1.5V。随着位数的增加，所需的电压电平数也随之增加。

有必要增加阈值电压的总范围（存储窗口）或减小相邻电平之间的间隔（使用 1 位时间间隔为 1 V，使用 2 位时间间隔为 0.5 V）。但是，当这些电压电平距离过近时，区分它们就变得更加困难。通过增加存储窗口，电荷陷阱削减技术可以帮助每个存储单元实现更多电平，从而存储更多位数。

但在 3D NAND 闪存中集成电荷陷阱切割并非易事，因为它需要对极深且狭窄的孔壁进行定向蚀刻和沉积。对于这种结构，用于 2D NAND 闪存的技术工具箱已不再适用。目前，imec 正与其供应商合作开发新技术，以实现可控的电荷陷阱切割。

一旦电荷陷阱层可以被中断，imec 打算将其与气隙集成方案结合起来，为 z 间距缩放挑战提供完整且可扩展的解决方案。

揭开 3D NAND 闪存的复杂性

随着半导体行业竞相在更小的空间内存储更多数据，3D NAND 闪存的 Z 轴间距缩小正成为控制因存储层数增加而产生的成本的关键。凭借其长期积累的加工技术专长和强大的设备供应商生态系统，imec 正在开发支持大幅缩小 Z 轴间距并同时保持存储器运行和可靠性的关键技术：气隙集成和电荷陷阱消除。

与此同时，传统电荷陷阱单元架构带来的收益开始放缓，存储器密度的提升可能在本十年末之前就会趋于平缓。因此，研究人员正在认真研究更具创新性的单元架构，以推动存储器发展路线图在 2030 年以后继续保持领先地位。一种提出的 3D 方案重新构想了整个布局，将存储单元的导电通道水平排列而非垂直排列。

另一种方案用沟槽式架构连接电荷陷阱存储单元，而不是将单元集成到圆形 GAA 几何结构中，这有望大幅提高比特存储密度。

所有这些发展表明，正在研发中的几项技术将使存储器行业能够逐步迈向 100 Gb/mm² 的数据存储——这一需求主要由云计算和人工智能应用驱动。

（来源：半导体行业观察）

硅光芯片，热度飙升

01 硅光芯片公司，业绩猛增

日前，Tower Semiconductor 公布了第三季度财务业绩。财报显示，第三季度营收为 3.96 亿美元，环比增长 6%。毛利润为 9300 万美元，高于第二季度的 8000 万美元。净利润为 5400 万美元。Tower 预计第四季度营收将达到创纪录的 4.4 亿美元，上下浮动 5%。这意味着同比增长 14%，环比增长 11%。

最为吸睛的是，Tower 的硅光子业务在第三季度营收达到约 5200 万美元，较 2024 年同期增长约 70%。市场对硅光子的需求持续激增，主要受到强于预期的 1.6T 产品以及稳健的 400G 和 800G 需求推动。

国内方面，进入 2025 年下半年以来，中际旭创、新易盛、光迅科技等光模块企业的股价也出现明显加速上涨，几乎同步完成估值再定价。

公司名称	前三季度营收	前三季度营收同比	前三季度归母净利润	前三季度归母净利润同比	Q3营收	Q3营收同比	Q3归母净利润	Q3归母净利润同比
中际旭创	250.05亿元	44.43%	71.32亿元	90.05%	102.16亿元	56.83%	31.37亿元	124.98%
新易盛	165.05亿元	221.70%	63.27亿元	284.37%	60.68亿元	152.53%	23.85亿元	205.38%
光迅科技	85.32亿元	59%	7.19亿元	54.95%	32.89亿元	45.01%	3.47亿元	35.42%

中际旭创将业绩增长的主要原因归因于，算力基础设施建设和相关资本开支的增长带来 800G 等高端光模块销售的增加，1.6T 订单的持续增加及出货。与此同时，新易盛与光迅科技的业绩报告同样引人注目，不管是第三季度营收还是前三季度合计营收均涨幅明显。

11月10日，中际旭创发布公告称，公司于2025年11月10日召开第五届董事会第二十五次会议，审议通过了《关于授权公司管理层启动公司境外发行股份(H股)并在香港联合交易所有限公司上市相关筹备工作的议案》。

此外，根据 Lightcounting 预测，光模块的全球市场规模在 2024-2029 年或将以 22% 的 CAGR 保持增长，2029 年有望突破 370 亿美元。从中国市场来看，2024 年中国光模块市场规模为 606 亿元左右，预计 2025 年将达到 670 亿元。

在光模块行业整体增长的背景下，硅光技术正保持高速增长态势。这一趋势的背后，是多重因素的共同推动。

02 硅光 +CPO，这个赛道爆发中

硅光技术掀起热潮，核心原因是 AI 算力需求的爆发。

其一，AI 算力集群的规模化部署，使数据传输面临前所未有的带宽压力。单集群数万张 GPU 的协同运算，需要超高带宽支撑海量数据实时交互。传统芯片依赖铜线传输电信号，但是带宽低、功耗大、延迟高。

硅光芯片的原理是在硅片上集成微型光路(波导、调制器等等)，数据以光脉冲形式传输。它的优点是，带宽更高、速度更快、功耗更低。这使其完美适配 AI 数据中心、大规模训练等场景。

其二，除了硅光，还有一个热词：CPO，硅光正是共封装光器件(CPO)的技术底座。

CPO 的核心逻辑是将光引擎与计算芯片(GPU/ASIC)共封装，缩短光电传输距离(从厘米级缩短至毫米级)以突破带宽、功耗瓶颈。而硅光技术可以利用成熟的半导体 CMOS 制造设施，实现光子器件与电子芯片的高密度集成，这使得大规模生产高性能、低成本的 CPO 光引擎成为可能。如果没有硅光，CPO 的成本将难以控制。

英伟达在 GTC 大会发布 Quantum-X Photonics 系列 CPO 交换机，便通过硅中介层实现光引擎与芯片的近距离互

联，与传统方法相比，能源效率提高到 3.5 倍，信号完整性提高到 63 倍，大规模组网可靠性提高到 10 倍，部署速度提高到 1.3 倍。

当前火热的超节点，正是硅光与 CPO 技术价值落地的核心载体。

超节点技术 (SuperPod) 是一种通过高带宽、低时延互连技术，将大量 GPU 芯片整合为统一超级计算单元的技术架构。它突破了传统单服务器架构限制，将算力单元的概念扩展到了机柜，甚至跨机柜层面。

目前业界有两种常见的超节点方案：一种是通过提升单机柜功耗来部署更多 GPU，但受限于数据中心单机柜的功耗天花板，单机柜 GPU 密度提升存在瓶颈。另外一种则是采用光互连技术，通过增加机柜数量构建超节点，突破传统互连方式下超节点的物理限制。正如上文所言相比铜缆，光缆的远距离传输优势可实现交付与机柜解耦。

为此，业界正在向更高集成度的光学产品演进。

首先是可插拔光模块，它的问题是光电转换芯片往往会离 GPU 距离比较远，信号完整性、损耗与延迟都会成为挑战。而超节点需要提升单通道互连带宽，还要提升通道的密度和数量，这就催生新的光电融合技术——近封装光学。它将光电转换芯片从交换机下放到 GPU 板卡后，传输距离从 1 米缩短至 10 厘米，互连密度提高 2-3 倍，还可去除 DSP 芯片，大幅减少 GPU 间的通讯延迟。近封装光学是目前已批量落地的互连方案。

下一阶段的核心技术便是 CPO。可以说，CPO 与硅光芯片是驱动下一代数据中心光互联的两大核心技术支柱。

后续硅光技术还将逐步扩展到更多应用领域之中，车载激光雷达便是增量蓝海之一。

传统激光雷达系统通常使用离散的机械和光学组件来制造，从而导致解决方案的可靠性验证难度大，同时成本较高。如果通过半导体制造工艺，将数千个光学和电子元件组合到一个芯片上，便可以很好地解决这个问题。

国科光芯创始人刘敬伟曾表示：硅光技术是实现激光雷达的最好路径。硅光技术可将复杂的光学器件组成的激光雷达系统集成（或大部分集成）于一颗硅光芯片上，并采用 CMOS 工艺进行加工，在实现很低成本的同时获得卓越性能。近年来已经有不少光通讯器件厂商开始把下一个应用市场转向激光雷达赛道，并将激光雷达核心收发功能集成到一颗芯片中。

此外，在生物传感、量子科技等诸多方面，硅光技术正展现出巨大潜力。

03 硅光芯片，谁在竞逐？

纵观硅光子在全球的发展情况，美国是硅光子最先兴起的，也是目前发展最超前的国家。

早在 1969 年，贝尔实验室的 S.E.Miller 首次提出了集成光学的概念，但是由于 InP 波导的高损耗和工艺落后难以实现大规模集成，这一技术在当时未能掀起波澜，之后将这一技术发扬光大的是 Intel。2010 年 Intel 开发出首个 50Gb/s 超短距硅基集成光收发芯片后，硅光芯片开始进入产业化阶段。随后欧美一批传统集成电路和光电巨头通过并购迅速进入硅光子领域抢占高地。目前 Intel 也是在硅光领域布局最全面的公司。

中国真正开始大规模研究硅光子是在 2010 年左右，之前多为学术上的研究，起步晚导致中国在硅光子的产品

全球光模块TOP10最新榜单

排名	2021年	2022年	2023年	2024年
1	中际旭创	中际旭创	中际旭创	中际旭创
2	中际旭创&Coherent	中际旭创&Coherent	Coherent	Coherent
3	华为(海思)	Cisco(Acacia)	华为(海思)	新易盛
4	Cisco(Acacia)	华为(海思)	Cisco(Acacia)	华为(海思)
5	海信宽带	光迅科技	光迅科技	Cisco(Acacia)
6	Broadcom(Avago)	海信宽带	海信宽带	光迅科技
7	新易盛	新易盛	新易盛	海信宽带
8	光迅科技	华工正源	华工正源	Marvell
9	Molex	Intel	索尔思光电	华工正源
10	Intel	索尔思光电	Marvell	索尔思光电

化进程上不如美国。随着时间进入 2017 年，中国的硅光产业迎来快速发展。

从全球产业链进展看，以 Intel、思科为代表的美国企业占据了硅光芯片和模块出货量的大部分，成为业内领头羊。国内厂商主要有中际旭创、新易盛、熹联光芯、华工科技、光迅科技、博创科技、华为、亨通光电等。

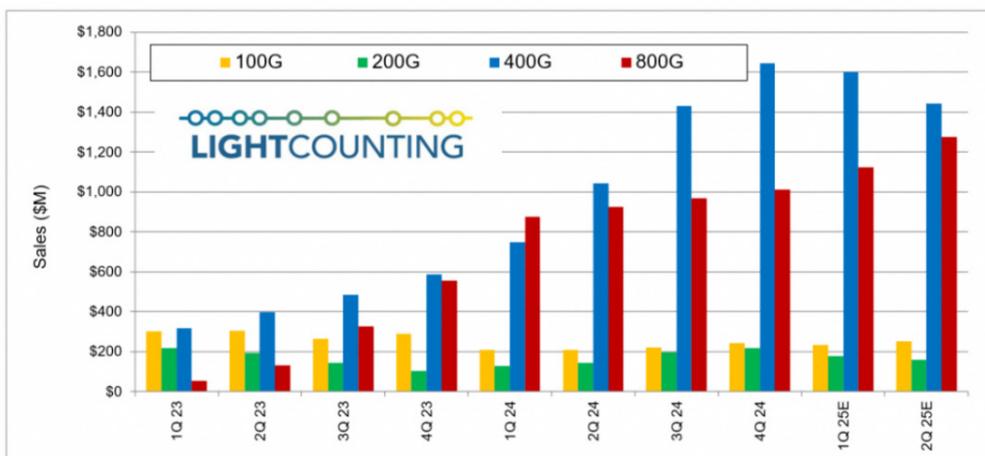
在 2024 年光模块全球前 10 大厂商排名中，中国厂商表现尤为突出。

中际旭创以 114% 的营收增长率和 33 亿美元的营收规模蝉联榜首，进一步拉大了与长期竞争对手 Coherent 的差距。

新易盛则以 175% 的营收增长率和 12 亿美元的营收规模，从 2023 年的第 7 位跃升至 2024 年的第 3 位。

除中际旭创和新易盛外，华为排名第 4，光迅科技位列第 6，海信宽带、华工正源分列第 7 与第 9 位。这一格局充分展现了中国厂商在全球光模块市场的领先地位。

2025 年 Q2，全球光模块的销售额环比增长 10%，主要来自 800G 以太网光模块的贡献，1.6T 产品亦有贡献。随着亚马逊和 Meta 等云计算巨头向更高速光模块过渡，400G 以太网光模块的销售将下降。



Source: LightCounting proprietary vendor survey and estimates

不难发现，800G 的部署速度明显加快，在一定程度上驱动了光模块市场的增长，Coherent 高意此前也表示，800G 的部署速度明显快于 400G。与此同时，800G 产品仍然是高毛利产品，净利润的高增长有迹可循。

LightCounting 预测，2025 年全球 800G 光模块出货量将突破 500 万只，其中 LPO 方案占比有望超过 40%，而这一数据在 2023 年还不到 50 万只。800G 光模块，尤其是采用 LPO 技术的产品，正处于快速发展阶段，在 AI 算力爆发时代扮演着愈发关键的角色，持续推动着数据中心光互连格局的重塑与变革。

800G 光模块之后，随着 AI 服务器集群对互联速率提出更高要求，英伟达已在 GB300 服务器中选择转向 1.6T 光模块，同时在 GB200 上也提供了升级至 1.6T 光模块的选项，因此 1.6T 光模块开始登上舞台。

关于接下来的发展预测，未来 1-2 年将进入 1.6T 速率，预计到 2029 年，AI 应用的光模块速率将达到 3.2T，2030 年 3.2T 将走向规模应用。

光迅科技、中际旭创的 1.6T 产品均已完成验证。

今年第二季度中际旭创，1.6T 光模块已开始小批量出货，预计下半年将实现持续批量或规模出货。在 2025 年 OFC 光博会上，中际旭创子公司展示了搭载新型 3nm DSP 芯片的 1.6T-DR8 及 2xFR4 OSFP 光模块产品，以及基于 TFLN MZM 技术的 1.6T-2xLR4 光模块。

光迅科技也推出基于 OSFP-XD 封装的 1.6T DR8 系列和 2FR4/4FR2 系列产品，基于 VCSEL 技术的 1.6T OSFP 2VR4 光模块计划于今年第四季度进入量产阶段，而 1.6T LRO 光模块已获得订单。

近日，野村发布研报称，随着 1.6T 光模块出货加速与硅光 (SiPh) 技术渗透率提升将成核心驱动力，中际旭创有望成为行业上行周期的核心受益者。该投行大幅上调了公司 2026-2027 年业绩预期，营收预期调升 44%-53%，净利润预期上调 64%-75%。野村基于 2026 年预期每股收益 20.41 元，给予 30 倍市盈率估值。野村尤其看好中际旭创在高速光模块市场的领先地位，预计公司有望在 800G 和 1.6T 市场分别占据 30%-35% 和 40%-45% 的市场份额。

(来源：半导纵横)

CPO，最新进展

对互连带宽的永无止境的需求是塑造数据中心发展的关键趋势之一，其驱动力来自互联网流量的持续增长和人工智能大型语言模型的快速扩展。然而，带宽的提升通常意味着功耗的增加，这在数据中心能耗飙升的时代无疑是一个令人不快的副作用：值得注意的是，预计到 2027 年，一个英伟达机架的功耗将高达 600 千瓦。正因如此，业界正在寻求以皮焦耳 / 比特为单位的更高数据传输能效。

在这种情况下，共封装光器件（CPO）正迅速发展，主要成为网络交换机（数据中心横向扩展）中传统可插拔光模块的替代方案。通过将电子芯片和硅光子芯片集成在同一封装中，CPO 将光纤尽可能靠近 ASIC 或 FPGA，从而显著降低功耗并带来其他优势。本文将简要概述 CPO，并回顾该领域的一些最新进展。

CPO 是必经之路

一般来说，数据中心内部互连的能源效率可以通过尽可能用光纤替代铜线来实现。然而，这种替代的实际可行性以及最终获得的收益不仅取决于传输速度和距离，还取决于许多其他因素。理想情况下，光纤应直接连接到网络交换机核心的硅芯片（ASIC 或 FPGA），以避免铜缆混合互连的缺点。即使是相对较短的铜线，例如连接 ASIC/FPGA 和交换机前面板的 PCB 走线，也会造成信号损耗，并对信号完整性产生负面影响。

这需要耗电量巨大的基于 DSP 的重定时器 and 纠错电路，这会降低整体能效并增加延迟。但是，要将多根光纤尽可能靠近 ASIC 或 FPGA，需要复杂的封装技术和连接器，而且由于板级或机架级的限制（例如空间限制或散热要求），实现起来也可能很困难。因此，迄今为止，大多数网络交换机都采用可插拔光模块，这意味着光纤仅延伸到前面板，仍然使用铜线（PCB 走线）来连接前面板和 ASIC 或 FPGA。

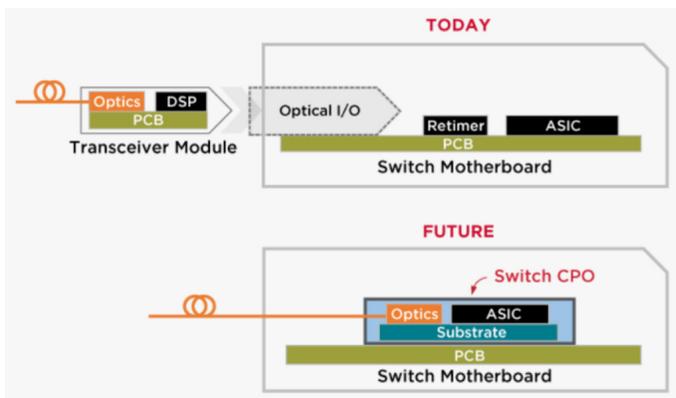
尽管面临诸多挑战，但过去几年中，CPO（互连封装）的优势日益凸显，这主要归因于两个原因。一方面，由于传输速度的提高、前面板连接密度的增加以及提高电源效率的迫切需求，数据中心互连的要求也越来越高。另一方面，得益于器件小型化（摩尔定律）和芯片组趋势推动的 2.5D-3D 封装技术的不断进步，CPO 解决方案也得到了改进。

通过将电子芯片和硅光子芯片封装在同一封装内，CPO 技术相比可插拔模块具有多项优势。例如，电路板上通往前面板的损耗较大的铜线被低损耗光纤所取代；通常用于 25G/ 通道以上速率的两个高功耗 DSP 中的一个可以被移除，从而降低功耗和成本；更少的 DSP 和更长铜线的移除可以实现更高的带宽和更低的延迟；摆脱笨重的可插拔模块可以提高前面板的连接密度，和 / 或释放面板面积以改善散热。

据博通公司（Broadcom）称，作为该技术投入最深的公司之一，CPO 技术可以节省 30% 的功耗，降低 40% 的每比特光器件成本，并实现 1 Tbps/mm 的带宽密度。可插拔模块在可维护性方面可能仍然具有优势，因为它们易于更换。然而，由于光链路中最容易出现故障的组件是激光源，许多 CPO 解决方案通过采用可插拔激光源来解决可维护性问题。

巨头纷纷投身其中

过去几年，许多公司——无论规模大小——都押注



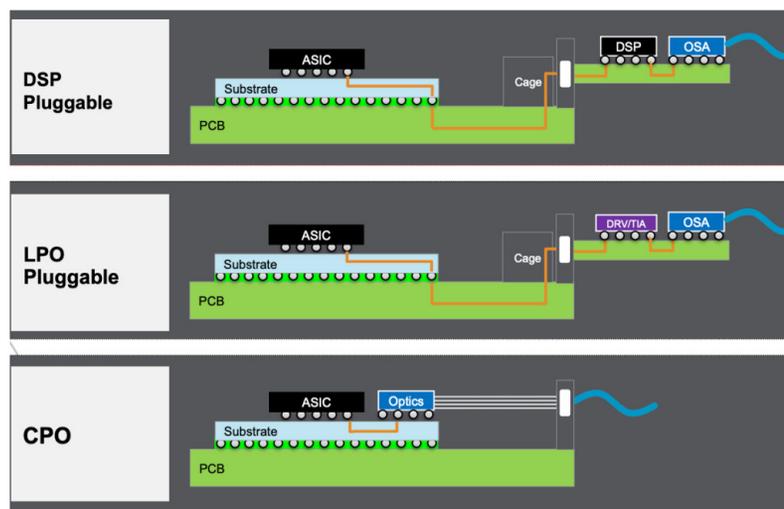
CPO 市场前景光明，纷纷涌入这一领域。举例来说，让我们快速浏览一下该领域一些主要参与者的产品和服务以及近期发布的公告。

博通的产品系列包括 25.6 Tbps 的 Humboldt CPO 交换机器件和 51.2 Tbps 的 CPO 以太网交换机 Bailly，后者于 2024 年 3 月推出。据该公司称，与可插拔收发器解决方案相比，Bailly 可使光互连的功耗降低 70%，并且硅面积效率提高 8 倍。

2025 年 1 月，Marvell 宣布将 CPO 技术集成到定制 AI 加速器中。该方案基于 Marvell 于 2023 年 12 月发布的 6.4 Tbps 3D SiPho 引擎，该引擎已在 2024 年光纤通信大会暨展览会 (OFC) 上首次亮相。3D SiPho 引擎将数百个组件（包括驱动器、跨阻放大器、调制器等）集成到一个芯片中，该芯片本身也成为 XPU 的一部分。

思科在 2023 年光纤通信展 (OFC 2023) 上展示了其 CPO 解决方案的优势，通过并排比较传统路由器（配备可插拔光模块）和搭载共封装硅光子学光纤模块的 CPO 路由器的实际功耗降低情况。不断扩展的 CPO 生态系统还包括康宁等主要光纤供应商。康宁在 2025 年 OFC 上展示了其 CPO FlexConnect 光纤，这是一种新型单模、抗弯曲光纤，专为短距离共封装光器件而优化。

近来，随着台积电和英伟达这两大巨头的加入，CPO（共封装光学）技术获得了进一步的发展动力。总部位于台湾的台积电在该领域拥有得天独厚的优势，有望发挥关键作用：正如我们所见，CPO 需要极致的器件小型化和先进的 2.5D-3D 封装技术，而这家全球领先的晶圆代工厂在这两方面都表现出色。在 2024 年技术研讨会上，台积电发布了名为 COUPE（紧凑型通用光子引擎）的硅光子解决方案，该公司将利用该方案开发 CPO 技术。台积电计划于 2026 年将 COUPE 集成到其 CoWoS 封装技术的基板上，实现功耗降低 2 倍、延迟降低 10 倍。该公司还在探索一种更先进的共封装光学方案，该方案将 COUPE 集成到 CoWoS 中介层上，预计功耗将进一步降低 5 倍，延迟将降低 2 倍。



至于英伟达，其首席执行官黄仁勋在 2025 年 GTC 大会上宣布，在其即将推出的网络交换机中采用 CPO 技术是其创新举措之一。除了将 CPO 解决方案视为满足 AI 数据中心极端横向扩展需求的一种方式外，英伟达还推出了一项重要的技术创新，即使用微环调制器代替马赫 - 曾德尔调制器，以实现更高的密度。英伟达声称，与传统网络相比，其 CPO 创新可提供 3.5 倍的更高能效、10 倍的网络弹性以及 1.3 倍的更快部署速度。该公司将使用 CPO 技术构建其全新的 Quantum-X 和 Spectrum-X 硅光子网络交换机，这两款交换机

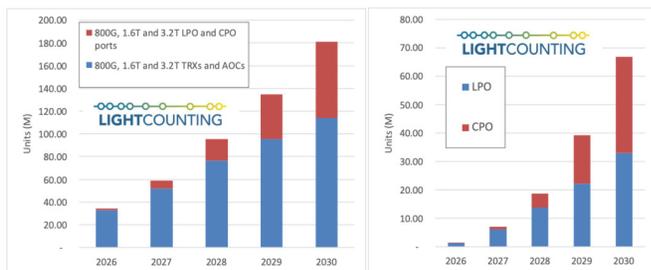
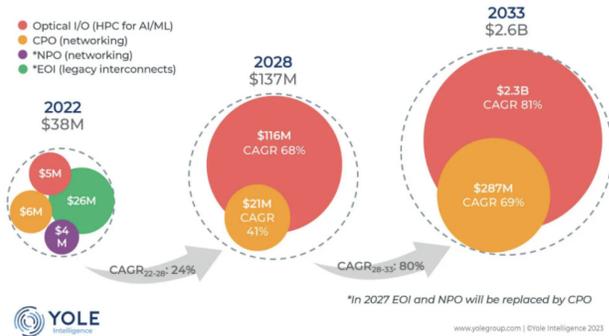
将分别于今年早些时候和 2026 年上市。Nvidia 与包括台积电、Browave、相干公司、康宁公司、Fabrinet、富士康、Lumentum、Senko、SPIL、住友电工和 TFC Communication 在内的合作伙伴生态系统合作开发了其 CPO 解决方案。

最新进展和预测

尽管目前备受关注，但 CPO 解决方案仍在不断发展，分析师认为，其在标准化、可制造性和测试等多个方面仍需改进。即便如此，目前规模较小的 CPO 市场势必会增长。根据 Yole Group 的数据，CPO 市场在 2022 年的收入约为 3800 万美元，预计到 2033 年将达到 26 亿美元，2022 年至 2033 年的复合年增长率 (CAGR) 为 46%。

2022-2033 DATACOM OPTICS REVENUE FORECAST

Source: Co-packaged Optics for Datacenter 2023 report, Yole Intelligence, 2023

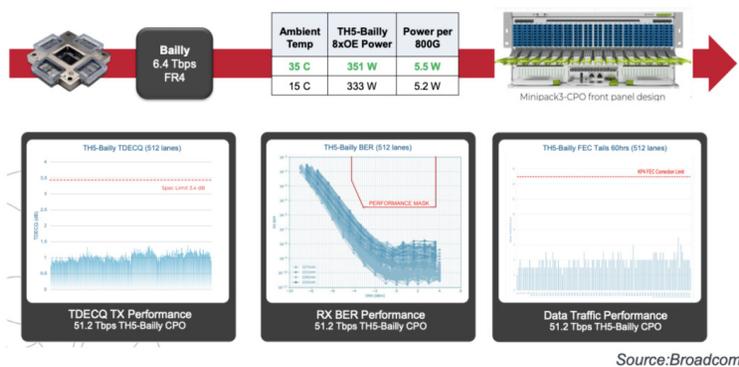


Source: May 2025 Report – Silicon Photonics, Linear Drive Pluggable (LPO) and Co-Packaged Optics (CPO)

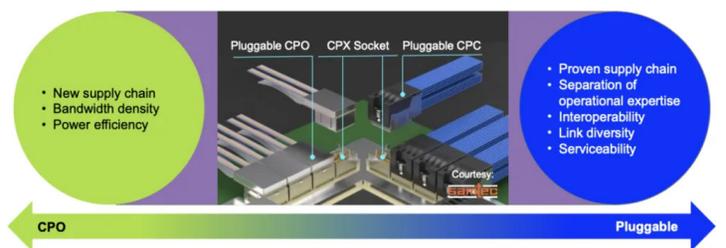
机，是博通成熟的 CPO 设计。

博通公司的 Anand Ramaswamy 介绍了 CPO 的最新数据。截至 2025 年 7 月 7 日，CPO 已累计完成超过 86,000 小时的 HTOL 压力测试。该测试包括 10 个机架单元和 13 张配备多个 CPO 端口的 Mezz 卡。这些测试数据相当于 800G CPO 端口 550 万小时的运行时间。测试还显示，CPO 在“FEC tails”方面性能极其稳定，在 1,200 小时内未出现链路抖动。虽然该指标通常不用于表征可插拔光模块的性能，但对于大规模网络中的连接至关重要。

下图总结了博通 CPO 的性能，表明其在各项参数上均表现出较大的裕量。此外，在 35°C 的温度下，每个端口的功耗也非常稳定，为 5.5W。



Source:Broadcom



Source: Coherent

在八月份的一场会议上，LightCounting 也对 CPO 的发展做出了预测。

LightCounting 表示，目前，CPO 的研发活动正处于历史最高水平，预计 2027 年将实现大规模部署。LPO 的部署现已开始，明年将部署数百万个 LPO 模块（在 LPO 预测中包含了半时序 (LRO) 模块）。时序重整的可插拔模块不会消失——从 2025 年到 2030 年，800G 及更高速度收发器的出货量将增长两倍。

LightCounting 去年底上调了 CPO 的预测，以反映其在 scale-up 网络中的未来应用。目前，博通和英伟达已将 CPO 应用于以太网和 InfiniBand 交换机，用于 scale-up 网络。我们预计英伟达将在其未来的 NVLink 交换机版本中使用 CPO。

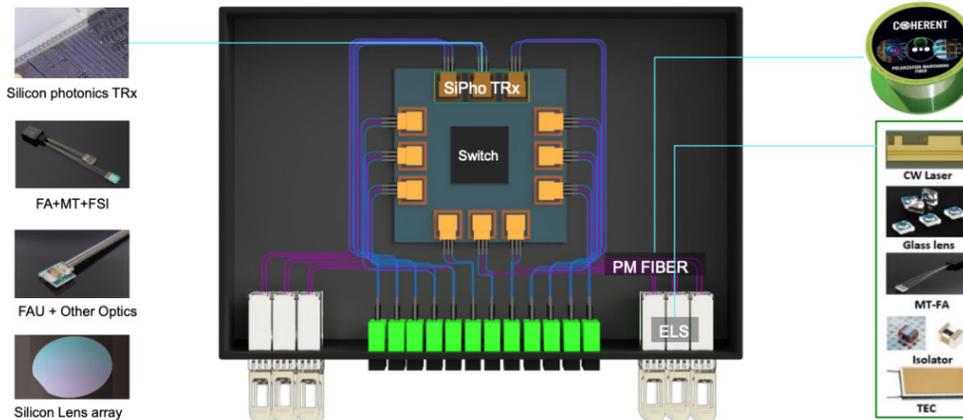
博通近期发布了专为横向扩展网络设计的 Tomahawk Ultra 交换机，LightCounting 预计该产品很快也将采用 CPO 技术。这是一款每通道 100G 的交换机

Coherent 公司的 Vipul Bhatt 指出，CPO 和可插拔收发器针对的是两个需求不同的市场，如图 4 所示。高性能插座可以弥合需求上的差距，为 CPO 和共封装铜 (CPC) 连接提供选择，从而支持可插拔光器件。

博通和英伟达目前的 CPO 设计采用不可插拔（焊接式）CPO 引擎，以降低交换机 ASIC 和 CPO 之间的电气损耗。可插拔 CPO 虽然会额外带来 1 dB 的损耗，但这将使 CPO 市场更加开放竞争，类似于目前可插拔收发器的生态系统。包括 Meta 和微软在内的主要客户都倡导建立这样的生态系统，领先的 CPO 供应商迟早会接受这一要求，将其作为大规模部署的必要条件。

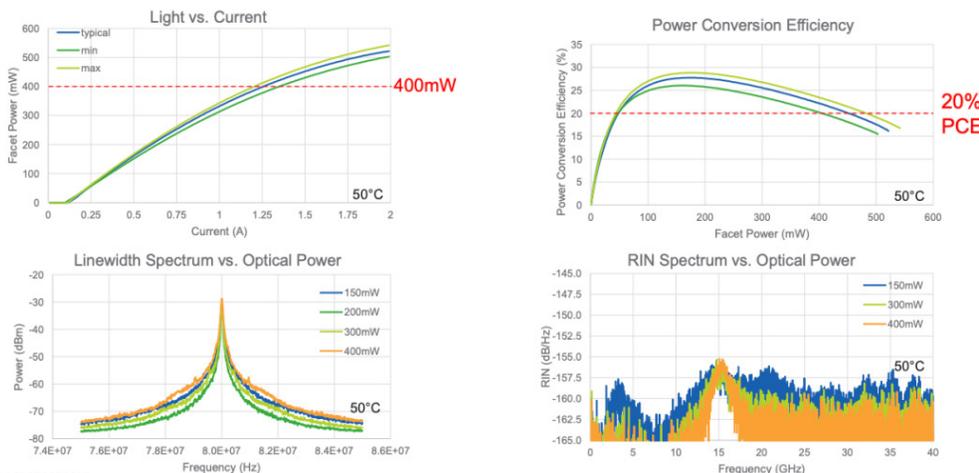
Vipul 还列出了 CPO 所需的众多产品，无论其是否可插拔，如下图所示。

CPO systems will need more than just silicon photonics chiplets



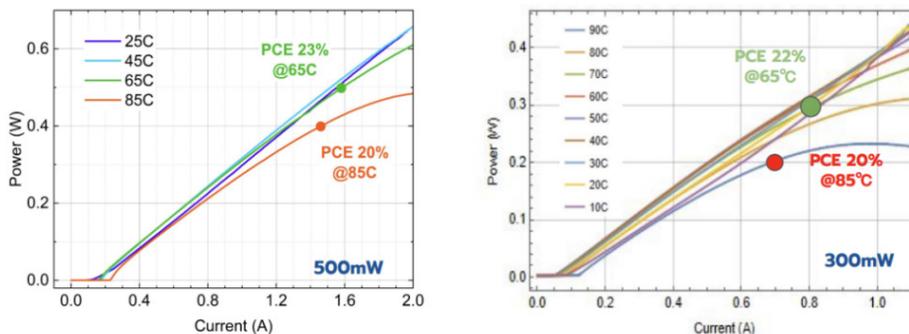
Source: Coherent

Lumentum 公司的 Matt Sysak 展示了用于 CPO 的外部激光源 (ELS) 中的高功率 CW 激光器的性能数据，如图所示。该高功率激光芯片的设计基于 Lumentum 公司数十年来在用于 EDFA 的高功率激光器方面的创新。



Source: Lumentum

Alfalume 公司的 Alexey Kovsh 分享了量子点 (QD) 激光器的最新研究成果——量子点激光器有望替代目前所有主流激光器供应商 (包括 Lumentum) 使用的量子阱激光器。除了更高的可靠性外，量子点激光器在高温下也表现出更优异的性能，如图所示。

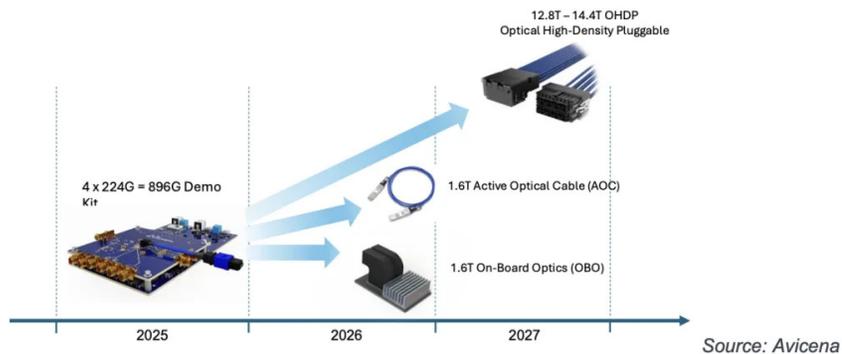
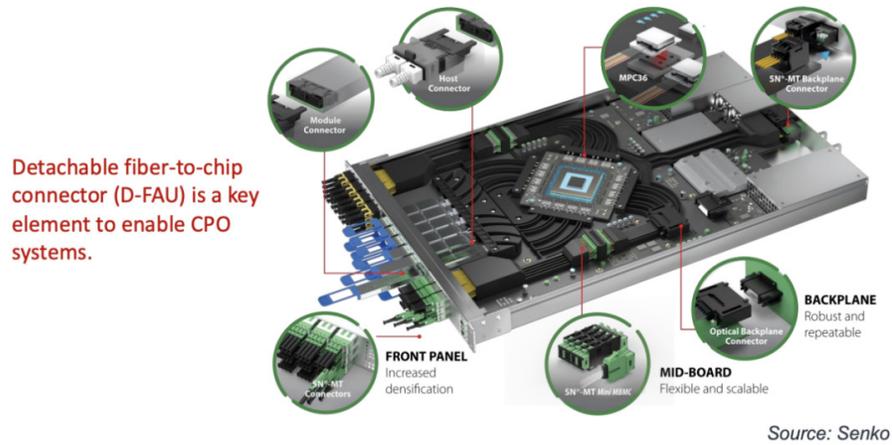


DFB with integrated SOA section
 ● 500mW @65°C, 400mW@85°C

DFB
 ● 300mW @65°C, 200mW@90°C

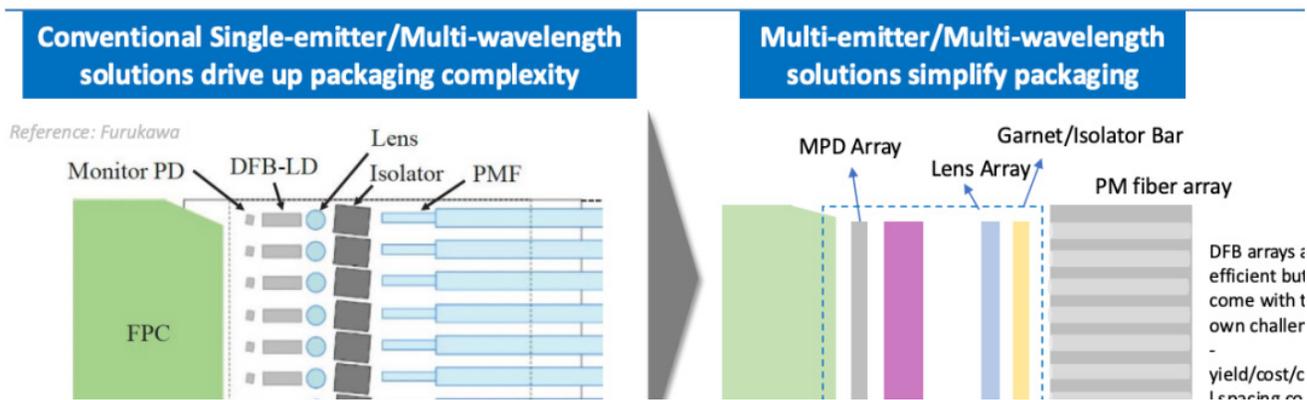
Source: Alfalume

Senko 公司的 Ryan Vallance 讨论了光纤与 CPO 的连接，下图（上）所示。其中最关键的是可拆卸的光纤芯片连接器，例如 MPC36。下图（下）展示了 Senko 公司采用金属光学平台技术开发设计的 MPC 型连接器的设计。



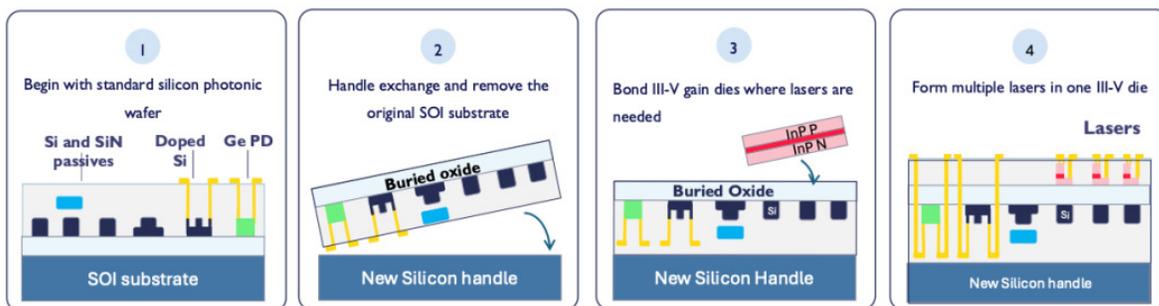
平面光栅垂直耦合技术最早由 Luxtera 公司于十多年前推出。该技术最初由台积电与 Luxtera 合作开发，并被集成到 COUPE 工艺中，此后又被众多合作伙伴采用。它与台积电用于多芯片模块的 CoWoS 工艺兼容。

光栅耦合器的一个重要局限性在于其波长敏感性。它适用于 DR4 型光学元件，但 FR4 光学引擎则采用边缘耦合。



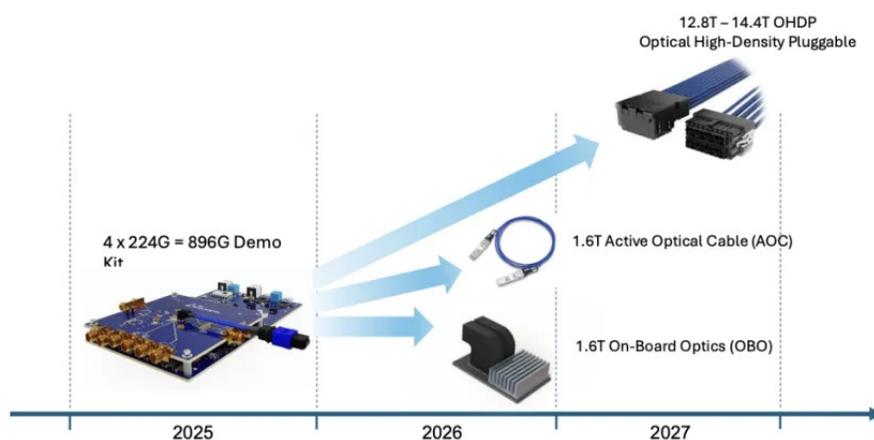
Poet Technologies 公司的 Raju Kankipati 介绍了该公司针对晶圆级集成和封装的解决方案。上图展示了他们采用激光器、透镜、隔离器和光纤阵列进行边缘耦合的方法，以最大限度地减少所需的主动对准步骤。

最近加入 Scintil Photonics 的 Jim Theodoras 讨论了该公司在绝缘体上硅 (SOI) 晶圆上异质集成 InP 芯片的独特方法，如下图所示。在该方法实现的各种解决方案中，该公司现在提供用于支持 CPO 的外部激光源的多波长 DFB 激光阵列。



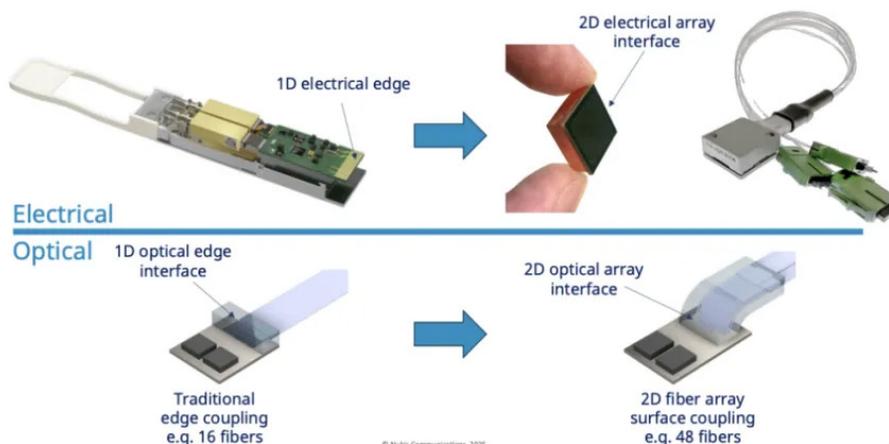
Source: Scintil Photonics

Avicena 公司的 Chris Pfistner 展示了产品路线图，如图所示。该公司的二维微型 LED 阵列可进行调整，以支持高速 AOC、板载和可插拔连接，从而扩展网络规模。这些解决方案需要齿轮箱来复用多个低速 (<10Gbps) LED 连接，以实现每车道 200G 的信号传输。尽管齿轮箱需要额外的功率，但 Avicena 的解决方案仍可实现 5pJ/bit 的能效，这得益于超低功耗微型 LED 的消耗。



Source: Avicena

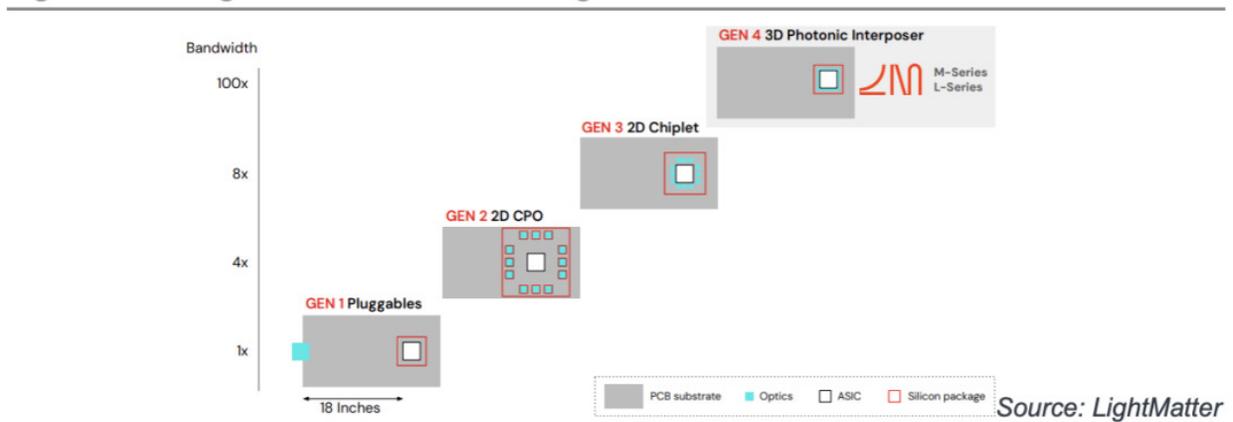
Nubis Communications 开发的产品也采用了二维阵列互连技术，但与 Avicena 的方法不同，这些产品基于高速硅光子技术，无需齿轮箱。图 13 展示了二维阵列电光互连的优势。



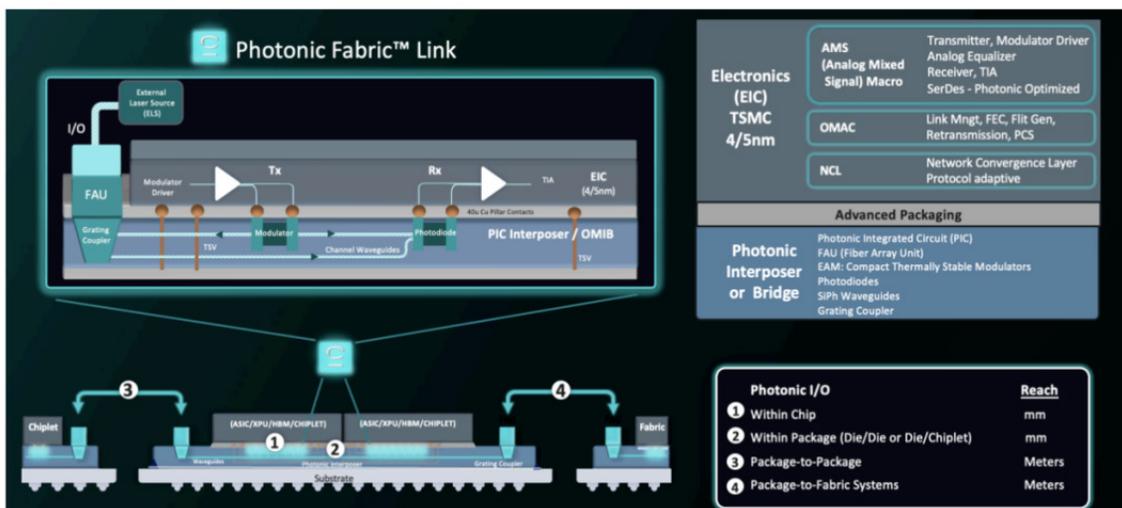
Source: Nubis Communications

Celestial AI 和 LightMatter 是目前业内最具雄心且资金最雄厚的初创公司。这两家公司都致力于开发更先进

的 CPO 技术——远超博通、英伟达和其他新兴供应商目前提供的解决方案（如下图所示的第二代 CPO）。第四代 CPO 并非将光引擎置于 ASIC 周围，而是将光互连置于 ASIC 下方。



采用这种方法将与目前诸如台积电开发的 CoWoS 等芯片封装技术截然不同。LightCounting 认为，这将是第四代 CPO 普及应用的一大障碍，但趁着投资者愿意投资，尽早开始研发并尽可能多地筹集资金永远不会太早。



在七月，LightCounting 发布了一份关于 Tomahawk 6 的研究报告，指出博通针对 AI 集群扩展互连技术的新定位。然而，一款专为扩展以太网 (SUE) 重新架构的截然不同的交换机却仍处于保密状态。尽管名称不同，Tomahawk Ultra 代表了一种全新的设计，旨在提供更低的延迟和更高的小数据包性能。博通最初启动该设计时，目标是在高性能计算 (HPC) 领域取代 InfiniBand。随着项目的推进，英伟达的 NVLink 扩展互连技术成为了新的目标。

由于开发周期较长，Tomahawk Ultra (TH-U) 与 Tomahawk 5 (TH5) 的相似之处远多于与新款 Tomahawk 6 (TH6) 的相似之处。事实上，博通将 TH-U 设计为与 Tomahawk 5 100% 引脚兼容。TH-U 采用单片式设计，与 TH5 共享相同的 512x100Gbps Peregrine SerDes，并沿用了成熟的 5nm 设计。这使得 TH-U 成为一款 51.2Tbps 的交换机，能够驱动长达 4 米的 DAC 或铜质背板，且插入损耗相当。这也意味着 TH-U 应与通过 TH5 认证的 LPO 模块兼容，并且如果客户需要完整的 CPO 版本，它还可以与 Bailly CPO 引擎结合使用。TH-U 目前正在进行样品测试，预计将于 2026 年上半年投入生产。

为了实现 250ns 的宣称延迟，博通不得不使用比 TH5 更多、更快的包处理流水线。此外，它还必须重新设计其流量管理器和缓冲存储器架构。由于 TH5 已经将光刻技术的尺寸限制在芯片尺寸的极限范围内，TH-U 牺牲了数据

包缓冲区的大小，为更多的流水线以及全新的网络内集合 (INC) 引擎腾出空间。因此，在需要更大缓冲区的现有应用中，TH-U 无法取代 TH5。

博通公司明确宣传了 TH-U 的各项功能，这些功能正是其“扩展以太网”（SUE）规范所必需的。这些功能包括链路层重试（LLR）和基于信用的流量控制（CBFC），它们能够实现类似 InfiniBand 一贯提供的硬件级可靠性。LLR 和 CBFC 都是上个月发布的 Ultra Ethernet Specification v1.0 的可选功能。TH-U 还支持一种优化的以太网报头，SUE 规范将其称为 AI 转发报头（AIFH）。AIFH 本质上是将标准的 IP+UDP 报头压缩成一个更小的熵值，而该熵值对于负载均衡仍然至关重要。

TH-U 提供最大 256 个 200GbE 端口，允许其在单跳中连接多达 256 个 XPU。这仅为 TH6 最大端口数的一半，而 TH6-200G 版本还支持两倍的通道速度。不难想象第二代 TH-U 芯片采用 3nm 工艺，搭载 200G SerDes，但这样的芯片不太可能很快面世。与此同时，TH-U 芯片比 NVLink5 落后一代，后者已经实现了 200G/ 通道的出货速度。

(来源：半导体材料与工艺)

功率器件市场，跑出一匹黑马

在功率半导体材料的进化谱系中，硅（Si）走到了尽头，碳化硅（SiC）正当红，而氮化镓（GaN）则在高频轻载领域攻城略地。然而，行业对更好的材料的追求是无止境的。

11 月初，日本 Patentix 株式会社宣布全球首次利用 FZ 法成功生长出金红石型二氧化锗（r-GeO₂）块体晶体——尺寸达到 5 毫米。这块小小的晶体，带隙高达 4.68 eV——远超碳化硅（3.3 eV）和氮化镓（3.4 eV），并且理论上可同时实现 p 型与 n 型掺杂。

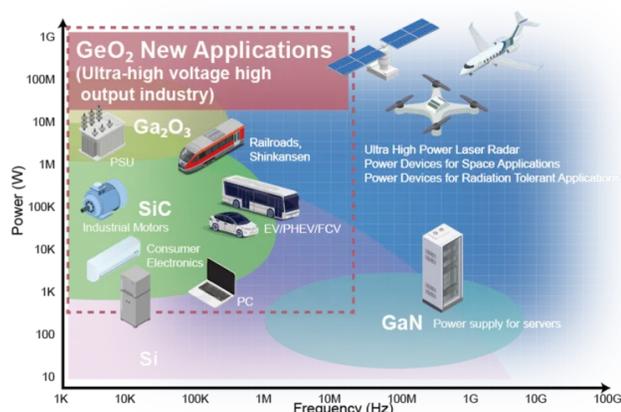
这一突破，再次将超宽禁带（UWBG）氧化物材料体系推向前台。随着电动汽车（EV）的普及、AI 数据中心的能耗增长、减碳与节能需求的增强，以及车载功率模块小型化趋势的到来，超宽禁带半导体的商业化正受到高度期待。而氧化物，如 GeO₂ 和 Ga₂O₃，正被视为实现更高耐压、更高功率、更高效率的下一代功率半导体器件的重要候选材料。

二氧化锗：UWBG 赛道新黑马？

在超宽禁带（Ultra-Wide Bandgap, UWBG）半导体领域，除了广为人知的氧化镓（Ga₂O₃），二氧化

锗（GeO₂）正迅速崭露头角，成为新一代功率半导体的竞争者。

二氧化锗作为功率半导体的优势主要有三点：其一，它是具有高功率半导体潜力的超宽带隙半导体；其二，它适用于常规型 GeO₂ MOSFET 的 P 型和 N 型掺杂；其三，它拥有廉价的块状晶体和外延层。



二氧化锗的定位 (图源：Patentix)

二氧化锗（GeO₂）共有五种晶体结构：金红石型、α-石英型、CaCl₂ 型、α-PbO₂ 型和黄铁矿型。日本公司 Patentix 目前取得突破的就是金红石型二氧化锗

(r-GeO₂)，r-GeO₂ 具有 4.6 eV 的巨大带隙，理论预测其同时具有 n 型和 p 型导电特性。因此，它有望应用于下一代高性能常关型 MOSFET 等领域。

Patentix 株式会社是一家源自立命馆大学的初创企业，专注于超宽带隙 (Ultra-Wide Bandgap, UWBG) 半导体材料——二氧化锗 (GeO₂) 的研究开发、制造与销售。自 2022 年 12 月成立以来，公司累计融资额已达 10.59 亿日元。

为了最大限度地发挥 r-GeO₂ 的潜力，需要实现具有最小晶体缺陷的高质量块状衬底。此前该公司曾使用助熔剂法 (Flux Method) 合成块状晶体，最大尺寸约为 15x2.5x5mm]。为了利用 r-GeO₂ 实现功率半导体器件，更高质量和更大尺寸的块状晶体是必需的。

此次 Patentix 以传统熔剂法合成的 r-GeO₂ 块体晶体作为种晶，Patentix 成功实现了全球首例通过 FZ 法生长的 r-GeO₂ 晶体。如图 1 所示，晶体左侧的黑色部分为 FZ 法生长区域，尺寸约为 5 mm。虽然晶体因掺杂添加物而呈现黑色，但其侧面可观察到明显的晶面 (facets)，显示出较高的晶体质量。



图 1: 采用 FZ 法生长的 r-GeO₂ 块体晶体照片。左侧的黑色部分为通过 FZ 法生长的晶体，右侧的白色部分为采用熔剂法 (Flux 法) 合成的种晶。
(图源: Patentix)

通过 X 射线衍射 (XRD) 对侧面晶面进行分析，确认其对应 r-GeO₂ 的 (110) 晶面 (见图 2)。进一步将生长部分研磨成粉末后进行 XRD 测试，观察到 r-GeO₂ 的晶峰；但同时也检测到三方晶系 (trigonal) GeO₂ 的衍射峰，说明生长晶体中仍含有与金红石型不同的杂相 (见图 3)。

该公司接下来的目标是制备出半英寸级的 r-GeO₂ 块体衬底，更长远计划是，结合半英寸 r-GeO₂ 块体衬底与

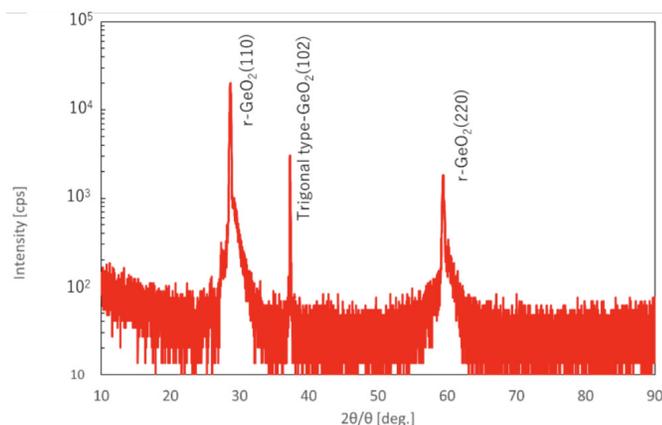


图 2: 晶体侧面晶面的 X 射线 2θ/θ 衍射图谱。(图源: Patentix)

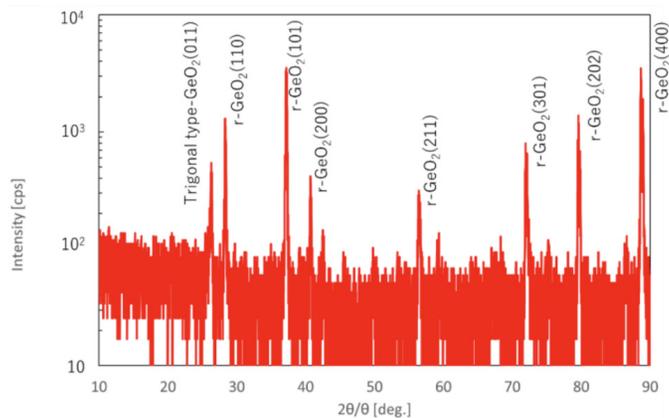


图 3: 将晶体粉末化后获得的 X 射线 2θ/θ 衍射图谱。(图源: Patentix)

Minimal Fab 系统，开发出传统半导体材料无法实现的超高性能功率器件。

除了金红石型 GeO₂，另一方面，三角晶系 α- 石英型 GeO₂ 具有 6.2 eV 的超大带隙，并表现出压电性。因此，它有望作为 HEMT 元件应用于下一代肖特基势垒二极管以及 6G 之后的高容量、高速 7G 通信。

氧化镓，日本技术积累颇深

接下来让我们再来看看从前几年就开始被业界追捧的氧化镓 (Ga₂O₃)，被视为继 SiC 与 GaN 之后最具潜力的高压功率器件材料。它是一种性能远超氮化镓的无机化合物，目前已知晶相多达六种，其中包括 α、β、γ 等五种

稳定相与一个瞬态相 $\kappa - \text{Ga}_2\text{O}_3$ 。其中， β 相 ($\beta\text{-Ga}_2\text{O}_3$) 是热力学最稳定、研究最深入的晶体结构，也是当下产业化的主角。

$\beta\text{-Ga}_2\text{O}_3$ 的研究最早可以追溯至日本筑波材料科学研究所 (NIMS) 与德国柏林 Leibniz 晶体研究所的合作阶段。这种材料熔点高达 1793°C ，在高温下其他相都会转变为 β 型，因此只能通过熔体法获得单晶。得益于优异的热稳定性， $\beta\text{-Ga}_2\text{O}_3$ 可采用与硅晶圆相似的直拉法 (Czochralski) 实现大规模制备，也可通过边界成形薄膜供料法 (EFG) 和垂直 Bridgman-Stockbarger 法生长，具备显著的工业化潜力。

这与其他宽禁带半导体形成鲜明对比。除碳化硅 (SiC) 外，大多数新兴宽禁带半导体缺乏同质衬底，只能在异质材料 (硅、碳化硅、蓝宝石) 上外延，造成晶格失配与大量缺陷，影响器件性能。而 Ga_2O_3 能自支撑生长，无晶格失配问题。

在物理特性方面， $\beta\text{-Ga}_2\text{O}_3$ 的带隙约 4.8 eV ，击穿电场达 8 MV/cm ，远超 Si (1.1 eV , 0.3 MV/cm)、SiC (3.3 eV , 2.5 MV/cm) 与 GaN (3.4 eV , 3.3 MV/cm)；Baliga 优值 (BFOM) 约为 SiC 的 10 倍、GaN 的 4 倍，可实现更低导通电阻与更高能效；窄吸收边 (260 nm)，载流子浓度对紫外透过率影响极小，在深紫外光电器件 (DUV) 中表现出独特优势；具备优异的热稳定性与化学稳定性。依托这些特性， $\beta\text{-Ga}_2\text{O}_3$ 被视为未来高压功率器件与深紫外光电应用的理想材料。

当然，它也并非完美。 $\beta\text{-Ga}_2\text{O}_3$ 的主要短板是导热性低——约为 SiC 的十分之一，热量易在器件内部积聚。如何解决散热瓶颈，成为未来产业化能否突破的关键议题。

	4H-SiC	GaN	$\beta\text{-Ga}_2\text{O}_3$
Bandgap (eV)	3.3	3.4	4.8
Breakdown field (MV/cm)	2.5	3.3	8
Melting point ($^\circ\text{C}$)	> 2700	2300	1800
Electron mobility (cm^2/Vs)	1000	1200	200
Thermal conductivity ($\text{W/cm}\cdot\text{K}$)	3.7	2.5	0.1-0.3
Baliga (BFOM)	340	846	3444
Johnson (JFOM)	278	1089	2844

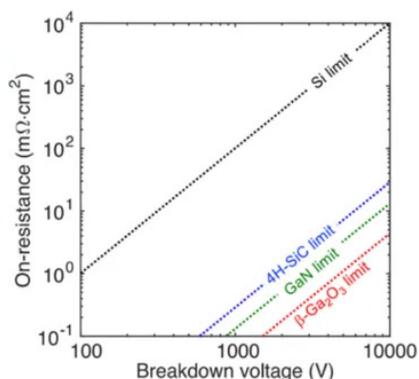


图 4: $\beta\text{-Ga}_2\text{O}_3$ 的物理特性及功率晶体管基准图 (图源: 镓仁半导体)

更难能可贵的是，氧化镓可在外延生长或离子注入过程中掺杂，且兼容标准的商用光刻与半导体工艺。这意味着它能复用现有的晶圆制造技术，轻松定义纳米级尺寸器件。而多数宽禁带材料不具此优点，甚至 GaN 也不完全具备。

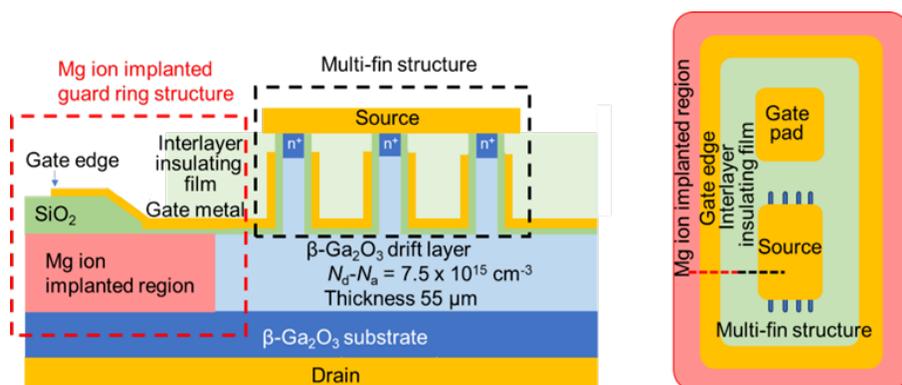
日本在氧化镓研究上的积累可谓深厚。早在 2012 年，东京 NICT (日本信息通信研究院) 的 Masataka Higashiwaki 教授就发表了全球首个单晶 $\beta\text{-Ga}_2\text{O}_3$ 晶体管 (金属 - 半导体场效应管, MESFET)，其击穿电压超过 250V ——要知道，GaN 达到同水平耗时近二十年。这项研究首次验证了 $\beta\text{-Ga}_2\text{O}_3$ 在高压功率开关器件中的巨大潜力。

这一成果的产业化接力者，是成立于 2015 年的 Novel Crystal Technology (NCT)。

NCT 致力于氧化镓材料与器件研发，并持续刷新全球性能纪录。

2025 年 4 月，NCT 宣布，成功开发出一款垂直结构氧化镓 MOS 晶体管 ($\beta\text{-Ga}_2\text{O}_3$ MOSFET)，其功率品质因数 (PFOM) 达到 1.23 GW/cm^2 ，创下目前全球 $\beta\text{-Ga}_2\text{O}_3$ 场效应晶体管的最高纪录。该指标比此前其他研究机构公布的最高值提升 3.2 倍。该成果预计将大幅推动 $0.6\text{--}10\text{ kV}$ 中高压氧化镓晶体管的发展。NCT 计划进一步采用 NiO 等 p 型异质半导体材料改进终端结构，以进一步降低电极终端电场集中。研究团队的目标是充分发挥 $\beta\text{-Ga}_2\text{O}_3$ 的高击穿场 ($6\text{--}8\text{ MV/cm}$) 潜力，开发出性能超越 SiC 的新一代高压功率晶体管。

今年 8 月 1 日，NCT 还宣布与另一家在外延生长技术（特别是 HVPE 工艺）方面积累深厚的美国氧化镓产生



β -Ga₂O₃MOSFET 结构示意图 (a) 剖面图 (b) 俯视图 (图源: NCT)

Kyma Technologies 达成战略合作，联合开发 150 mm (6 英寸) 大面积氧化镓外延晶圆的制备工艺，用于多千伏级功率器件的研发与制造。

凭借十余年的研究积累与材料工艺优势，日本团队在氧化镓领域形成了完整的技术体系——从晶体生长、外延技术到器件结构设计，均处于全球领先水平。

氧化镓：中国厂商领跑 8 英寸时代

但是国内氧化镓产业也不甘示弱，过去三年，国内企业在单晶衬底、外延生长与装备制造等多个环节接连取得突破。

在氧化镓材料最上游的单晶衬底环节，国内的杭州镓仁半导体的进展尤为引人注目。

2025 年 3 月，公司宣布推出全球首块 8 英寸 β -Ga₂O₃ 单晶，成为全球首家掌握该尺寸生长技术的企业。镓仁采用由中国科学院院士、浙江大学杨德仁教授团队自主研发的铸锭法 (Casting Method) ——一种创新型熔融生长技术，具备高效率、低成本、流程简洁与可扩展性强等优势。

这一突破不仅打破了全球氧化镓单晶直径纪录，也标志着公司在短短三年间实现了“从 2 英寸到 8 英寸，每年一代”的跨越式发展。8 英寸 β -Ga₂O₃ 衬底与现有 8 英寸硅产线完全兼容，将大幅加快产业化步伐；更大尺寸衬底也有助于提升材料利用率、降低成本、提高制造效率。中国率先进入 β -Ga₂O₃ 的 8 英寸时代，具有深远的战略意义。

杭州镓仁半导体成立于 2022 年 9 月，坐落于杭州市萧山区。公司依托浙江大学硅材料国家重点实验室与“浙大—杭州全球科技创新中心”，由中国科学院院士杨德仁担任首席顾问，组建了一支具备自主创新能力的研发与生产团队。公司开创了氧化镓单晶生长新技术，拥有国际、国内发明专利十余项，突破了美国、德国、日本等西方国家在氧化

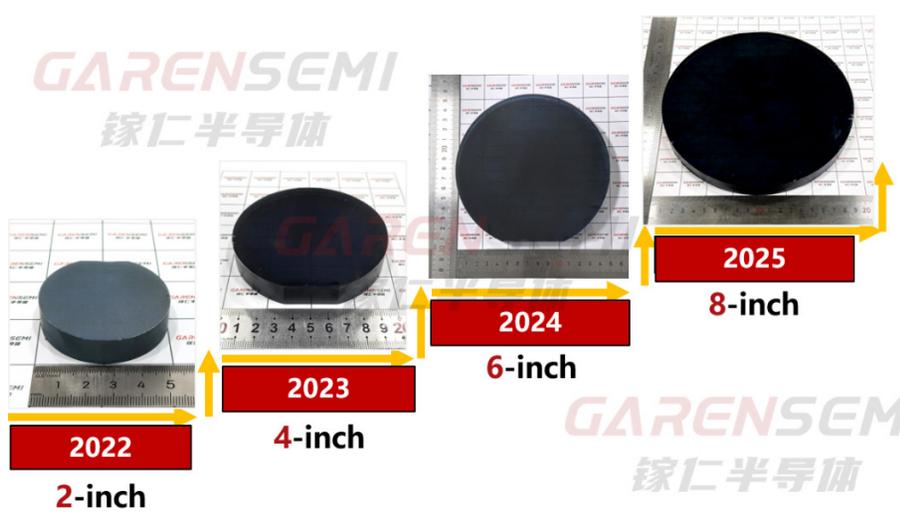
镓衬底材料上的垄断和封锁。

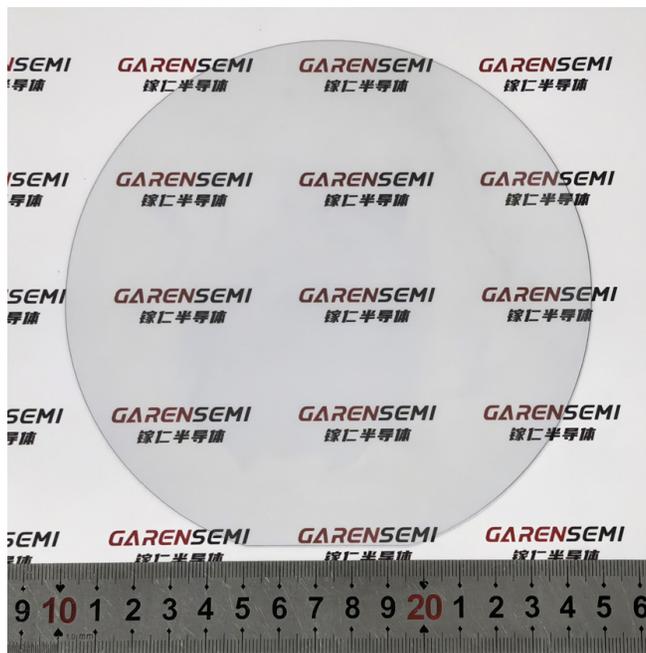
在单晶衬底方面，镓仁半导体在 2025 年 2 月，成功制备出 6 英寸斜切型氧化镓 β -Ga₂O₃ 衬底，该衬底的主晶面为 (100) 面，沿 [00-1] 方向倾斜 4° 68，如下图所示。目前，6 英寸 β -Ga₂O₃ 衬底已实现量产并交付客户使用。

此外，镓仁还开放了自主研发的垂直 Bridgman (VB) 生长系统及配套工艺包。该系统于 2024 年 9 月推出，可在高温高氧环境下实现

β -Ga₂O₃ 晶体的全自动生长，显著降低人工干预、提升晶体质量。设备支持多晶面取向与大尺寸制备，满足高校、科研机构及企业客户在 β -Ga₂O₃ 研究与生产中的多元需求。

在氧化镓外延领域，初创企业镓创未来 (成立于 2025 年 7 月) 也在快速崛起。据 36Kr 报道，该公司于 2025





镓仁半导体开发的 6 英寸斜切型氧化镓 ($\beta\text{-Ga}_2\text{O}_3$) 衬底 (图源: 公司官网)

年 11 月获得千万级天使轮融资, 专注于氧化镓外延片的研发与产业化, 已具备小批量异质外延生产能力。团队核心成员均为微电子学与固体电子学博士, 自 2015 年起深耕宽禁带材料与器件研发, 拥有近十年经验。

创始人坦言, 氧化镓产业长期受制于衬底成本高、外延供应不足与材料性能限制。目前国产 2 英寸氧化镓衬底仍需使用高成本的铋坩埚, 价格约 2 万元/片, 相当于同尺寸 SiC 衬底的 40 倍, 严重制约产业化。为此, 镓创未来选择了两条关键突破路径: 异质外延技术路线——在碳化硅、蓝宝石、硅等成熟衬底上生长氧化镓, 将材料成本降低 10 倍以上; 自主研发 HVPE 设备——实现大尺寸、厚膜与高迁移率, 同时在宽掺杂范围内取得关键性能突破, 确保异质外延片稳定量产。

公司重点聚焦两大高价值应用方向: 1) 功率器件端, 新能源汽车 800V 以上高压平台、车载充电器、快充桩及

AI 数据中心工业电源; 2) 光电器件端, 日盲紫外探测、深紫外光源及光通信器件等。

国内涉足氧化镓的企业还有铭镓半导体 (2 英寸单晶和外延片)、深圳进化半导体 (衬底)、北京镓族科技 (衬底)、杭州富加镓业 (2-4 英寸单晶衬底和外延片)、苏州镓和 (单晶衬底和外延)、苏州镓耀 (国内首台量产型氧化镓 MOCVD 设备) 等。总体来看, 中国已在氧化镓的材料、外延与装备三个关键环节上完成从“0 到 1”的技术自立, 正在迈向“从 1 到 N 的产业化扩展”。

写在最后

可以预见, 超宽禁带氧化物正成为功率半导体的下一个主战场。无论是 Patentix 推动的“r-GeO₂+Minimal Fab”新体系, 还是中日厂商围绕 $\beta\text{-Ga}_2\text{O}_3$ 的产业化竞速, 都预示着一个全新的材料时代正在开启。

尤其是 $\beta\text{-Ga}_2\text{O}_3$, 虽然仍面临导热性不足、成本偏高以及 p 型掺杂尚未解决等挑战, 但它已成为最接近商业化的 UWBG 材料之一, 并在高压功率器件市场展现出极强的可替代潜力。氧化镓的全球竞争格局正逐渐成形: 日本凭借技术积累领跑上游, 而中国则以产业化速度强势突围。中国在第三代半导体 SiC 领域已构筑明显优势, 那么, 这一优势能否顺延至以 Ga_2O_3 为代表的下一代材料? 让我们拭目以待。

(来源: 半导体行业观察)

大芯片封装，三分天下

在 AI 芯片快速发展的浪潮中，GPU、AI ASIC 等高性能计算（HPC）核心，以及 HBM（高带宽内存），正成为采用 2.5D/3D 封装技术的高端产品的主力军。先进封装平台对于提升器件的性能和带宽至关重要，其重要性已使其成为半导体领域最热门的话题，热度甚至超越了以往的尖端工艺节点。

近期，有关英特尔的先进封装技术 EMIB 正被科技巨头苹果和高通评估的消息引发了广泛关注：苹果在相关招聘信息中，寻求熟悉 CoWoS、EMIB、SoIC、PoP 等技术的 DRAM 封装工程师；高通也在招募资料中心产品管理总监，要求熟悉英特尔 EMIB 技术。虽然这些动作尚不意味着两大芯片设计巨头已正式转向，但它们明确透露出全球顶级自研芯片企业正在积极评估英特尔作为台积电之外的潜在替代方案。

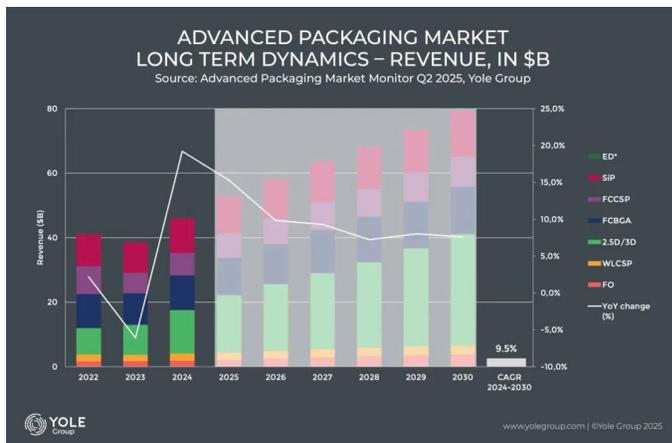
Minimum Qualifications:

- Bachelor's degree in Engineering, Information Systems, Computer Science, Humanities, or related field.
- 8+ years of Product Management or related work experience.

Preferred Qualifications:

- Ph.D. in Computer Architecture, VLSI Design, or related discipline.
- Hands-on experience with tape-out cycles, debug labs, and silicon validation methodologies.
- Familiarity with advanced packaging techniques (EMIB, FCBGA), test and measurement equipment, and yield enhancement strategies.
- Contributions to industry consortiums or open-source hardware projects.
- 12+ years of product management experience in custom ASIC or SoC development, including full lifecycle ownership from concept through production.
- Proven track record working on custom ASIC projects for hyperscale cloud providers or large enterprise data centers.
- Deep understanding of semiconductor design flows: specification, RTL, verification, synthesis, physical implementation, and silicon bring-up.
- Strong system-level perspective on AI accelerator integration within servers and rack-scale systems, including power, cooling, and interconnect considerations.
- Demonstrated ability to engage with C-level and technical stakeholders at hyperscale customers.
- Excellent analytical, financial modeling, and project management skills.
- Superior communication skills, able to translate complex technical details into clear business impact.

图片来源：高通公司



其成熟度无可替代，但其问题同样无可避免。

第一，CoWoS 产能严重不足：被英伟达长期锁死。外媒普遍估计，仅英伟达一家就占用 CoWoS 超过一半的产能。瑞银预计，受 Blackwell、Blackwell Ultra 以及 Rubin 驱动，2026 年英伟达对 CoWoS 晶圆的需求量将达到 67.8 万片，较今年增长近 40%；另外，预计到 2026 年，英伟达的 GPU 总产量将达到 740 万片。加上 AMD、Broadcom，CoWoS 进入“排队周期 > 产品生命周期”的极端状态。这意味着苹果、高通、博通在评估新芯片封装时，会处于“排不到队”的被动局面。

根据台积电在 2025 年第三季度的财报披露，高性能计算（HPC）业务的销售额环比持平。台积电强调，这并

而在 AI 芯片的先进封装领域，台积电、英特尔和三星已经形成了“三强鼎立”的格局。由于自身定位不同，这三家公司在产业链中也承担着不同的封装角色。据 Yole Group 的分析，短期来看，2025 年第二季度先进封装收入将超过 120 亿美元。在人工智能和高性能计算强劲需求的推动下，预计下半年市场表现将更加强劲。长远来看，2024 年先进封装市场规模约为 450 亿美元，预计将以 9.4% 的强劲复合年增长率增长，到 2030 年达到约 800 亿美元。

台积电：GPU 与超大规模 HBM 的唯一答案

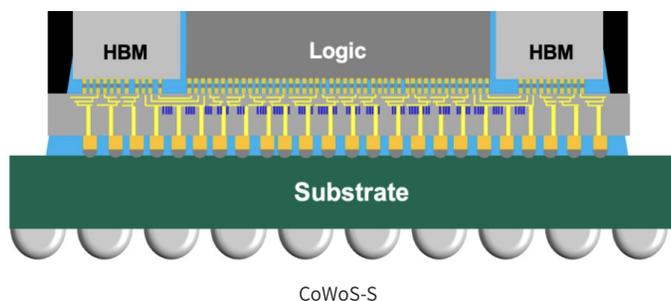
台积电 CoWoS（Chip-on-Wafer-on-Substrate）是台积电开发的一种 2.5D 先进封装技术，它允许将包括逻辑芯片、存储器芯片和模拟芯片在内的多个芯片并排集成在高密度硅中介层上。

CoWoS 技术于 2010 年代初推出，经过近十年的持续迭代，已经成为全球高带宽封装的事实标准。目前使用 CoWoS 的厂商包括：英伟达（H100、H200、GB200 皆采用 CoWoS 或 CoWoS-L）、AMD MI300 系列、Broadcom AI ASIC、Marvell 部分加速芯片。

非是 AI 需求有所减弱。恰恰相反，实际需求比公司在三个月前的预期更为强劲。营收增长的主要瓶颈在于先进封装产能不足，特别是 CoWoS 技术，它限制了 HPC 产品的出货量。

对此，台积电正在紧锣密鼓的扩产 CoWoS 产能。据大摩的预估，台积电计划 2026 年底前将其 CoWoS 产能从原先预估的 100kwpm（千片/每月）扩大 20% 以上。目前预期 CoWoS 产能将达到至少 120-130kwpm。

第二，大中介层成本高昂，封装 BOM 成本飙升。CoWoS 的镭射中介层面积高达数百平方毫米，且是 65nm/45nm 等成熟节点，但仍贵。在先进封装报价中，中介层往往占据 50%-70% 成本。在某些客户案例里，“封装比芯片本体更贵”。



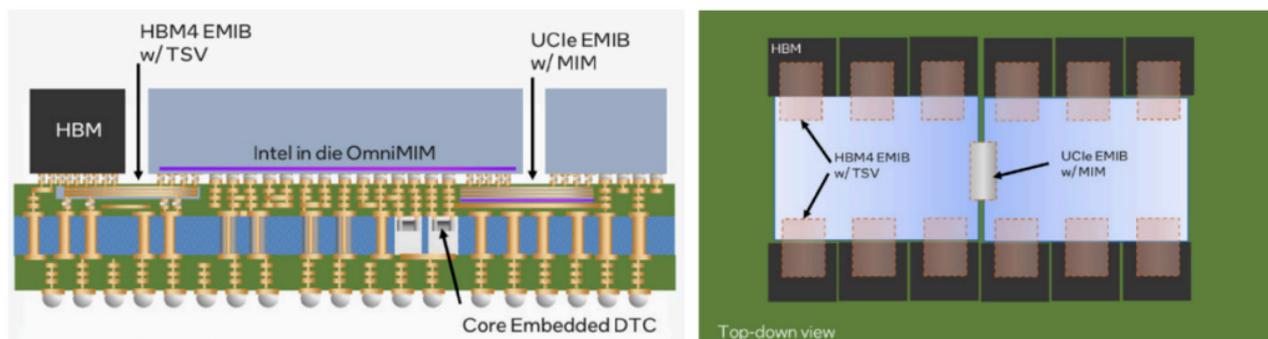
CoWoS-S

英特尔 EMIB 成为 Plan B

如果说台积电 CoWoS 是“高带宽王者”，那么英特尔的 EMIB + Foveros 组合，则是灵活性、成本结构与本土化供应链的集合体。

过去 10 年，业界讨论英特尔更多集中在制程节点落后，但忽略了一个事实：英特尔在先进封装上，是最早、也是最激进投入的玩家之一。如今，随着苹果、高通等顶级芯片厂开始招募“EMIB Packaging Engineer”，英特尔的封装技术路线首次进入全球手机 SoC、大型 ASIC 客户的审视窗口。

那么，为什么是 EMIB？



EMIB 结构图（来源：英特尔）

EMIB (Embedded Multi-die Interconnect Bridge) 本质是一种嵌入式硅桥——不是覆盖整个封装，只在需要高速互联的局部区域增加高密度硅布线。如下图所示，EMIB 是在基板腔体中放置硅桥，并通过粘结剂固定；随后在其上方叠加介电层和金属走线层。通过在 Chiplet 上结合两种不同的凸点间距 (bump pitch)，EMIB 可实现成本高效的异构集成，并支持超大规模的系统扩展。

据英特尔的材料显示，EMIB 是业界首个在封装基板中嵌入硅桥的 2.5D 互连解决方案。自 2017 年以来已进入大规模量产，并被应用于服务器、网络和高性能计算等领域的产品中。

相比 CoWoS: 从架构上来看，CoWoS 使用的是整块大中介层，EMIB 是小片硅桥按需嵌入，占用的空间非常小。因此不会影响输入 / 输出 (I/O) 信号的平衡，也不会破坏系统的电源完整性 (power integrity) 特性。这与完整的

大面积硅中介层形成鲜明对比：在使用硅中介层的方案中，所有信号和电源通孔（vias）都必须穿过中介层，带来额外阻抗与噪声；从成本上来看，由于 CoWoS 的中介层面积大，因而也会相对更贵一些；灵活度方面，CoWoS 是固定面积、适合大芯片，EMIB 更加适合定制 ASIC、小型 Chiplet；从散热上来看，EMIB 的局部互联反而便于散热。

EMIB 还具有三项关键优势：

- 支持超大规模、异构 die 组合，并允许高度定制的封装布局。
- 能够在相邻 die 之间实现高速数据传输，同时仅需简单的驱动 / 接收电路。
- 可以为每一条 die 间互连单独优化，通过为不同链路定制桥接结构，实现最佳化设计。

因此，EMIB 不是为 GPU 这种“内存带宽怪兽”准备的，它的最佳舞台是：定制 ASIC、AI 推理芯片、基站 / 网络加速器、SoC 级模块化设计、UCle/Chiplet 互联实验平台等等，也就是说：EMIB 的价值不是“更强”，而是“更通用、更灵活”。这恰恰是苹果 / 高通 / 博通在下一代架构设计中需要的能力。

据了解，英特尔也在继续扩展其 EMIB 组合，随着对更高电源供给能力的需求不断提升，英特尔在其 EMIB-M 中将金属 - 绝缘体 - 金属（MIM）电容集成到硅桥中，以增强电源传输能力。在其 EMIB-T 方案中加入了硅通孔（TSV）。

EMIB 不仅可用于 2.5D 封装，当 EMIB 与 Foveros 2.5D 和 Foveros Direct 3D 结合使用时，能够构成更具灵活性的 EMIB 3.5D 方案。黄仁勋先前也公开称赞过 Foveros，产业对其技术成熟度并非没有信心。



EMIB 结构图（来源：英特尔）

EMIB 3.5D 是一种混合式架构，它在同一个封装中结合了：EMIB 的硅嵌入式桥接、Foveros 的先进芯片堆叠（die stacking）工艺。这种混合架构利用 Foveros 的垂直堆叠能力（vertical stacking），再叠加 EMIB 的横向高密度互连，从而在：封装尺寸、计算性能、能耗表现、成本效率之间取得更优的平衡。

EMIB 3.5D 解决了传统封装架构中的诸多限制，包括：热翘曲、光罩（reticle）尺寸上限、互连带宽瓶颈，它能显著扩大封装内部可利用

的硅面积，为构建高度复杂的多芯片系统提供更大的设计空间。

除了技术上的优势之外，美国本土封装产能也成为地缘政治驱动的“第二供应链”。台积电封装集中在台湾（高雄、竹南），韩国三星封装集中在韩国 / 东南亚，而英特尔正在美国本土构建先进封装生产基地：包括新墨西哥州 Fab 9 / Fab 11x、俄亥俄州未来封装线、莱克福里斯特（加州）封装研发线。对于美国本土云厂商、AI 芯片企业的供应链来说，本土生产 + 高度可控 + 不依赖东亚封装的优势，远大于单纯的成本因素。

因此，英特尔封装不是“技术占优”，而是产业链安全占优。

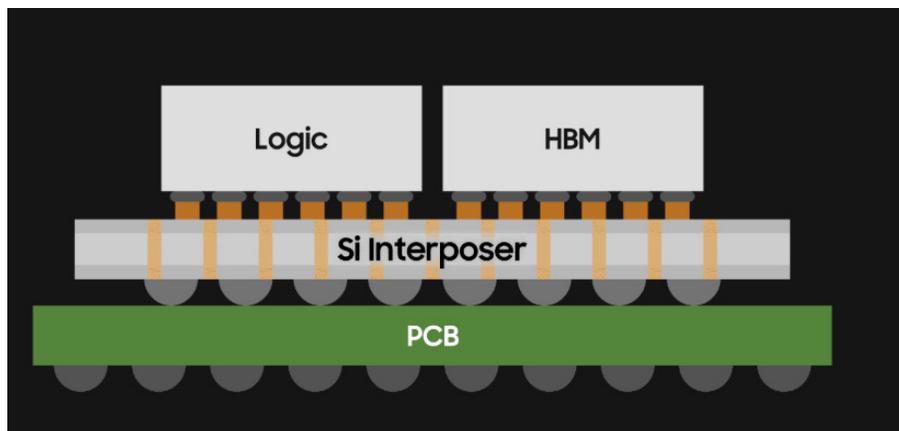
三星：从 HBM 供应链反向切入先进封装

三星封装，更像是从 HBM 供应链“反向”切入 AI 时代的关键节点。如果三星 HBM 能全面满足英伟达等头部客户的要求，它就有机会借助 HBM 的供应链话语权，在封装路线选择乃至系统架构协同上获得更大影响力。

三星的代表性先进封装技术主要是 I-Cube (2.5D 封装) 和 X-Cube (3D 封装)，其中 I-Cube 又包括 I-Cube S/E 两种。与台积电的 CoWoS、英特尔的 EMIB/Foveros 不同，三星的 I-Cube 技术是从“HBM 供应商角度”出发反向设

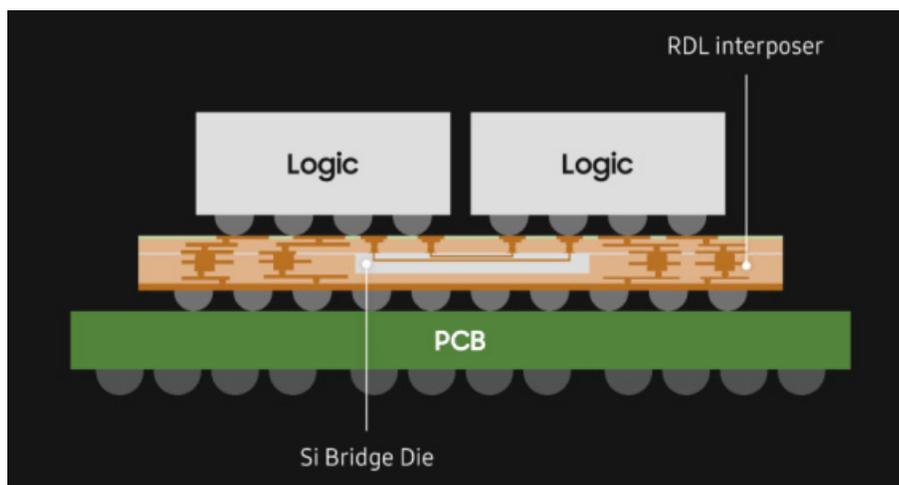
计的，因此技术路径明显不一样。

具体而言，I-Cube S 是大硅中介层（Si Interposer）的 2.5D 方案。I-Cube S 与台积电的 CoWoS-S 的架构几乎同源：互联方面都是使用整块硅中介层、成本普遍中等偏高、带宽支持 HBM3 / HBM3E（如下图所示）。



I-Cube S (来源：三星)

案。如下图所示，它没有整块硅中介层，取而代之的是 RDL Interposer（扇出型重布线中介层），下层用 Si Bridge Die（小尺寸硅桥）提供局部高密度互联，类似英特尔 EMIB 的概念。



I-Cube E

灵活性的角度来看，HCB 技术相较于传统的芯片堆叠技术具有极大的优势。三星 Foundry 正在积极开发超精细的铜混合键合技术，例如低于 4 微米的连接规格，以实现更高密度的 3D 堆叠。

小结

总的来看，如果说台积电的先进封装更侧重于围绕以 NVIDIA 为代表的高端无晶圆厂客户，英特尔则是在“为自家产品与潜在代工客户重构一条新路径”；相比之下，三星则主打 HBM 叠加自家逻辑芯片或客户 SoC 的一体化方案。AI 芯片代工领域的竞争，早已不再是单一封装工艺的比拼，而是在算力架构、供应链安全、资本开支和生态绑定之间的综合博弈。

对下游芯片设计公司而言，如何在不同封装阵营间进行路线规划、风险对冲和长期产能锁定，将直接决定下一轮 AI 产品的性能上限与交付确定性。而对包括中国在内的本土产业链来说，先进封装既是被重塑的变量，也是难得的“换道超车”窗口。

(来源：半导体行业观察)

那么此处我们可以再来复习一下，为何要使用大的硅中介层？这主要是因为 HBM 堆叠需要极高的 IO 密度，高带宽 x 多通道能够跨越大的横向面积，采用中介层布线可以非常宽裕，信号完整性 (SI) 也更优，电源配送网络 (PDN) 也更扎实，比较适合大功耗芯片。

I-Cube E 则是使用 Si Bridge + RDL Interposer 的混合型低成本方

在 3D 封装领域，X-Cube 是三星先进封装技术的一个巨大飞跃。其核心方法采用在 Z 轴上堆叠逻辑裸片的方法，显著提高了动态键合能力。凭借这些创新，三星得以快速推广其 Chip-on-Wafer (CoW) 和铜混合键合 (HCB) 技术。通过增加每个堆栈的芯片密度，X-Cube 进一步提升了产品的速度和性能。

铜混合键合是 X-Cube 实现高密度互连的关键技术。从芯片布局

国务院办公厅《关于加快场景培育和开放推动新场景大规模应用的实施意见》

一、总体要求

以习近平新时代中国特色社会主义思想为指导，深入贯彻党的二十大和二十届历次全会精神，完整准确全面贯彻新发展理念，坚持创新引领、改革推动、因地制宜、安全有序、系统推进、融合发展，充分发挥我国超大规模市场和丰富应用场景优势，支持建设一批综合性重大场景、行业领域集成式场景、高价值小切口场景，扩大生产场景、工作场景、生活场景供给，推动场景资源开放，促进场景资源公平高效配置，推动新场景大规模应用，形成“技术突破—场景验证—产业应用—体系升级”的路径，为加快培育发展新质生产力、推动经济社会高质量发展提供有力支撑。

二、加快培育拓展经济社会应用场景

（一）打造一批新领域新赛道应用场景

数字经济领域。深入挖掘数据要素潜能，支持数据分析挖掘、流通使用、安全防护等领域技术创新，丰富数据产品和服务供给，在办公、社交、消费、娱乐等领域探索应用元宇宙、虚拟现实、智能算力、机器人等技术创新应用场景，推动实体经济和数字经济深度融合。

人工智能领域。加强关键核心技术攻关和推广应用，加快高价值应用场景培育和开放，更好满足科技、产业、消费、民生、治理、全球合作等各领域发展需要。

全空间无人体系。推动海陆空全空间无人体系应用和标准建设，鼓励打造涵盖全空间的文旅、政务、物流、卫星服务等应用场景，拓展工业生产、城市规划建设治理、综合立体交通、公共服务、安全防护、农业生产等无人体系应用场景。稳妥有序拓展低空经济等领域应用场景。

生物技术领域。推动生物技术广泛应用于新材料、建筑、能源、环保等产业创新场景，重点开放生物基材料替代、生物能源低碳转化、天然产物绿色制备等应用场景，构建生物技术产业融合发展生态圈。

清洁能源领域。推动清洁能源在铁路、公交、环卫、重卡、农机、物流等领域开放应用，建设清洁能源车辆运输走廊，同步布局能源供给站点，打造清洁能源全产业链协同发展应用场景。推动能源行业清洁低碳转型。创新数字化智能化能源生产运行管理、智能电网、绿电直供、虚拟电厂、车网互动等一批应用场景，推进绿色能源国际标准和认证机制建设。

海洋开发领域。推动深海探测、深海开采、深远海养殖、海洋工程装备、海洋电子信息、海洋生物医药等场景培育和开放，打造一批深海科技创新策源地。

（二）建设一批产业转型升级的新业态应用场景

制造业领域。聚焦智能制造、绿色制造、服务型制造、工业生物、工业智能等核心技术应用，创新柔性生产线、智能工厂、绿色工厂、高标准数字园区、零碳园区等应用场景，支持重点制造业企业向自主基础软件、工业软件等产品开放应用场景，遴选培育工业领域垂直大模型典型应用场景。鼓励地方和企业培育工业设计、中试验证、检验检测等生产性服务业应用场景。

交通运输领域。推动新技术应用，创新智能交通管理、车联网、智能调度等应用场景，优化城市交通结构，开拓国际航空空运过境货物转运应用场景，强化城市货运中转功能，在保证安全前提下提升运输效率。

智慧物流领域。加快智慧公路、智慧港航、智慧物流枢纽、智慧物流园区等发展。探索与新技术、新业态相结

合的物流新模式和公铁、水水、铁水智慧联运新场景。加强仓配运智能一体化、数字孪生等技术应用，创新无人运输、无人装卸、无人配送、智慧仓储等应用场景。

现代农业领域。加快种业应用场景建设，加强设计育种、生物育种等科学技术支撑引领，推出育种、制繁种、扩繁等一批数字化应用场景，提升动植物育种水平。支持建设旱区、寒区、高原、盐碱地等特色种业应用场景。推出智慧农（牧、渔）场等一批智慧农业应用场景，创新种业、种养殖、食品加工全产业链应用场景，围绕饲料、养殖、流通、供应链金融等领域推动畜牧业、渔业数字化转型赋能。

（三）推出一批行业领域应用场景

应急管理领域。聚焦应急救援体系数字化场景，加强智能感知、无人救援、航空救援等技术和装备创新应用，提升灾害智能监测预警、应急指挥通信、抢险救援、应急物资供应能力。

矿山安全领域。集成云计算、工业互联网、无人驾驶等技术，实现智能感知、智能决策、自动执行、综合管控，提升矿山安全生产全流程自动化水平，构建生产条件实时感知、过程可视可控、风险可测可防、要素可调可配的高水平矿山安全生产智能化应用场景。

智慧水利领域。推动“天空地水工”一体化监测感知、水网工程建设管理、江河湖库巡查等应用场景开放，提升流域智能防洪、水网智能调度、河湖库立体空间智能监管、水利工程智能运管等能力。

施工安全领域。集成智能风险预警、无人设备自主巡检、高危作业替代、智能监控等技术，构建智慧工地、施工动态数字孪生模型等应用场景，强化安全隐患动态识别与智能处置能力，推动人防技防有机融合。

林业草原领域。加强低空、遥感等技术空天地一体融合应用，推出林草湿荒调查监测、生态治理、生态保护、灾害防治等一批应用场景，加强对国家公园、自然保护区、自然公园等的监测与巡护，加快提升管护水平。

（四）创新社会治理服务综合性应用场景

政务服务领域。推动智能预约、智能身份认证、智能审批、智能监管等智慧政务服务建设，统筹开展场景策划，探索创新高校毕业生、新就业形态劳动者、农民工等群体就业公共服务场景、数字社保场景及企业用工需求场景。

智慧城市领域。围绕智慧社区、市政交通、城市智能中枢、城市运行管理、民生服务等，推进新型城市基础设施建设，创新城市全域数字化转型场景，加快开放一批重点领域应用场景。

乡村建设领域。开放一批和美乡村、数字乡村建设场景，提升信息化应用水平，健全基层智慧治理和服务标准体系。

（五）丰富民生领域应用场景

医疗卫生领域。推动大数据、物联网、脑机接口等新一代信息技术及医疗机器人等智能设备集成应用，创新健康咨询、问诊指引、辅助诊断、远程医疗、用药审核等医疗应用场景。

养老助残托育领域。创新服务机器人、智能可穿戴设备、远程终端服务系统、在线家庭医生药师等应用场景，打造科技助残、家政服务、托育照护、康复医疗、健康服务等相结合的生活服务场景。

文化和旅游领域。加快数字技术在文化和旅游领域推广应用，加强数字演艺、数字艺术、沉浸式体验等多业态集成，建设快速通行、预约预订、智能导游、客流管理、虚拟浏览相融合的数字文旅应用场景。

跨界融合消费领域。加强商业、文化、旅游、体育、健康、交通等消费跨界融合，培育互联网、第五代移动通信（5G）、虚拟现实等技术融合应用场景，拓展沉浸式互动式场景，打造一批带动面广、显示度高的消费新场景。鼓励有条件的城市创建智慧街区、智慧商圈等体验式消费场所。

三、深入推动场景开放和公平高效配置

（六）加大各类场景开放力度。培育和开放综合性重大场景，强化跨领域跨区域协作，注重产业全链条场景开放，推动重点产业体系升级。各地区要深入挖掘场景资源，因地制宜培育早期场景，开放地方综合性特色场景。有关部门聚焦新技术新产品应用，推动本领域场景开放，探索创新监管制度。国有企业特别是中央企业主动开放主业领域

场景，吸引民营企业、中小企业和科研院所参与，强化场景开放协同共享。支持民营企业主动发掘市场需求，探索拓展新场景。

（七）促进场景资源公平高效配置。完善场景资源配置规则，健全场景供需对接匹配方式。促进各类主体公平高效参与场景资源配置和开发利用，不得在地域、业绩、规模、企业性质等方面违规设置限制条件。进一步发挥信用制度作用，提高场景资源配置效率，降低制度性交易成本。更好发挥国家重大项目对场景培育和开放的牵引作用，推动铁路、水利、能源等领域重大项目和运动会、博览会等重大活动场景培育和开放。加快培育有关中介组织，提升专业服务供给水平，推动场景资源高效配置。

（八）协同推进准入、场景、要素改革。协同推进市场准入环境优化、场景培育和开放、要素创新配置，强化促进新质生产力发展的制度供给。完善新业态新领域市场准入制度，优化市场准入环境。探索创新空天、深海、频谱轨道等新型要素市场化配置方式，发挥技术、数据、人才、资本等要素支撑作用。鼓励各类金融机构立足自身职能定位做好金融服务。根据场景布局需要和特点，合理保障土地要素供给。增强公共数据供给服务保障。落实人才支持政策，创新人才评价模式。吸引企业、高校和科研院所等参与重大场景建设和科技成果产业化。

（九）发挥场景对制度建设的试验作用。重视发挥场景在各类改革试点中验证制度政策、管理规则、监管体系等方面的作用，不断完善相关标准体系，在特定场景下开展监管压力测试。通过场景培育和开放与检验验证，支持提升制度设计水平，推动健全完善相关法律法规。

四、提升应用场景保障能力

（十）强化政策保障。加强各类政策协同配合，支持新业态新领域创新场景，放大政策效应。发挥政府采购支持作用，推动应用新技术、新产品、新场景。强化场景培育和开放与首台（套）装备、首批次材料、首版次软件等各类创新支持政策的协同衔接。编制各类规划要与场景培育和开放相结合。通过相关中央资金，对符合条件的重大场景配套基础设施予以支持，并同步推进“软建设”。

（十一）健全管理制度。坚持既要“放得活”又要“管得好”，根据场景培育和开放实际需要，及时研究完善有关管理规定，鼓励场景建设管理制度创新，探索尽职免责管理模式。完善新场景安全风险管控措施，防止出现监管漏洞，确保场景安全有序发展。强化统筹布局，避免重复建设，防范以场景为名分割市场的行为。统筹新技术应用场景与高质量充分就业，培育创造更多新职业新岗位，加强就业风险监测评估和防范应对，着力减少对农民工等群体就业的冲击。

五、加强组织实施

各地方各有关部门要在党中央集中统一领导下，强化协同配合，加大场景培育和开放力度，结合实际抓好贯彻落实。政府机关、事业单位和国有企业要强化示范引领。国家发展改革委要会同有关方面加强指导和统筹协调，以改革创新办法推进场景培育和开放，提出更明确、可执行的要求，充分发挥场景政策工具作用，分批次推出应用场景项目清单，围绕建设综合性重大场景组织实施若干重大项目，适时总结经验，做好宣传推广，营造良好氛围。重大事项及时按程序请示报告。

北京市促进“人工智能+视听”产业高质量发展行动方案（2025-2029年）

为深入贯彻落实《国务院关于深入实施“人工智能+”行动的意见》（国发〔2025〕11号）和《北京市推动“人工智能+”行动计划（2024-2025年）》，推动“人工智能+视听”深度融合，推进广播电视采编播传显全产业链数智化，加快发展文化新质生产力，推进国际一流的中国数字视听制作中心和全球数字经济标杆城市建设，特制定本方案。

总体目标

充分发挥北京文化资源优势 and 人工智能领先优势，以提升公共文化服务水平，打造更多文化体验场景，实现视听产业高质量发展为目标，加强人工智能同文化建设、视听产业发展相结合，推动“人工智能+视听”朝着有益、安全、公平方向健康有序发展，促进视听产业人工智能应用落地，打造具有国际影响力的“人工智能+视听”高地。全方位赋能视听产业，构建国际领先的高质量视听内容生成和影视后期制作技术创新应用机制，研发一批创新型视听内容生成工具，培育一批具有国际竞争力的内容生成企业，打造一批技术先进、产业支撑能力突出的“人工智能+视听”技术共享平台，支持市场化的AIGC视听产业服务平台稳定运营，创建一批高质量视听数据集，探索智能视听终端融合发展模式，实现视听产业多场景落地，逐步形成拥有政策示范引领、核心技术领先、智能体系精良、产业要素完备、内容供给充足、高端人才云集的新发展格局。

加快关键技术攻关。聚焦高质量内容生成、智能渲染、多模态数据处理、虚拟现实、信号制作、后期制作等关键领域，推动核心技术攻关，提升自主创新能力。研发一批创新型视听内容生成工具，满足文本创作、视频制作、传输储存、后期制作、行业监管等多元场景的高精度、高效率、高可靠需求，建立覆盖基础研究、工具研发和产业化推广的全链条技术支撑网络。

推动数据价值释放。聚焦文本、图像、音频、视频等多模态数据，建设国际领先、国内一流的高质量视听数据集，围绕视听数据全生命周期管理，积极探索视听数据分类分级和“监管沙盒”机制，打通视听数据汇聚、处理、开发、应用全链条环节，强化视听数据资源战略支撑能力，建设可信、安全、专业、权威的视听训练数据资源平台，支撑国产化自主通用大模型和视听垂类大模型训练优化。

打造垂类应用场景。聚焦“人工智能+视听”融合创新，贯通科研攻关与应用对接机制，加速AIGC创新应用，赋能内容创作全链条，提升影视工业化生产质效，实现在电视剧、纪录片、动画片、网络剧、网络电影、微短剧、综艺节目、公益广告、沉浸式体验、超现场等重点领域应用。通过视听技术赋能文商旅体融合发展，打造具有示范效应的典型应用项目，淬炼市场影响力大、行业引领性强、要素集聚度高的标杆案例。

提升产业生态韧性。培育引进“人工智能+视听”领军企业、独角兽企业，推动一批细分领域单项冠军、专精特新“小巨人”企业建设，打造产业服务平台，为产业发展提供有力支撑。强化龙头企业引领作用，吸引创新型中小企业参与，构建良好的产业合作与竞争格局，推动产业链上下游协同发展，提升产业集群效应，推动建立全链条、高端化、智能化视听产业生态。

主要任务

（一）推动技术创新

1. 加快算法模型突破。积极布局“人工智能+视听”领域垂类大模型研发，支持高校、科研机构与企业合作，加强基础理论和共性技术研究，引导通用算法、底层技术、开源系统等共性平台在视听领域应用，提升面向各类媒

体生产场景算法优化与技术迭代能力。联合打造全国领先的大模型调优工场，全面提升视听生成、媒体工艺优化核心算法的国际竞争力。

2. 开展核心技术攻关。支持重点科研机构与企业联合科研攻关，集中攻克在场景一致性、逻辑连贯性、物理真实性等方面表现突出的视频生成模型训练关键技术，推动高质量、高可控的视频生成模型落地应用，重点打造具有较大影响力的 AI 作品。打造自主可控的渲染引擎，突破实时动态渲染、物理级光线追踪与云协同智能渲染技术，支持 4K/60fps 影视级输出，提升渲染质效。建设覆盖 AI 制播、视频生成、修复、剪辑的国产化智能工具集，提供低代码组件与标准化 API 接口，赋能视听企业高效创作。

3. 促进技术创新应用。鼓励内容制作企业、硬件生产企业与科研机构合作，支持采编播传显系统智能化改造及业务模式重构。推动生成式与判别式技术融合创新，聚焦超高清内容生成、智能编排剪辑、视频修复增强、跨模态分析检索、AI 数字人、AIG-3D、互动式视频、沉浸式体验等方面创新应用，实现人工智能技术在视听领域的集成适配。支持内容制作企业应用多模态违规识别、深度伪造检测、区块链等技术，加强内容安全审核。

（二）加强核心要素供给

4. 强化算力筑基。落实《北京市算力基础设施建设实施方案（2024—2027 年）》，用好北京算力互联互通和运行服务平台，搭建低延时算力推理圈，保障视听内容智能化采集、传输、实时处理、审核等应用需求。支持国产化算力技术应用，构建安全算力环境，保障视听领域垂类大模型训练、推理和行业应用的安全隐私需求。支持应用绿色节能技术，降低能耗，提升算法能效比，降低视听内容生成与渲染的算力成本门槛。

5. 建设高质量视听数据集。聚焦文本、图像、音频、视频等多模态数据采集与整合，支持行业推进 AI 内容生成数据集标准建设，打通数据汇聚、清洗、标注、训练、开发和应用全链条，规范数据采集、处理和共享流程。聚焦视听行业发展需求，建设高品质可信视听数据集，统一规范分辨率、色域、帧率、声场、3D 素材等技术指标。构建安全可靠数据空间，支持建设多模态视听数据资源池。探索视听领域“监管沙盒”机制，明确准入标准、测试范围、效果评估及退出机制。加强高品质视听数据集分类分级管控，有力支撑数据高效流通和融合应用。利用人工智能数据训练基地，为大模型企业提供数据治理、智能标注和训练服务。

（三）支持协同平台建设

6. 加快科学创新规划布局。坚持政产学研用协同，创新工作机制，推动视听与文商旅体等多领域融合发展。聚焦构建“科技攻关—成果转化—场景应用”闭环，依托区位优势，支持内容制作企业、科研院所等开展“人工智能+视听”研究，聚合要素资源，联合开展科研攻关和应用示范。

7. 加快智能体研发。围绕场景需求与模型创新应用，建设面向“人工智能+视听”智能体开发平台，搭载视频生成模型、智能编辑模型、视频增强模型、多模态融合模型等多种基座模型，提供剧本生成、自动剪辑、场景合成等功能的智能体开发组件，构建自主可控的模型交互协议，支持用户通过平台快速构建视听智能体，降低视频制作的技术门槛和制作成本，助力视频制作智能化水平提升。

8. 搭建数字资产交易平台。支持内容制作企业、视听产业园区、科研机构、数字资产运营商，共同构建高品质视听数据运营平台或依托北京国际大数据交易所开展相关数据运营，引导利用区块链和智能合约技术开发新业态，保障交易过程安全可信、可追溯。鼓励构建数据产品评估模型，引导企业数据资产入表，完善视听数据定价规则，推动视听数据产品公平透明交易。鼓励采用订阅、购买、授权等多元化数据交易模式，确保视听数据交易健康发展。支持建立隐私保护和安全审查机制，强化数据安全与合规，确保交易数据合法合规使用。

9. 鼓励构建 AIGC 视听产业服务平台。支持产业园区运营方、孵化器、企业、社会组织等主体建设并持续运营 AIGC 视听产业服务平台，提供技术研发支持、应用推广、投融资、人才、空间、标准制定、成果转化、商业化合作、行业交流及赛事活动、国际交流等相关服务，推动建设 AIGC 视听产业创新生态体系。

（四）拓展应用赋能

10. 赋能内容创作。鼓励利用人工智能技术进行内容创作，赋能电视剧、纪录片、动画片、网络剧、网络电影、微短剧、综艺节目、短视频、公益广告、沉浸式体验、超高清视听舞台艺术等应用，赋能剧本创作、角色设计、内容拍摄、后期制作、宣推发行业务流程，缩短制作周期，降低制作成本，增强视觉效果。

11. 赋能影棚剧院。鼓励人工智能赋能水下摄影棚、XR 虚拟摄影棚、虚拟现实动作捕捉摄影棚、舞台艺术等领域应用，提高舞美置景、景别切换、剧组转场效能，增强互动性、沉浸感。支持电影放映厅、剧场技术升级，打造超高清沉浸式新场景。

12. 赋能网络生态。推动“人工智能+视听”技术在网络直播、视频剪辑、企宣推荐、社交娱乐、智能分发等领域的深度应用，提高内容创作效率，促进精准分发，降低内容创作与传播成本，推动互联网内容生态更加健康多元。

13. 赋能融合发展。促进文商旅体广电融合发展，鼓励“人工智能+视听”技术在虚拟场景构建、精准营销和个性化服务等领域的创新应用，提升文化产品创新和互动体验。利用视频生成技术对北京文物古迹活化宣传，通过超高清裸眼 3D 和 AIGC 相结合，打造生动呈现历史文化景观。促进 LBE 大空间技术发展，打造文化娱乐消费体验新地标。

14. 赋能动漫产业。推动“人工智能+视听”技术在动漫上下游产业的应用，聚焦设计与创新、美术资源自动化生成与优化、智能程序算法与优化、个性化音效与配乐创作、精准反作弊与安全防护、智能玩家匹配与社交互动增强等进行产品和服务开发，缩短更新周期，降低开发成本，优化用户体验，推进人工智能驱动的多模态营销内容自动化生产与精准分发体系建设。

15. 赋能广告生态。推动“人工智能+视听”技术赋能广告内容生成、制作、投放，实现降本增效，推动传统广告业提质升级，实现向即时响应、情境驱动转型，更好满足用户个性化需求。支持 AI 数字人等加速落地广告营销、电商直播等应用场景。

16. 赋能终端应用。构建“端侧 AI 芯片+视听算法+智能体”的融合技术创新体系，重点发展 AI 电视、AI 手机、AI 眼镜、AIPC、AI 车载音视频、AI 数字人等新型智能终端产品和服务。支持终端制造企业与视听数据平台、科技企业合作，开发面向智慧工业、智慧交通、智慧教育、智慧医疗、智慧社区等领域的视听应用解决方案。鼓励企业加强端侧 AI 推理能力建设，通过边缘计算和云端协同，实现视听内容的实时生成、智能编辑和个性化推送，提升用户沉浸式体验。建立智能视听终端测试验证平台，推动形成行业标准和评价体系。

17. 加快国际开放合作。支持优势企业“走出去”，推广自主创新产品，推动智能翻译模型、微短剧多语种制作等优势领域发展，打造“人工智能+视听”出海典型案例。鼓励境外、京外企业和机构在京设立总部基地、研发中心、实验室和创新基地，推动国际资源与技术引入，开展国际合作项目。积极参与国际规则制定，提升北京人工智能视听产业全球影响力。

保障措施

强化统筹协调。建立部门协作机制，统筹各方资源，凝聚工作合力，明确职责分工，确保协同推进。联动人工智能企业和视听产业园区、重点视听企业 and 创新平台，充分发挥视听行业场景优势和产业配套能力，形成工作合力，推动落地实施，培育品牌活动，实现“人工智能+视听”产业链上下游协同发展。

加大资金支持。积极争取中央预算内投资、超长期特别国债等资金支持，充分发挥高精尖产业发展资金、文化领域新质生产力支持资金的引导作用，对算力、模型、数据、作品等进行奖励，促进人工智能技术在视听产业的融合应用。依托市级政府引导基金，联合视听行业的龙头企业及相关金融机构，鼓励设立专项基金，推动社会资本加大对“人工智能+视听”产业的投融资规模，实现产业聚链发展。

引育复合人才。支持高校设置人工智能基础理论、算法应用等“AI+传媒”交叉学科课程，鼓励企业与院校共

建实验室、AI 创新中心等产教融合基地，共同培育智能编导、智能内容生产、自动化剪辑、AI 内容审核、AI 主播、内容分发等人才，打造国际领先的“人工智能+视听”培训基地。汇聚全球智慧与创新力量，建立行业新兴团队和创新人才发掘机制，建设新型高端首都广电智库，为人才培养提供全方位智力支持与服务保障。

强化安全管控。探索建立视听数据版权保护机制，规范数据使用许可，避免生成或传播涉及隐私的虚假视频导致隐私泄露。鼓励应用深度伪造检测技术，严格限制伪造内容生成和传播，防范虚假信息带来的社会信任危机和安全隐患，确保视频生成技术安全、可控、负责任应用。

杭州高新区（滨江）科技局《关于开展2025年企业研发费用投入补助申报工作的通知》

各有关单位：

根据《关于强化企业创新主体地位的实施意见》（杭高新〔2024〕10号），现开展我区2025年企业研发费用投入补助申报工作。有关事项通知如下：

一、扶持政策

对连续两年研发投入增速达20%、强度达10%，且增量在100万元以上的“高研值”高新技术企业，按新增研发费10%给予补助，最高不超过100万元；对研发费用首次达到200万元的规上企业，给予一次性10万元奖励。

二、申报对象

在区内注册、纳税，具有独立法人资格，信用记录良好的高新技术企业或规上企业。

三、申报要求

（一）“高研值”研发投入补助

申报该补助的企业应同时满足以下条件：

1. 企业在2024年底，拥有高新技术企业资格；
2. 企业在2023年度和2024年度研发费用占同期营业收入比重均达10%（含）以上；
3. 企业在2023年度和2024年度研发费用同比增速均达20%（含）以上；
4. 企业在2024年度研发费用增量达100万元（含）以上。

（二）规上企业研发突破奖励

申报该奖励的企业应同时满足以下条件：

1. 截至2024年底，企业为我区规上企业；
2. 企业在2024年度研发费用首次达到200万元（含）以上，以前年度从未达到过200万元。

四、申报材料

（一）“高研值”研发投入补助申报材料

1. 《“高研值”研发投入补助申请表》；
2. 企业营业执照复印件及有效期内高新技术企业证书复印件；
3. 税务部门出具的2022、2023和2024年度《企业所得税年度纳税申报表主表》（A100000）和《研发费用加

计扣除优惠明细表》（A107012）；

4. 企业承诺书。

以上材料均需加盖单位公章。

（二）规上企业研发突破奖励申报材料

1. 《规上企业研发突破奖励申请表》；

2. 企业营业执照复印件；

3. 税务部门出具的 2024 年度《企业所得税年度纳税申报主表》（A100000）和《研发费用加计扣除优惠明细表》（A107012）；

4. 企业自成立以来至 2023 年度的《研发费用加计扣除优惠明细表》（A107012）或《利润表》；

5. 企业承诺书。

以上材料均需加盖单位公章。

上述纸质申报材料一式一份，按顺序装订成册后送区科技局（同时将所有材料的电子版合并为一个 PDF，发送至邮箱：bjkj203@163.com）

五、报送时间

企业需在 2025 年 12 月 19 日前，将纸质材料和电子材料送达区科技局。

六、受理地址及联系方式

受理地址：滨江区江南大道 328-1 号区科技局 102 室

联系人：赵忠源 89521295；杜坤 88162553

附件下载：https://www.hhtz.gov.cn/art/2025/11/24/art_1485818_59079810.html

杭州高新区（滨江）科技局

2025 年 11 月 24 日

科技部长阴和俊：推动科技创新和产业创新深度融合

党的二十届四中全会通过的《中共中央关于制定国民经济和社会发展第十五个五年规划的建议》，对“加快高水平科技自立自强，引领发展新质生产力”作出战略部署，明确提出“推动科技创新和产业创新深度融合”的重大任务。我们要认真学习、深入领会、准确把握，全面抓好贯彻落实。

一、深刻认识推动科技创新和产业创新深度融合的重大意义

推动科技创新和产业创新深度融合是以习近平同志为核心的党中央着眼以科技现代化支撑引领中国式现代化，深刻洞察国内国际发展大势，准确把握科技和产业发展规律作出的重大战略决策。科技创新主要包括基础研究、应用研究、技术开发和成果转化等活动，取得新的科学发现，提出新的科学原理，发明新的技术方法工艺，得到新的验证示范。产业创新通过技术应用、管理改革、模式创新，开发新产品，开拓新市场，创造新需求，推动产业变革和经济发展。科技创新和产业创新相互交叉、互融共促、协同发展，科技创新为产业创新提供内生动力，产业创新为科技创新创造价值。推动科技创新和产业创新深度融合是深入实施科教兴国战略、人才强国战略、创新驱动发展战略的重要抓手，对建成科技强国、实现中国式现代化具有重大意义。

（一）推动科技创新和产业创新深度融合是培育发展新质生产力的内在要求。习近平总书记深刻指出：“科技创新和产业创新，是发展新质生产力的基本路径。”新质生产力具有高科技、高效能、高质量特征，是创新起主导作用，摆脱传统经济增长方式、生产力发展路径的先进生产力质态。科技创新是发展新质生产力的核心要素，产业创新是生产力跃迁的关键载体。当前，我国正处于新旧动能加快转换的关键时期，产业发展进入转型升级的重要关口。我们必须发挥科技创新主导作用，高效配置知识、技术、人才、资本等各类创新要素，加强原创性、颠覆性科技创新，实现更多技术革命性突破，及时将科技创新成果应用到具体产业和产业链上，优化提升传统产业，培育壮大新兴产业，前瞻布局未来产业，大幅提升全要素生产率，为发展新质生产力、实现高质量发展注入强劲动能。

（二）推动科技创新和产业创新深度融合是准确把握新一轮科技革命和产业变革趋势、抢占发展制高点的必然选择。习近平总书记深刻指出：“科学研究范式正在发生深刻变革，学科交叉融合不断发展，科学技术和经济社会发展加速渗透融合。”当前，基础研究不断拓展人类认知新边界，前沿技术呈现加速突破、群体跃升态势，基础研究、应用研究、技术开发和产业化的边界越趋模糊，相互作用与循环迭代速度不断加快。人工智能作为引领新一轮科技革命和产业变革的战略性技术，正在迅速广泛渗透经济社会各领域各方面，全面赋能千行百业，牵引技术体系迭代升级，重塑科研范式、产业形态和经济格局，新一代通信、脑机接口、生物制造等一批新产业新业态进入爆发增长新阶段。纵观历史，每一次科技革命都会引发产业变革，每一次产业变革都会促进科技蓬勃发展和大规模应用。当前，各国围绕前沿科技和产业发展制高点的竞争已进入白热化阶段。在激烈的国际竞争中赢得战略主动，不仅要比拼科学突破性、技术先进性，还要比拼产业创新力和企业竞争力。我们必须准确把握科技革命和产业变革规律，转变传统思维方式，变革创新组织模式，加强科技和产业协同布局，切实增强科技硬实力、提升产业竞争力，掌握科技竞争主动权和产业变革主导权。

（三）推动科技创新和产业创新深度融合是我国科技和产业发展进入新阶段的战略之举。我国一直高度重视科技在推动经济社会发展中的重要作用，每个历史阶段都对科技与经济结合作出重要部署。党的十八大以来，以习近平同志为核心的党中央高度重视科技创新，深入实施创新驱动发展战略，加快推进科技强国建设，我国科技事业取得历史性成就。2024年，我国国家综合创新能力排名全球第10位，全社会研究与试验发展经费投入超过3.6万亿元，

高水平国际期刊论文数量、国际专利申请量、研发人员总量连续多年位居世界第一；科技创新和产业创新融合不断深入，产学研合作、科技成果转化应用不断取得新进展，技术合同成交额达到 6.8 万亿元，企业创新能力明显提升；以新产业、新业态、新商业模式为核心内容的“三新”经济增加值占国内生产总值的比重已达 18%，我国产业在全球价值链中的地位不断提升，科技创新和产业创新进一步深度融合已具备坚实基础。但与世界科技强国相比，还存在原始创新能力相对薄弱、一些关键核心技术受制于人、产业链整体上处于中低端等问题。立足深度融合新要求，科技要打头阵，全面增强高质量科技供给，全面强化产业需求牵引，实现双向赋能、协同倍增，以强大的科技创新能力保障现代化产业体系的完整性、先进性、安全性，持续塑造国家竞争新优势。

二、准确把握科技创新和产业创新深度融合的总体要求

习近平总书记高度重视科技创新和产业创新，对科技创新和产业创新融合作出系列重要论述，指出“抓科技创新，要着眼建设现代化产业体系”，“抓产业创新，要守牢实体经济这个根基，坚持推动传统产业改造升级和开辟战略性新兴产业、未来产业新赛道并重”；强调“以科技创新推动产业创新，特别是以颠覆性技术和前沿技术催生新产业、新模式、新动能，发展新质生产力”；强调科技创新和产业创新融合的基础是增加高质量科技供给，融合的关键是强化企业科技创新主体地位，融合的途径是促进科技成果转化应用；强调要搭建平台、健全体制机制，让创新链和产业链无缝对接。习近平总书记的重要论述是推动科技创新和产业创新深度融合的根本遵循和行动指南。

深入学习贯彻习近平总书记重要论述，必须坚持科技是第一生产力、人才是第一资源、创新是第一动力，深入实施创新驱动发展战略，围绕产业链部署创新链，围绕创新链布局产业链，推动各主体协同、全要素融通、全链条贯通、全领域覆盖、全方位保障，形成科技创新和产业创新一体推进、互融共促新格局，打通从科技强到产业强、经济强、国家强的通道，为实现中国式现代化奠定坚实物质技术基础。重点要把握以下几个方面。

（一）坚持科技创新以产业需求和应用为导向。产业发展是科技创新的土壤，是科技创新成果转化的主战场，为科技创新提供资金、应用场景和市场反馈。要突出需求导向，坚持“产业出题、科技答题”，聚焦现代化产业体系建设的重点领域和薄弱环节，变革创新组织模式，加强关键共性技术、前沿引领技术、现代工程技术、颠覆性技术创新，强化研以致用、研用一体，创造更多有用的发明，筑牢产业发展的技术基础，加快将科技创新成果转化为现实生产力。

（二）坚持产业创新以提升科技水平为着力点。科技创新是产业发展的内核，产业发展只有依靠科技创新才能形成强大竞争力和持久生命力。建设现代化产业体系，要着力加强科技研发、产品迭代升级、应用场景建设等环节融通创新，以科技创新为根本驱动，升级传统产业、壮大新兴产业、培育未来产业，加快推动产业智能化、绿色化、融合化发展。

（三）坚持以提升企业创新能力为关键。企业具有连接科技、市场、产业、经济的天然属性，是产业发展的基本单元和创新创造的主力军，是创新链和产业链的结合点。要把强化企业创新主体地位贯穿融合全过程，促进企业主导的产学研融通创新，推动资金、人才、技术、数据等创新要素向企业集聚，建设深度融合的高能级创新平台，持续提升企业创新能力，使企业成为技术创新决策、研发投入、科研组织、成果转化的主体。

（四）坚持有效市场和有为政府相结合。创新既需要市场机制推动，也需要政府超前谋划和政策引导，二者共同发力，有效激发全社会创新创造活力。要用好我国超大规模市场优势，强化市场在研发攻关方向、技术路线选择上的牵引作用，发挥政府创新组织者和生态营造者作用，促进科技、产业、财税、金融等政策取向一致、相互衔接，营造良好的政策环境。

三、全面落实推动科技创新和产业创新深度融合的重点任务

我们要坚决贯彻落实党中央重大决策部署，坚持目标导向和问题导向相结合，抓住关键重点，强化协同联动，扎实有效推动各项任务落实落地。

(一) 加强原始创新和关键核心技术攻关，提升科技支撑引领能力。坚持面向世界科技前沿、面向经济主战场、面向国家重大需求、面向人民生命健康，突出国家战略需求，部署实施一批国家重大科技任务。采取超常规举措，全链条推动集成电路、工业母机、高端仪器、基础软件、先进材料、生物制造等重点领域关键核心技术攻关取得决定性突破。加强基础研究战略性、前瞻性、体系化布局，提高基础研究投入比重，加大长期稳定支持。强化科学研究、技术开发原始创新导向，优化有利于原创性、颠覆性创新的环境，产出更多标志性原创成果。加快人工智能等数智技术创新，突破基础理论和核心技术。全面实施“人工智能+”行动，以人工智能引领科研范式变革，全方位赋能千行百业。强化科技基础条件自主保障，统筹科技创新平台基地建设。

(二) 推动创新资源向企业集聚，强化企业科技创新主体地位。加强企业主导的产学研融合，支持企业牵头组建创新联合体，更多承担国家科技攻关任务，促进产业链上下游融通创新。统筹国家战略科技力量建设，增强体系化攻关能力。培育壮大科技领军企业，支持高新技术企业和科技型中小企业发展，提高企业研发费用加计扣除比例，强化企业科技投入主体作用。一体推进教育科技人才发展，强化科研机构、创新平台、企业、科技计划人才集聚培养功能，围绕科技创新、产业发展和国家战略需求协同育人，支持青年科技人才创新创业，畅通高校、科研院所、企业人才交流通道。支持企业国际化发展，深度参与全球创新链供应链。

(三) 完善转化机制，加快重大科技成果高效转化应用。允许科技人员在科技成果转化收益分配上有更大自主权，建立职务科技成果资产单列管理制度，深化职务科技成果赋权改革。完善首台（套）、首批次、首版次应用政策，加大政府采购自主创新产品力度。布局建设概念验证、中试验证平台，加大应用场景建设和开放力度，加强知识产权保护 and 运用。构建与科技型企业全生命周期融资需求更相适应的多元化、接力式金融服务体系，加强对国家重大科技任务和科技型中小企业的金融支持，引导长期资本投早、投小、投长期、投硬科技。

(四) 强化政策保障，营造深度融合的良好生态。加强知识产权保护，强化科技法治、科技伦理、科研诚信、科技安全建设，完善市场准入、监管、公平竞争等政策。以创新能力、质量、实效、贡献为评价导向，深化项目评审、机构评估、人才评价、收入分配改革，激发创新创造动力活力。深化国际科技交流合作，建立高技术人才移民制度，引育世界优秀人才。加强科学技术普及，培育创新文化，大力弘扬科学家精神。

(五) 健全区域创新体系，因地制宜探索深度融合新模式。加强科技创新战略规划、政策措施、重大任务、科研力量、资源平台等央地协同。强化国际科技创新中心策源功能，布局建设区域科技创新中心和产业科技创新高地，打造创新链紧密衔接、产业链优势互补的创新型城市群。加强对地方科技创新和产业发展的宏观分类指导，优化创新资源区域配置。鼓励地方结合自身资源禀赋，探索差异化创新发展路径，打造一批特色优势产业集群。

(来源：人民日报)

魏少军：中国芯片设计业规模 5 年内将超 10000 亿！

在 ICCAD-Expo 2025 大会上，魏少军教授发表了题为《技术创新驱动设计产业升级》的主旨报告。芯科技圈总结了其中理解到的重要观点：中国芯片设计产业在 2025 年已重回高速增长轨道，但亮眼的规模数据背后，长期存在的产业结构性挑战依然紧迫，产业未来的可持续发展必须从规模扩张转向依靠技术创新驱动升级。

一、产业呈现强劲复苏，规模与数量双增长

报告指出，2025 年中国芯片设计产业销售额预计将达到 8357.3 亿元人民币，同比增幅高达 29.4%，一扫前几年的低迷，显示出强劲的复苏势头。与此同时，销售过亿元人民币的企业数量增至 831 家，表明产业整体规模和骨干企业队伍都在稳步壮大。区域发展上，中西部地区成为新亮点，武汉、成都、福州等城市以超过 65% 的惊人增速领跑全国，显示出产业分布正在优化。

二、繁荣下的隐忧：产业结构性矛盾依然突出

在肯定成绩的同时，报告尖锐地指出了产业深层次的老问题仍未根治。首先是产品结构失衡：2025 年，面向通信和消费电子的芯片仍然占据全行业销售收入的三分之二以上，而价值更高的计算机类芯片占比仅为 7.72%。这一数据充分说明，中国芯片产品整体仍处于全球价值链的中低端，结构性短板非常明显。其次是竞争生态问题，报告再次提及了行业内存在的“内卷”、恶性竞争以及人力成本过快上涨等内耗现象，这些因素制约了产业的高质量发展。

三、根本出路：依靠技术创新驱动产业升级

面对规模扩张与结构失衡的矛盾，魏少军教授旗帜鲜明地指出，根本出路在于“技术创新驱动设计产业升级”。他提出，产业必须摒弃过去对“工艺迭代”的盲目追逐，转而聚焦于能够提升产品核心竞争力的技术。具体路径包括：

1. 强化设计技术创新：大力发展如芯粒（Chiplet）、三维集成等先进的芯片架构和集成技术，通过系统优化而非单纯依靠最先进制程工艺来提升性能。
2. 构建紧密的产业链协同：推动芯片设计企业与制造代工厂建立更深入的技术伙伴关系，共同攻克工艺难题。
3. 背靠市场进行应用创新：充分利用中国庞大的内需市场优势，在人工智能、新能源汽车、物联网等新兴领域进行原创性应用创新，以应用牵引技术突破。

魏少军教授的报告描绘了一幅机遇与挑战并存的产业图景：产业在规模上已重回快车道，证明了其巨大的活力和韧性；但要实现从“大”到“强”的根本性转变，必须告别低水平重复建设和内卷式竞争，坚定不移地通过技术创新向产业价值链的高端攀登，逐步构建起自主、安全、可控的产业技术体系。

技术创新驱动设计产业升级

中国半导体行业协会集成电路设计分会理事长 魏少军 博士
2025年11月20日



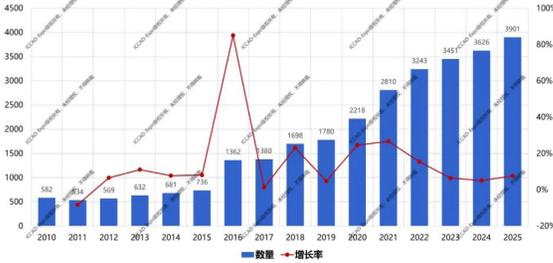
报告内容

- 一. 2025年中国芯片设计业总体发展情况
- 二. 芯片设计业发展质量分析
- 三. 推动芯片设计产业升级
- 四. 总结

2025年11月20日 2025集成电路发展论坛（成都）暨第31届集成电路设计业展览会（31st ICCAD-Expo 2025）·成都 © 2025 All Rights Reserved

芯片设计企业数量

2010-2025年芯片设计企业数量增长情况

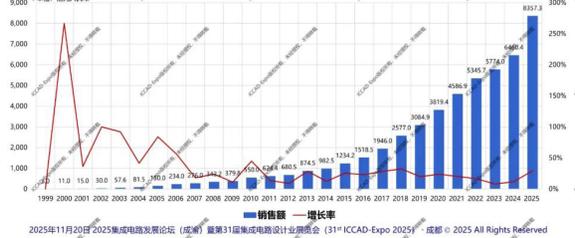


2025年11月20日 2025集成电路产业发展论坛 (成都) 暨第31届集成电路设计产业博览会 (31*ICCAD-Expo 2025) 成都 © 2025 All Rights Reserved

芯片设计产业销售情况

2025年全行业销售预计为8357.3亿元，相比2024年增长29.4%。按照美元与人民币1:7.08的平均兑换率，全年销售约为1180.4亿美元，占全球集成电路产品市场的比例与上年相比会有一定上升。

1999-2025年设计业销售规模

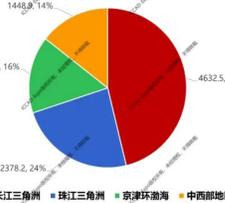


2025年11月20日 2025集成电路产业发展论坛 (成都) 暨第31届集成电路设计产业博览会 (31*ICCAD-Expo 2025) 成都 © 2025 All Rights Reserved

主要区域发展情况

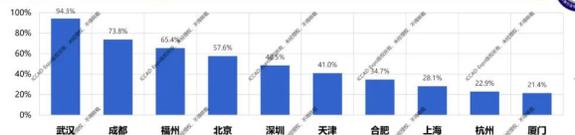
地区/城市	2024年	2025年	增长率
上海	1795	2300	28.10%
杭州	658.4	809.4	22.90%
无锡	678.2	712.1	5.00%
苏州	1360	152	11.80%
南京	433	509.0	17.60%
合肥	111.4	150	34.70%
小计	3812	4632.5	21.50%
深圳	1374.9	2042.3	48.50%
珠海	145.9	160.9	10.20%
香港			
厦门	26	43	65.40%
广州	109	85	-21.40%
小计	45.3	47	3.80%
北京	3662.1	2378.2	-34.80%
天津	828.3	1309.7	57.60%
小计	1217.7	1711.6	41.00%
成都	85.3	93.6	0.30%
天津	2.9	2.9	0.00%
小计	1038.3	1565.8	50.80%
重庆	279.9	486.5	73.90%
武汉	129	200.4	66.00%
小计	226.5	440.0	94.30%
西安	87	105.0	20.70%
长沙	129	137	6.20%
小计	985.5	1448.9	47.00%
总计	7497.8	10025.4	33.70%

2025年各区域销售及占比



2025年11月20日 2025集成电路产业发展论坛 (成都) 暨第31届集成电路设计产业博览会 (31*ICCAD-Expo 2025) 成都 © 2025 All Rights Reserved

设计业增速最高的十个城市

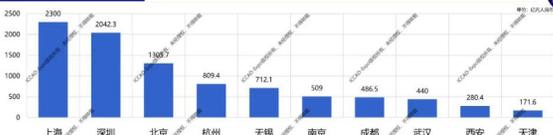


排序	城市	2024年增长率	2025年增长率
1	武汉	40.90%	94.30%
2	厦门	32.10%	73.80%
3	上海	28.20%	65.40%
4	天津	25.10%	57.60%
5	成都	25.00%	48.50%
6	合肥	23.80%	41.00%
7	珠海	23.80%	34.70%
8	珠海	15.80%	28.10%
9	南京	15.10%	22.90%
10	无锡	15.00%	21.40%

在参与芯片设计业发展统计的20个城市中 (不含香港)，所有城市都是正增长。左表给出了2025年按照增长速度排列的前10个城市预测。其中，排在第一位的是武汉，增长94.3%，第二名为成都，增长73.8%，第三名为福州，增长65.4%，第四名是北京，增长57.6%。

2025年11月20日 2025集成电路产业发展论坛 (成都) 暨第31届集成电路设计产业博览会 (31*ICCAD-Expo 2025) 成都 © 2025 All Rights Reserved

设计业规模最大的十个城市

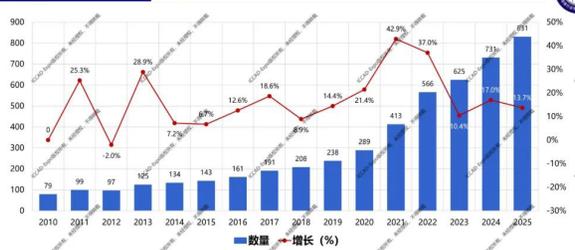


排序	城市	2024年	2025年
1	上海	1795.0	2300.0
2	深圳	1374.9	2042.3
3	北京	828.3	1309.7
4	无锡	678.2	712.1
5	杭州	658.4	809.4
6	南京	433.0	509.0
7	成都	279.9	486.5
8	西安	263.1	440.0
9	武汉	226.5	440.0
10	珠海	145.9	171.6
总计		6683.2	9057.0

上海、深圳、北京继续把持前三位，牢牢占据第一梯队的位置。无锡和杭州的位置继2024年发生反转后再次反转；同样的，西安和武汉的位置也发生了反转。无锡、杭州、南京、成都、武汉、西安等城市的芯片设计业呈现出你追我赶的态势，逐渐形成比较稳固的第二梯队。

2025年11月20日 2025集成电路产业发展论坛 (成都) 暨第31届集成电路设计产业博览会 (31*ICCAD-Expo 2025) 成都 © 2025 All Rights Reserved

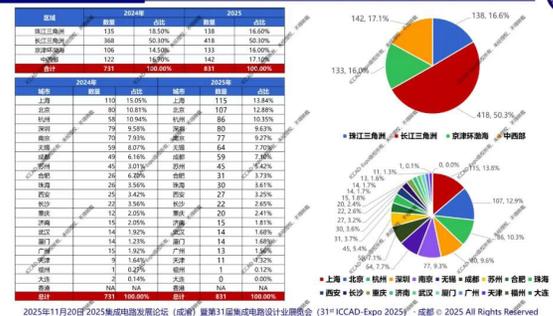
销售过亿元企业的增长情况



2025年预计有831家企业的销售超过1亿元人民币，比2024年的731家增加100家，增长率达到13.7%。

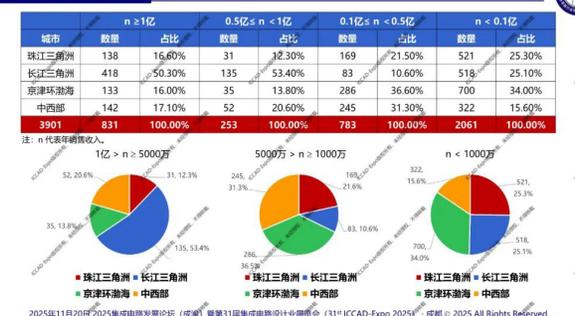
2025年11月20日 2025集成电路产业发展论坛 (成都) 暨第31届集成电路设计产业博览会 (31*ICCAD-Expo 2025) 成都 © 2025 All Rights Reserved

销售过亿元企业的分布情况



2025年11月20日 2025集成电路产业发展论坛 (成都) 暨第31届集成电路设计产业博览会 (31*ICCAD-Expo 2025) 成都 © 2025 All Rights Reserved

按销售额统计的企业分布情况



2025年11月20日 2025集成电路产业发展论坛 (成都) 暨第31届集成电路设计产业博览会 (31*ICCAD-Expo 2025) 成都 © 2025 All Rights Reserved

设计企业人员情况

	n ≥ 1000	1000 > n ≥ 500	500 > n ≥ 100	n < 100	总计
2024	32	51	356	3187	3626
比例	0.88%	1.41%	9.82%	87.89%	100.00%
2025	39	60	427	3375	3901
比例	1.00%	1.54%	10.95%	86.52%	100.00%

注: n代表员工总数。

- 2025年，共有39家企业的人数超过1000人，与上年相比增加7家；有60家企业的人员规模为500-1000人，比上年增加了9家；人员规模100-500人的有427 (35%)家，比上年增加了101家，但占总数86.5%的企业是人数少于100人的小微企业，共3375家。从总体数量上看，小微企业仍然占了绝大多数。
- 2025年，我国芯片设计业的从业人员规模比上年有明显增加，人均产值为280万元人民币，约合39.5万美元，人均劳动生产率重新回到上升区间。

2025年11月20日 2025集成电路产业发展论坛 (成都) 暨第31届集成电路设计产业博览会 (31*ICCAD-Expo 2025) 成都 © 2025 All Rights Reserved

产品领域分布情况

序号	领域	企业数	比例	销售总额	销售占比
1	EDA/IP	150	3.84%	114.8	1.37%
2	导航	85	2.17%	126.2	1.51%
3	多媒体	117	3.01%	172.7	2.07%
4	功率	219	5.62%	813.6	9.74%
5	计算机	370	9.48%	645.2	7.72%
6	模拟	696	17.84%	809	9.68%
7	通信	339	8.70%	2,153.30	25.77%
8	消费电子	1838	47.12%	3,402.00	40.71%
9	智能卡	87	2.24%	120.5	1.44%
总计		3901	100.00%	8,357.30	100.00%

通信芯片和消费类电子芯片的份额占了全部销售的66.48%，接近三分之二。而计算芯片的占比只有7.7%，与国际上25%的占比差距巨大，由此也可以看出我国芯片产品的总体水平还处在中低端。

2025年11月20日 2025集成电路产业发展论坛 (成都) 暨第31届集成电路设计产业博览会 (31*ICCAD-Expo 2025) 成都 © 2025 All Rights Reserved

报告内容

- 一. 2025年中国芯片设计业总体发展情况
- 二. 芯片设计业发展质量分析
- 三. 推动芯片设计产业升级
- 四. 总结

2025年11月20日 2025集成电路发展论坛 (成都) 暨第31届集成电路设计业展览会 (31st ICCAD-Expo 2025) · 成都 © 2025 All Rights Reserved 14

芯片设计企业小、散、弱的情况还没有得到根本改善

2025年,十大设计企业榜单的进入门槛从去年的70亿元人民币提升到84亿元,十大设计企业的销售总和预测为2499.3亿元,与上年相比,增长率为41.8%,在全行业的占比为29.9%。从十大设计企业的业务情况看,人工智能、电动汽车是部分企业快速增长的主要原因,另外存储器涨价也为部分企业的增长提供了外部条件。

2025年,831家销售过亿的企业的销售总和达到7034亿元,占全行业销售收入的84.17%。即便把IDM的数据全部剔除,这个比例仍然低于去年。因此可以得出中国芯片设计业的产业集中度并没有改善,企业小、散、弱的基本面没有改观。

2025年11月20日 2025集成电路发展论坛 (成都) 暨第31届集成电路设计业展览会 (31st ICCAD-Expo 2025) · 成都 © 2025 All Rights Reserved 16

高成本是一个不可回避的矛盾

2023年的人才争夺战所导致的人力成本大幅提升的后遗症还在延续。特别是这两年人工智能的大发展,一方面为大量的创业者提供了发展机遇,另一方面也吸引了资本的大量流入。目前,人工智能企业高额成本的影响还不十分明显,但随着企业产品入市或者走向资本市场就会逐渐暴露出来。所以,寻找降低企业成本的任务已经是刻不容缓。建议企业**一是要提高劳动生产率**,通过提高产出来分担高额成本;**二是提高产品的竞争力**,通过高毛利来抵消高成本带来的负面影响。降成本是企业永恒的主题,芯片设计企业对此要有紧迫感,早做安排,这是发展的需要,也是确保企业可持续发展的必修课。

2025年11月20日 2025集成电路发展论坛 (成都) 暨第31届集成电路设计业展览会 (31st ICCAD-Expo 2025) · 成都 © 2025 All Rights Reserved 18

报告内容

- 一. 2025年中国芯片设计业总体发展情况
- 二. 芯片设计业发展质量分析
- 三. 推动芯片设计产业升级
- 四. 总结

2025年11月20日 2025集成电路发展论坛 (成都) 暨第31届集成电路设计业展览会 (31st ICCAD-Expo 2025) · 成都 © 2025 All Rights Reserved 20

关于资金问题

一是投资主体的泛国有化。不少投资基金虽然表面上还是市场化的实体在运作,但其背后的出资人大部分是国资或者政府资金。在国有资产保值增值的压力下,这些出资人对基金管理者通常会施加极大的影响。

二是对基金运作的非市场化干预。有些国有出资人往往会在基金的管理体制中设定“一票否决”。

我们呼吁要**进一步完善半导体投资体系和投资机制,建立多层次更面向市场的投资基金**,让市场上不再缺乏市场化的投资人。另外一方面,作为被投资企业,也要认清自己的实力,防止盲目要价,更要说到做到,展现出职业经理人的风范,让投资人放心。

2025年11月20日 2025集成电路发展论坛 (成都) 暨第31届集成电路设计业展览会 (31st ICCAD-Expo 2025) · 成都 © 2025 All Rights Reserved 22

中国芯片设计业的发展重回高速区

2025年,人们欣喜地看到设计业的增长重回高速区间,29.4%的增速令人惊叹。即便去掉IDM的数据,芯片设计业的增速仍然超过20%。简单的统计可以得出,2006-2025的20年间,中国芯片设计业的年均复合增长率为19.6%,而且也是唯一一个自有统计数据以来没出现过衰退的细分产业领域。

设计业的生命力和活力大大超出了设想,颠覆着我们的认知。企业家朋友们对市场发展的敏锐观察和超强把握能力值得赞赏。在人工智能和电动汽车大发展的背景下,有理由相信芯片设计业的新一轮发展高潮正在到来,不排除在2030年前,中国芯片设计业的规模达到和超过10000亿元人民币。

2025年11月20日 2025集成电路发展论坛 (成都) 暨第31届集成电路设计业展览会 (31st ICCAD-Expo 2025) · 成都 © 2025 All Rights Reserved 15

产品水平不高,主要集中在中低端

芯片设计业是半导体产品的提供者,是直接面对激烈市场竞争的主体。产品的竞争力决定了设计企业的生存。但是,必须承认,市场不是一成不变的,市场的变化之快很多时候超出我们的掌控。

在人工智能和电动汽车等新兴领域,虽然风生水起也有了明显的起色,但受到地缘政治博弈和产业链成熟度等诸多因素的影响,对产业的实际贡献并不大。

智能化是我们这个时代的特征,人类已经迈入智能化时代。**抓住这一机遇,主动实践国务院发出的“人工智能+”行动计划,既可以掌握产业发展的先机,更可以挣脱低水平竞争的桎梏。**

2025年11月20日 2025集成电路发展论坛 (成都) 暨第31届集成电路设计业展览会 (31st ICCAD-Expo 2025) · 成都 © 2025 All Rights Reserved 17

反“内卷”任重道远

我们看到政府对于“内卷”也旗帜鲜明地给出了反对的态度。但是“内卷”的现象并没有消失,在一些领域还愈演愈烈。究其根本,就是产生“内卷”的土壤还在,推动“内卷”的因素并没有消失。我们一方面呼吁营造良好的发展环境,包括产业环境、政策环境来杜绝“内卷”,但应该看到之所以“内卷”不断,主要原因还是出在我们自己内部。

解决问题的关键就是遵循市场规律,该淘汰的企业就让它离开吧。

“一鲸落,万物生”,这对中国的芯片设计产业而言也是有意义的。过去两年一些大型芯片设计企业的落幕释放出大量生产要素,对产业资源的重组提供了很好的条件。从这一点看,企业的谢幕并不都是坏事。

2025年11月20日 2025集成电路发展论坛 (成都) 暨第31届集成电路设计业展览会 (31st ICCAD-Expo 2025) · 成都 © 2025 All Rights Reserved 19

会员企业提出的一些问题

- (一) 资金层面;
- (二) 人才方面;
- (三) 市场方面;
- (四) 其它问题。

2025年11月20日 2025集成电路发展论坛 (成都) 暨第31届集成电路设计业展览会 (31st ICCAD-Expo 2025) · 成都 © 2025 All Rights Reserved 21

关于人才问题

经过近十年的努力,从源头上政府通过举办微电子学院,大力培养基础性人才,同时通过工程博士和创新领军工程博士项目,加大对企业高层次人才的就职培养,加上大力从欧美引进高层次人才。目前,中低层人员的数量和质量已经基本满足需求。

我们呼吁:**希望发展芯片设计产业的城市一是要高度重视人才的核心关键作用,二是想方设法把优惠政策落实到位,必要时可以采用“一企一策”的灵活做法;三是把人才政策的落实与企业的发展进行捆绑,让人才和企业的发展相得益彰,让优秀人才引得进、留得住。**

2025年11月20日 2025集成电路发展论坛 (成都) 暨第31届集成电路设计业展览会 (31st ICCAD-Expo 2025) · 成都 © 2025 All Rights Reserved 23

关于市场问题

市场是最难以把握的产业要素。芯片设计企业首先要充分认识到市场竞争的残酷性，要自己去争取，而不要指望市场会自动送到自己眼前；其次要认真甄别和充分理解市场需求。客户要的不仅是最好，还要更好。让客户树立信心是芯片设计企业的责任。产品足够好只是必要条件，而好的服务支撑则是充分条件。因此，芯片设计公司必须抱有坚定的战略定力，耐得住寂寞，守得住孤独，以自己的真诚感动客户。今天的产品开发往往需要投入巨额资金，花费很长时间。这个过程中，投资人的耐心，自身的韧性和客户的理解都十分重要。“行百里而半九十”，我们必须咬紧牙关，坚持到底。毛泽东同志在《论持久战》一文中有这样一段话：“最后的胜利，往往在于再坚持一下的努力之中。”值得企业管理团队和投资人认真学习和深刻体会。

2025年11月20日 2025集成电路发展论坛（成都）暨第31届集成电路设计产业博览会（31st ICCAD-Expo 2025）·成都 © 2025 All Rights Reserved

24

关于其它问题

在当前形势下，中美在经贸关系上也许还存在不会彻底脱钩的可能，但在高科技领域，特别是在半导体领域完全脱钩的可能性是存在的。我们建议企业要为此做好准备。那些研发明显可能被美国禁止的产品的企业，现在就要下决心打造国内供应链，以一时的痛苦换取长久的安定。至于本地产业链资源对接不畅的问题，需要一点时间、耐心和理解。应该看到国内的加工资源目前处于供不应求的状况，很多时候他们也是心有余而力不足。芯片设计企业一方面要对此理解，另一方面要积极寻找对策，避开热点和痛点。这对企业的技术水平和能力有着极大的考验。

2025年11月20日 2025集成电路发展论坛（成都）暨第31届集成电路设计产业博览会（31st ICCAD-Expo 2025）·成都 © 2025 All Rights Reserved

25

报告内容

- 一、2025年中国芯片设计业总体发展情况
- 二、芯片设计业发展质量分析
- 三、推动芯片设计产业升级
- 四、总结

2025年11月20日 2025集成电路发展论坛（成都）暨第31届集成电路设计产业博览会（31st ICCAD-Expo 2025）·成都 © 2025 All Rights Reserved

26

中国芯片设计业在2025年再次取得了令人骄傲的成绩，这是在党中央、中央政府的悉心指导和各级地方政府的大力支持下取得的，是广大企业家朋友们努力奋斗的结果。在当前形势下，芯片设计企业作为半导体产品的主要提供者，责任重大、使命光荣。我们要从中国半导体产业的发展历程中汲取前辈艰苦奋斗，勇于胜利的精神营养，坚定信心，不断提升自身的技术水平与产品的核心竞争力，通过技术创新驱动芯片设计产业升级。

2025年11月20日 2025集成电路发展论坛（成都）暨第31届集成电路设计产业博览会（31st ICCAD-Expo 2025）·成都 © 2025 All Rights Reserved

27

（来源：芯科技圈）

李飞飞：AI 的下一个战场是“空间智能”

AI 从未像今天这样令人振奋。以大语言模型为代表的生成式 AI 已从实验室走向日常生活，成为数十亿人创作、生产与沟通的工具。它们展现出曾经难以想象的能力：流畅行文、批量编码、生成逼真图像甚至短视频。AI 能否改变世界已无需争论，从任何合理定义来看，变革早已开始。

然而，我们面前依然横亘着无数挑战。自主机器人的愿景仍停留在概念阶段，远未成为未来学家预言的生活常态。在疾病治疗、新材料发现、粒子物理等领域实现研究加速的梦想大多尚未实现。能够真正理解并赋能人类创造者的 AI 仍遥不可及，比如帮助学习分子化学的学生、构想空间的设计师、构建世界的电影人，还是追求沉浸式体验的普通人。

要理解这些能力为何难以突破，我们需要回溯空间智能的演化历程，审视它如何塑造我们对世界的认知。

视觉长期被视为人类智能的基石，但其力量源于更本质的源头。早在动物能筑巢、抚育后代、用语言交流或建立文明之前，简单的感知能力已悄然点燃智能进化的星火。

这种从外界获取信息的能力，无论是捕捉一缕光线还是感知物体纹理，在感知与生存之间架起了桥梁。随着世代更迭，这座桥梁变得愈发坚固复杂。层层神经元由此生长，形成能够解读世界、协调生物与环境互动的神经系统。因此许多科学家推测：感知与行动的循环驱动着智能进化，也是自然塑造人类——这种集感知、学习、思考与行动能力于一身的存在——的根本基础。

空间智能定义着我们与物理世界的互动方式。日常生活中，我们靠它完成最寻常的动作：通过想象保险杠与路

缘的间距来停车；接住抛来的钥匙；在拥挤街道自如穿行；或是睡眼朦胧地准确倒入咖啡。在极端情境下，消防员能在浓烟弥漫的坍塌建筑中穿行，凭直觉判断结构稳定性，通过手势、体态与专业本能进行无法用语言替代的交流。幼儿在学会说话前，正是通过与环境互动来认知世界。这一切都自然而然地发生，而这种流畅能力正是机器尚未掌握的境界。

空间智能同样是想象与创造的根基。从史前岩画到现代影音，再到沉浸式游戏，创作者通过在脑海中构建独特世界，并借助视觉媒介将其呈现出来。无论孩童堆砌沙堡还是玩《我的世界》，基于空间的想象力构成了虚实世界互动体验的基础。在工业领域，物体、场景与动态环境的仿真驱动着从工业设计、数字孪生到机器人训练的关键应用。

在文明史上的决定性时刻，总有空间智能的身影：古希腊的埃拉托色尼（Eratosthenes）将影子转化为几何测量，通过亚历山大与赛伊尼两地的日影夹角计算出地球周长；哈格里夫斯（Hargreaves）发明的“珍妮纺纱机”通过将纺锤并列放置的空间构想，使单人工效提升八倍，革新纺织业；沃森（Watson）与克里克（Crick）通过操纵三维分子模型，让碱基对的空间排列豁然开朗，进而揭开了DNA结构之谜。这些突破都证明：当需要操纵物体、可视化结构与推理空间关系时，这些都无法仅靠文字实现，但空间智能推动着文明前进。

空间智能是支撑人类认知的隐形脚手架。不论被动观察还是主动创造，它都在默默运作；即便处理最抽象的议题，它也驱动着我们的推理规划；无论言语交流、身体互动，还是与环境对话，它都不可或缺。虽然常人未必能如埃拉托色尼般揭示宇宙真理，但我们始终在用相同的方式思考：通过感官感知复杂世界，并凭借对物理空间运作机制的直觉理解来把握现实。

遗憾的是，当今的AI尚未具备这样的思维能力。

过去几年确实取得了显著进展。融合海量多媒体数据训练的多模态大模型已具备基础空间意识，能够解析图像、回答问题，生成超写实画面与短视频。借助传感器与触觉技术突破，最先进的机器人已能在受限环境中操作工具。

但坦诚而言，AI的空间能力仍远逊于人。其局限显而易见：顶尖多模态模型在估算距离、方向、尺寸，或进行物体“心理旋转”时的表现几乎与随机猜测无异，它们无法穿越迷宫、识别捷径或预测基础物理现象，初现锋芒的AI生成视频常在数秒后失去连贯性。

当前表现卓越的AI在阅读、写作、研究与数据模式识别方面表现出色，但这些模型在表征物理世界或与现实互动时存在根本缺陷。人类对世界的认知是整体性的，不仅关注所见之物，更理解万物空间关联、内在意义与价值所在。通过想象、推理、创造与互动（而非单纯描述）来理解世界，才是空间智能的真谛。缺乏这种能力，AI就与它试图理解的物理现实割裂开来，无法胜任驾驶汽车、指导家居医疗机器人、创造新型沉浸式学习娱乐体验，或加速材料科学与医学探索等任务。

哲学家维特根斯坦（Wittgenstein）曾说过：“我的语言界限就是我的世界的界限”。我虽非哲学家，但我深知对AI而言，世界不止于文字。空间智能代表着超越语言的新前沿，这种联结想象、感知与行动的能力，将为机器真正赋能人类生活开启无限可能。

AI 未来十年：构建真正具备空间智能的机器

我们该如何构建具备空间智能的AI？通往让机器像埃拉托色尼般洞察时空、如工业设计师般精准构思、同故事大师般恣意创造、如急救人员般灵活应对的路径何在？

实现空间智能需要比大语言模型更宏大的构想：世界模型。这类新型生成模型在理解、推理、生成及与语义-物理-几何-动态复合的虚实世界互动方面，将远超现有模型能力范围。这个新兴领域正在孕育多种技术路径。World Labs在2024年初创立正是基于一个信念：基础范式尚在形成之中，这将成为未来十年的决定性课题。

在这个新兴领域，确立发展原则至关重要。我认为空间智能的世界模型需具备三项核心能力：

1. 生成性：创造符合感知、几何与物理规律的世界

真正的世界模型不仅要理解空间，更要能生成自身的模拟世界。它必须能根据语义或感知指令，创造无限多样且保持几何、物理、动态一致性的虚拟空间。

学术界正在探索这些世界应采用隐式 (implicit) 还是显式 (explicit) 的几何表征。除强大的隐式表征外，我认为通用世界模型的输出还需支持生成显式可观测的世界状态，特别是要确保对当前状态的理解与导致现状的历史状态保持连贯。

2. 多模态：本质上的多元融合

如同人或动物的本能，世界模型应能处理多种形式的输入（在生成式 AI 中称为“提示”）。无论是图像、视频、深度图、文本指令、手势或动作，给定局部信息后，模型都应预测或生成尽可能完整的世界状态。

这要求模型既具备真实视觉的解析精度，又拥有理解语义指令的灵活度，使智能体与人类都能通过多样输入与模型交流世界认知。

3. 交互性：基于行动推演世界状态

当动作或目标作为输入时，世界模型必须能输出世界的后续状态（隐式或显式）。当仅输入动作时，模型应生成与历史状态、目标设定及语义物理规律一致的结果。随着模型能力提升，在给定目标时，模型不仅可预测世界状态，还能推导达成目标的后续行动序列。

这项挑战的维度超越 AI 以往任何课题。

语言作为人类认知的生成现象遵循相对简单的规则，而世界运行法则远为复杂。以地球为例，重力制约运动，原子结构决定光色，无数物理定律约束着每次相互作用。即便最天马行空的虚拟世界，其构成元素也需遵循设定的物理与动态规则。协调语义、几何、动态与物理的一致性，需要全新方法论。表征世界的维度复杂度远超语言这一维序列信号。要实现人类级的通用世界模型，还需突破多项技术壁垒，而这正是 World Labs 研究团队致力攻克的方向。

我们当前的重点课题包括：

新型通用训练目标函数：为世界模型定义一个如 LLM 中“下一 token 预测”般简洁优雅的通用目标函数，始终是该领域的核心课题。由于世界模型输入与输出空间的高度复杂性，此类函数的构建本就困难重重。尽管前路漫漫，但这项目标函数及其对应表征必须遵循几何与物理定律，恪守世界模型作为想象与现实根基的基本特质。

大规模训练数据：训练世界模型所需的数据复杂度远超文本处理。值得庆幸的是，海量数据源已然存在，网络上的图像与视频集合构成了丰富的训练素材，关键在于开发能从这些二维视觉信号（即 RGB 帧）中提取深层空间信息的算法。过去十年研究已证明，数据规模与模型能力间的缩放定律在语言领域的威力。对世界模型而言，突破点在于构建能同等规模利用视觉数据的架构。此外，高质量合成数据以及深度、触觉等多模态信息同样不可或缺，它们能在训练关键阶段有效补充网络数据。但前进之路仍取决于更先进的传感系统、更稳健的信号提取算法，以及更强大的神经模拟方法。

新型模型架构与表征学习：世界模型研究必将推动模型架构与学习算法的革新，尤其需要突破当前多模态大模型与视频扩散范式的局限。现有方法通常将数据转换为二维序列，这使简单空间任务（如统计视频中椅子数量、回忆房间此前样貌）变得异常困难。三维 / 四维感知的 token 化、上下文构建与记忆机制等替代架构或许能开辟新径。例如，我们在 World Labs 开发的实时生成框架模型 RTFM 就体现了这种转变，通过空间锚定的帧记忆体系，在保持生成世界持续性的同时实现高效实时生成。

显然，在通过世界模型完全释放空间智能的潜力之前，我们仍面临严峻挑战。但这不仅是理论探索，更是催生新一代创意与生产力工具的核心引擎。令人振奋的是，World Labs 已取得积极进展。我们近期向部分用户展示了首款世界模型 Marble 的雏形，该模型能通过多模态提示生成并维持一致的 3D 环境，支持创作者在工作流中进行探索、

互动与深度开发，我们正全力推动其早日公开。

Marble 仅是我们构建真正空间智能世界模型的第一步。随着研究加速，学界、业界与用户正逐渐认识到其非凡潜力。下一代世界模型将使机器实现全新维度的空间智能，这项突破将解锁当前 AI 系统普遍缺失的关键能力。

运用世界模型，为人类构建更美好的世界

驱动 AI 发展的初心至关重要。作为参与开创现代 AI 时代的科学家之一，我的信念始终明确：AI 必须增强人类能力，而非取代人类。

多年来，我始终致力于让人工智能的发展、部署与治理符合人类需求。在这个技术乌托邦与末日预言盛行的时代，我依然秉持务实态度：AI 由人创造、为人所用、受人监管，必须始终尊重人类的能动性 & 尊严。

AI 的魅力在于拓展我们的能力边界，让我们更具创造力、联系更紧密、效率更高、生活更充实。空间智能正是这一愿景的体现：它赋能创作者、护理者、科学家和梦想家，去实现曾经不可能完成的目标。正是这一信念，驱使我

将空间智能视为 AI 的下一伟大前沿。

空间智能的应用将分阶段展开：创意工具正在涌现，World Labs 的 Marble 已将这种能力交到创作者和叙事者手中。机器人技术是充满雄心的中期目标，需要我们完善感知与行动的闭环。而最具变革性的科学应用虽需更长时间，但必将对人类繁荣产生深远影响。

在这些时间线上，有几个领域因其重塑人类能力的潜力而尤为突出。这需要集体的巨大努力，远非单个团队或公司所能及。它需要整个 AI 生态系统的共同参与，包括研究人员、创新者、创业者、企业乃至政策制定者，朝着共同愿景努力。但这个愿景值得追求。

未来图景如下：

创造力：为叙事与沉浸体验注入超能力

我最喜欢的爱因斯坦名言是：“创意，是智慧的乐趣。”

早在文字出现之前，人类就开始讲故事，并将它们绘于洞穴墙壁，代代相传，在共同叙事上建立整个文化。故事是我们理解世界、跨越时空连接彼此、探索人性真谛的方式，最重要的是，它是我们寻找生命与爱的意义的途径。如今，空间智能有潜力以尊重故事本质的方式，变革我们创造和体验叙事的方法，并将其影响力从娱乐延伸至教育，从设计拓展到建造等领域。

World Labs 的 Marble 平台将为电影制作人、游戏设计师、建筑师及各类叙事者提供前所未有的空间能力和编辑控制力，使他们能够快速创建并迭代完全可探索的 3D 世界，而无需传统 3D 设计软件的沉重负担。创作行为依然如既往般重要且充满人性，AI 工具只是放大并加速了创作者的成就。这包括：

新维度的叙事体验：电影制作人和游戏设计师正使用 Marble，突破预算和地域限制创造完整世界，探索传统制作流程难以实现的各种场景和视角。随着不同媒体和娱乐形式界限的模糊化，我们正迎来融合艺术、模拟与游玩的全新互动体验——个性化世界，任何人（不仅是工作室）都能创造并沉浸于自己的故事中。随着将概念和故事板快速转化为完整体验的新方法兴起，叙事将不再局限于单一媒介，创作者可以自由地在无数平台和界面上构建具有共享主线的世界。

通过设计实现空间叙事：本质上，每个制造物品或建造空间都必须在物理创造前进行虚拟 3D 设计。这一过程往往耗费大量时间与成本。借助空间智能模型，建筑师可以在投入数月时间进行设计前快速可视化结构，漫步于尚不存在的空间，讲述关于我们可能如何生活、工作和聚集的故事。工业和时尚设计师可以瞬间将想象力转化为形态，探索物品如何与人体和空间互动。

新的沉浸式与互动体验：人类体验的最深层方式之一，就是创造意义的体验本身。在整个人类历史中，只有一个单一的 3D 世界：我们共享的物理世界。直到最近几十年，通过游戏和早期虚拟现实，我们才开始窥见共享我们

自己创造的替代世界意味着什么。现在，空间智能与新的设备形态（如 VR、XR 头显和沉浸式显示器）相结合，以前所未有的方式提升了这些体验。我们正迈向一个未来：步入完全实现的多维世界变得像打开书本一样自然。空间智能使世界构建不仅对拥有专业制作团队的工作室开放，也对个人创作者、教育者以及任何有愿景要分享的人开放。

机器人技术：行走中的具身智能

从昆虫到人类，动物都依赖空间智能来理解、导航和与它们的世界互动，机器人也不例外。自该领域诞生以来，具有空间意识的机器一直是人类的梦想，这包括我在斯坦福研究实验室与学生和合作者所做的研究。正因为如此，我对利用 World Labs 正在构建的这类模型来实现它们感到非常兴奋。

通过世界模型扩展机器人学习：机器人学习的进展取决于可行训练数据的可扩展解决方案。考虑到机器人必须学习理解、推理、规划以及交互的能力，它们需要覆盖极为庞大的状态空间。许多人推测，需要结合互联网数据、合成模拟和真实世界的人类演示捕捉，才能真正创造出可推广的机器人。但与语言模型不同，机器人研究的训练数据稀缺。世界模型将在这方面起决定性作用。随着它们提高感知保真度和计算效率，世界模型的输出可以迅速缩小模拟与现实之间的差距。这将反过来帮助在无数状态、互动和环境的模拟中训练机器人。

伙伴与协作者：作为人类协作者的机器人，无论是在实验室协助科学家，还是帮助独居老人，都可以在急需更多劳动力和生产力的部分领域发挥作用。但这样做需要机器人具备空间智能，能够感知、推理、规划和行动，最重要的是，它们需要保持与人类目标和行为一致。例如，实验室机器人可以替代科学家完成仪器操作，让他们专注于需要灵活性或推理的任务，而家庭助理可以帮助老年人做饭，同时不减少他们的乐趣或自主性。真正能够预测符合此期望的下一个状态甚至可能动作的空间智能世界模型，对于实现这一目标至关重要。

扩展具身形态：人形机器人在我们为自己建造的世界中占有一席之地。但创新的全部益处将来自更加多样化的设计：运送药物的纳米机器人、在狭窄空间导航的软体机器人，以及为深海或外太空建造的机器。无论其形态如何，未来的空间智能模型必须整合这些机器人所处的环境及其自身的具身感知和运动。但开发这些机器人的一个关键挑战是缺乏各种具身形态的训练数据。世界模型将在这些工作的模拟数据、训练环境和基准测试任务中发挥关键作用。

更长远的前景：科学、医疗保健与教育

除了创意和机器人应用，空间智能的深远影响还将延伸至更多能够增强人类能力、拯救生命、加速发现的领域。我重点介绍以下三个可以产生深刻变革的应用领域，尽管不用说，空间智能的用例确实跨越了更多行业。

在科学研究中，空间智能系统可以模拟实验、并行验证假设，并探索人类无法到达的环境，比如深海或遥远的行星。这项技术可以改变气候科学和材料研究等领域的计算建模。通过将多维模拟与真实世界数据收集相结合，这些工具可以降低计算门槛，扩展每个实验室可以观察和理解的范围。

在医疗保健领域，空间智能将重塑从实验室到病床的方方面面。在斯坦福大学，我的学生和合作者花了多年时间与医院、养老院和在家中的患者合作。这段经历让我相信空间智能在这里具有变革潜力。AI 可以通过多维建模分子相互作用来加速药物发现，通过帮助放射科医生发现医学影像中的模式来增强诊断，并实现环境监测系统，在不取代康复所需的人际联系的情况下支持患者和护理人员，更不用说机器人在许多不同场景下帮助我们的医护人员和患者的潜力。

在教育领域，空间智能可以实现沉浸式学习，使抽象或复杂的概念变得有形，并创造对我们大脑和身体学习方式至关重要的迭代体验。在 AI 时代，对于学龄儿童和成人来说，更快、更有效的学习和再技能培训的需求尤为重要。学生可以探索细胞机制或多维度地走进历史事件，教师获得通过互动环境个性化教学的工具。而外科医生、工程师等专业人士则能在高度逼真的仿真环境中安全地练习复杂技能。

跨越所有这些领域，可能性是无限的，但目标始终如一：增强人类专业知识、加速人类发现并放大人类关怀的 AI，而不是取代作为人类核心的判断力、创造力和同理心。

写在最后

过去十年，AI 已成为一种全球现象，并成为技术、经济甚至地缘政治的转折点。但作为一名研究人员、教育工作者和创业者，最让我受鼓舞的仍然是图灵 75 年前提出问题背后的精神。我依然与他共享那份好奇，正是这份好奇激励我每天探索空间智能。

有史以来第一次，我们有望建造出与物理世界高度契合的机器，让我们可以将它们视为我们面临的巨大挑战中的真正伙伴。无论是在实验室加速我们理解疾病的方式，彻底改变我们讲故事的方式，还是在我们因疾病、伤害或年老而处于最脆弱时刻时支持我们，我们都处于能够提升我们最关心生活方面的技术的风口浪尖。这是一个更深刻、更丰富、更有能力的生活愿景。

在大自然将近五亿年前在远古动物中释放出空间智能的第一缕曙光之后，我们幸运地成为可能很快赋予机器同样能力的技术一代，并有幸利用这些能力为各地人民谋福祉。没有空间智能，我们关于打造真正智能机器的梦想将不会完整。

(来源：腾讯科技)

曹建伟：化合物衬底产业的现状和未来技术趋势

化合物衬底作为半导体产业的核心基础材料，虽不像硅衬底那样形成庞大的产业生态，但在新能源、新一代显示、先进封装等新兴领域的驱动下，正迎来前所未有的发展机遇。接下来，我将从行业布局、核心装备、创新探索三个维度展开分享。

01 化合物衬底行业布局

化合物衬底材料凭借独特的物理化学特性，在不同赛道形成差异化竞争优势，同时催生新的市场需求，呈现多应用拓展的布局特征。晶盛机电在这一板块重点布局了蓝宝石和碳化硅衬底材料。

一、蓝宝石衬底从成熟应用到新兴场景的全面突破。

在成熟应用领域，蓝宝石衬底的第一大市场是大宗照明，相关产品已商业化应用二十余年，从去年开始进入更新换代周期，直接带动市场需求快速回升。这一传统市场的复苏，为蓝宝石衬底产业提供了稳定的基本盘。

在新兴应用领域，蓝宝石衬底正迎来三大增量市场：一是 MiniLED 与 MicroLED 显示领域，其中 MicroLED 技术经过多年研发，随着巨量转移等核心技术逐步成熟，即将进入规模化应用阶段，将为蓝宝石衬底带来爆发式增长需求；二是氮化镓功率半导体领域，传统硅基氮化镓功率器件已形成一定规模，而当前众多头部企业开始探索 8 英寸、12 英寸蓝宝石衬底在氮化镓功率半导体中的应用，这一技术路径的创新将进一步打开蓝宝石衬底的市场空间；三是先进封装需求，12 英寸蓝宝石衬底在先进封装载具的应用已进入前期研发阶段，随着衬底尺寸的扩大，更多新应用场景正在持续涌现。

从市场格局来看，2012 年以前，蓝宝石衬底市场 90% 的份额被俄罗斯和美国的两大巨头垄断。晶盛机电自 2012 年进入该领域后，通过持续的技术创新不断刷新世界纪录，逐步打破海外垄断。目前，晶盛机电的蓝宝石材料实现从 4 英寸到 12 英寸的全系列覆盖，全球产能占比已超过 50%。

二、碳化硅衬底市场由新能源汽车驱动，多赛道需求爆发。碳化硅衬底是近年来化合物衬底领域增长最快的赛道，

尤其是在新能源汽车的强力拉动下，市场规模实现跨越式增长。通过对国内汽车新势力的调研，我们发现当前售价 15 万元级别的新能源汽车已开始采用碳化硅器件。

之所以出现这种局面，一方面，随着技术规模化应用，碳化硅产品价格已与传统 IGBT 器件趋于持平；另一方面，碳化硅器件支持 800V 高压平台，能实现快速充电，完美解决新能源汽车用户的核心痛点。新能源汽车全面采用碳化硅已成为行业共识，未来市场需求将持续爆发。

除了新能源汽车这一核心赛道，碳化硅衬底还涌现出两大新兴应用方向：一是先进封装领域，碳化硅因优异的散热性能，台积电正在推进碳化硅衬底在 CoWoS 封装中的应用，以解决 AI 芯片高功耗和散热问题；二是光学领域，以 META 为代表的企业在光学镜片中引入碳化硅材料，进一步拓展了碳化硅的应用边界。这些新赛道的崛起，改变了行业对碳化硅衬底尺寸的预期。原本认为 8 英寸是功率半导体领域的长期主流规格，但在新应用的驱动下，12 英寸碳化硅衬底有望在 5-10 年内快速导入，形成新的市场增长点。

在产业竞争层面，碳化硅衬底已成为功率半导体企业的战略必争之地。目前，众多企业已陆续从硅基 IGBT 的研发，转向全力攻关碳化硅 MOSFET 技术，这一产业转移趋势将进一步放大碳化硅衬底的市场需求。从全球布局来看，目前碳化硅衬底的终端客户 50% 以上集中在海外，这也要求国内企业在全全球范围内进行产能布局，以贴近客户、响应市场需求。

02 核心装备是化合物衬底的“命脉”

与硅基衬底产业拥有完善的装备供应链支持不同，化合物衬底市场规模相对小众，缺乏成熟的装备体系支撑。因此，装备自主化成为化合物衬底企业的核心竞争力，也是制约行业发展的关键瓶颈。晶盛机电自创立以来，始终坚持“打造半导体材料装备领先企业”的核心使命，围绕硅、蓝宝石、碳化硅三大材料，构建了“装备 + 材料”协同发展的独特模式，为化合物衬底产业突破瓶颈提供了关键支撑。

一、装备自主化。化合物衬底的生产过程对装备要求极高，尤其是大尺寸、高硬度衬底的制备，需要攻克长晶、减薄、抛光、检测等一系列核心装备技术。晶盛机电针对化合物衬底的生产需求，自主研发了全流程核心装备。

针对蓝宝石衬底，晶盛机电通过自主研发的长晶设备，实现了从 4 英寸到 12 英寸蓝宝石衬底的规模化生产，为全球产能布局超过 50% 的成绩奠定了基础。

晶盛机电从 2017 年开始研发碳化硅衬底相关装备，2019 年正式布局材料生产，形成了“装备研发 - 材料生产 - 市场应用”的闭环。针对碳化硅长晶过程中对温度梯度的严格要求，之前主流技术是感应法，由于热场温度梯度的限制这一路线，不是 8-12 英寸碳化硅衬底的生产最佳路线。晶盛机电在国内率先采用电阻法长晶技术，所以我们做到了后发先至。

二、工艺与装备协同。化合物衬底的成本控制是制约其大规模应用的关键因素，而装备与工艺的协同创新是实现降本增效的关键。以 8 英寸碳化硅衬底为例，前期市场应用未打开，全球领先装备公司不愿意专门开发此类设备。如：抛光方法，工艺衬底的客户要求是什么，刚开始都没有统一标准。我们为抢占先机，开发设备时三条工艺路线并进迭代，最终筛选出低成本、大规模的抛光方案，大幅降低了 8 英寸碳化硅衬底的抛光成本。

此外，晶盛机电开发了自动化工厂和信息管理系统，实现了生产全过程数字化管理。低成本 OHT（空中物料运输系统），解决了传统 fab 厂 OHT 设备成本过高的问题。同时，晶盛机电还布局了数字化质量系统，包括质量 SPD 分析、设备运行监控等，并上线了 AI 交互系统，能够实时向工艺人员、管理人员反馈生产数据和良率情况。

三、12 英寸装备突破引领行业技术迭代。大尺寸化是化合物衬底的核心发展趋势，而 12 英寸衬底的制备对装备的要求达到了新的高度。晶盛机电在 12 英寸化合物衬底装备领域已走在全球前列：在蓝宝石衬底装备方面，已实现 12 英寸衬底的规模化生产，并为先进封装、功率半导体等新兴应用提供样品；在碳化硅衬底装备方面，晶盛机电建成了第一条 12 英寸碳化硅衬底中试线，实现了从装备研发到中试生产的全流程突破。

在检测装备这一行业痛点领域，晶盛机电也取得了关键进展。传统碳化硅缺陷检测采用破坏性检测和X光检测法，检测效率和准确性难以满足大尺寸、高性能衬底的需求。晶盛机电在 TSA 检测方法的基础上进一步开发了 12 英寸碳化硅形貌检测设备和膜厚检测设备，为 12 英寸碳化硅衬底的普及提供了关键的检测装备支持。

03 未来趋势

我们继续坚持“装备 + 材料”的协同，针对产业痛点做出前瞻性布局。

一、攻克质量瓶颈，实现 COPfree（无晶体原生缺陷）目标。虽然国内碳化硅衬底在尺寸上实现了快速突破，但在晶体缺陷密度上，相比硅衬底仍然较高。未来几年，晶盛机电将通过工艺优化、装备升级，持续降低碳化硅衬底的缺陷密度，最终实现像硅衬底一样的 COPfree 目标。

二、布局下一代设备，支撑技术迭代。随着下一代沟槽型 MOSFET 技术的发展，对离子注入机的能量和角度控制提出了更高要求。晶盛机电正在开发满足下一代沟槽型器件需求的国产离子注入机，为功率半导体技术迭代提供装备支持。同时，针对碳化硅降成本的需求以及 MicroLED 等应用对键合技术的要求，布局了相关设备，进一步完善化合物衬底产业链的装备布局。

三、聚焦三大核心装备。未来，晶盛机电将重点聚焦 12 英寸外延设备、更高能量的离子注入机、高精度键合设备三大方向，持续加大研发投入，推动核心装备的国产化、高端化。通过这三大核心装备的突破，不仅将提升晶盛机电自身的核心竞争力，更将为整个化合物衬底产业的发展提供关键支撑，助力国内化合物衬底产业实现从“跟跑”到“领跑”的跨越。

04 总结

化合物衬底行业正迎来前所未有的发展机遇，提供了广阔的市场空间；而装备自主化、材料高端化、应用多元化的发展趋势，也为企业带来了新的挑战与机遇。我相信，在全行业的共同努力下，国内化合物衬底产业将不断突破技术瓶颈、扩大市场份额，为中国半导体产业的高质量发展提供坚实支撑。



浙江省半导体行业协会

一、协会简介

浙江省半导体行业协会成立于2001年12月23日，是由浙江省内从事半导体领域（集成电路、半导体分立器件、LED、半导体材料及太阳能光伏、半导体装备和其它产业链配套等）教学、科研、设计、生产制造及推广应用服务、在省内外具有一定知名度的企事业单位联合发起并由业内许多企事业单位自愿参加组织起来，不以赢利为目的、依法登记、具有独立法人资格的社会团体。

作为政府和企事业单位之间的桥梁与纽带，为浙江省内半导体行业服务，为广大的半导体企事业单位服务，协助政府部门做好行业管理的服务工作，推动浙江半导体产业又好又快发展。

二、服务内容

（一）行业咨询服务：接受会员单位上门、电话、网络即时通讯等多种方式的咨询服务；可为企业重大项目提供技术评估咨询、项目决策咨询等服务，必要时可提供专题报告；每年为会员单位提供《浙江省半导体行业发展报告》一份。

（二）行业交流服务：协助会员单位开展本地区、国内外同行业及相关行业之间的联系与交流活动，以研讨会、座谈会等多种形式广泛开展市场、技术、人才、专业等交流活动，拓展会员单位的服务空间。

（三）政府对接服务：协助企业向行业主管部门反映企业的意见和建议，做好企业与政府之间的桥梁角色；协助企业申报政府项目，享受国家优惠政策核查等服务工作，做好各类调研，必要时可为企业开具符合政府有关要求的情况说明（细分领域数据需由企业提供）。

（四）科技成果服务：促进会员单位科技成果与地方经济相结合，拓展产品市场和企业商机，谋求会员利益最大化。每年开展会员单位优秀产品的评选推荐活动；为会员单位提供产品供需对接信息，协助上下游产业资源互通。

（五）信息互享服务：与国内外同行业在产品技术、专业人才、市场经营等方面信息共享及开展业务合作，及时为会员单位提供国内外和浙江省产业发展动态和资讯，宣传、推广会员单位相关信息。

（六）行业培训服务：每年为会员举办年会暨高峰论坛，为会员单位提供高质量行业学习机会；根据会员单位的需求，不定期举办行业技术、人才、管理、政策、知识产权等方面的培训。

（七）展会和考察服务：提供会员单位行业相关的展会资讯，根据企业需求推荐参展或组织观展，以及参加产业与技术发展论坛，会员单位能享受一些展会布展优惠；根据需求组织会员单位进行国内外各种考察与展览活动，为企业开拓国内市场。

（八）投融资服务：协助企业进行项目落地投资服务，可为企业与招商地市协调方案，组织调研活动；协助企业与大基金、融资租赁等金融公司进行对接，为企业提供资金。

欢迎广大半导体企业加入协会！

联系人：萧 璿

联系方式：17300929113 854852842@qq.com

地址：杭州市滨江区月明路 567 号医惠中心 B 座 606



杭州国家集成电路设计产业化基地有限公司
杭州国家集成电路设计企业孵化器有限公司

地址：杭州市滨江区六和路368号海创基地北楼四楼B4092室
投稿：incub@hicc.org.cn
官网：www.hicc.org.cn
电话：86- 571- 86726360
传真：86- 571- 86726367